

Equalização da tensão em MOSFETs em série

Flávio Emanuel Costa Neves

(Licenciado)

Trabalho Final de Mestrado para obtenção do grau de Mestre
em Engenharia – Automação e Eletrónica Industrial

Orientadores:

Professor Doutor Luís Manuel dos Santos Redondo
Professor Doutor Hiren Canacsinh

Júri:

Presidente: Professora Doutora Maria da Graça Vieira Brito Almeida

Vogais:

Professor Doutor Luis José Lamy Rocha da Encarnação
Professor Doutor Hiren Canacsinh

Abril 2018

Resumo

Este trabalho incidiu sobre a ligação de dois MOSFETs em série. Foi apresentado o estudo teórico, o dimensionamento e a implementação experimental dos circuitos necessários ao comando, bem como os circuitos auxiliares para equalização da tensão de dois MOSFETs.

Começou-se por fazer um estudo teórico sobre vários tipos de semicondutores de potência e sobre as técnicas de comando de dispositivos comandados, bem como das técnicas de equalização de tensão em semicondutores ligados em série. Posteriormente dimensionou-se e simulou-se um circuito com dois MOSFETs em série. Por último implementou-se experimentalmente o circuito.

Abstract

This work focused on the connection of MOSFETs in series. The theoretical study, the design and experimental implementation of the circuits required for driving, as well as the auxiliary circuits for voltage equalization of two MOSFETs were presented.

First a theoretical study on several types of power semiconductors and on command techniques of controlled devices was presented, as well as the techniques of voltage equalization in semiconductor connected in series. Subsequently, a circuit with two MOSFETs in series was designed and simulated. Finally, this circuit was experimentally implemented.

Agradecimentos

Aqui expresso os meus agradecimentos às pessoas que diretamente ou indiretamente contribuíram para a realização deste trabalho.

Aos Professores Luís Manuel dos Santos Redondo e Hiren Canacsinh orientadores científicos pela participação, disponibilidade e ajuda para desenvolver este trabalho.

Aos meus amigos e família que incentivaram à realização deste trabalho.

Índice

Resumo	iii
Abstract.....	iv
Agradecimentos	v
Índice	vi
Lista de figuras	ix
Lista de tabelas	xii
Abreviaturas e Siglas	xiii
1. INTRODUÇÃO	1
1.1. Enquadramento e motivação.....	2
1.2. Objetivos.....	2
1.3. Estrutura.....	2
2. SEMICONDUTORES	4
2.1. Introdução	5
2.2. Semicondutores de potência	5
2.2.1. Díodo	7
2.2.1.1. Estrutura física.....	7
2.2.1.2. Características	8
2.2.1.3. Características dinâmicas	9
2.2.1.4. Circuitos de ajuda à comutação e proteção	10
2.2.2. Tiristor	12
2.2.2.1. Estrutura física.....	12
2.2.2.2. Características	13

2.2.2.3. Circuito de ajuda à comutação de um tiristor.....	14
2.2.2.4. Circuito de disparo de um tiristor.....	15
2.2.3. MOSFET – Transistor de efeito de campo de porta isolada.....	16
2.2.3.1. Estrutura física.....	17
2.2.3.2. Características	18
2.2.3.3. Circuito de proteção	20
2.2.3.4. Circuito de disparo de um MOSFET.....	22
2.2.3.4.1. Circuito de disparo de um MOSFET não isolado	22
2.2.3.4.2. Circuito de disparo de um MOSFET isolado opticamente	22
2.2.3.4.3. Circuito de disparo de um MOSFET isolado magneticamente.....	23
2.2.4. IGBT – Transistor Bipolar de Porta Isolada.....	25
2.2.4.1. Estrutura física.....	25
2.2.4.2. Características	26
2.3. Associação de dispositivos	27
2.3.1. Díodos em série	28
2.3.2. Série de Tiristor	30
2.3.3. Série de MOSFET/IGBT.....	30
2.3.4. Isolamento galvânico.....	33
2.3.5. Sinais de comando.....	33
3. Equalização de tensão de MOSFETs em série.....	35
3.1. Descrição do circuito	35
3.2. Disparo dos MOSFETs	36
3.3. Circuito de disparo dos MOSFETs.....	36
3.3.1. Dimensionamento do transformador de impulsos.....	40
3.4. Equalização das tensões nos MOSFETs em série.....	43
3.4.1. Dimensionamento dos elementos do circuito para equilíbrio estático da tensão	44

3.4.2.	Dimensionamento dos elementos do circuito para equilíbrio dinâmico da tensão	45
4.	DIMENSIONAMENTO E SIMULAÇÃO DOS CIRCUITOS	47
4.1.	Transformador de impulsos	47
4.2.	Circuito de disparo de um MOSFET	52
4.3.	Circuito de disparo de dois MOSFETs em série.....	54
4.4.	Equalização de tensão em dois MOSFETs	57
4.4.1.	Correntes de fugas	57
4.4.2.	Dimensionamento circuito para equalização da tensão regime estático...58	
4.4.3.	Dimensionamento circuito para equalização da tensão dinâmico	61
4.5.	Resultados experimentais dos circuitos de disparo.....	64
4.5.1.	Teste do transformador de impulsos.....	64
4.5.2.	Disparo dos MOSFETs.....	65
4.6.	Resultados experimentais com circuitos de equalização da tensão	66
4.6.1.	Correntes de fugas	67
4.6.2.	Dois MOSFETs em série.....	68
4.6.3.	Dois MOSFETs em série com equilíbrio estático	70
4.6.4.	Dois MOSFETs em série com equalização das tensões em regime estático e dinâmico	72
4.7.	Dois MOSFETs em série com circuitos de equalização com 2kV	73
5.	Conclusões	75
5.1.	Perspetivas futuras	76
6.	Bibliografia.....	77
	Anexo 1 – Circuito com dois MOSFETs em série com equalização das tensões em regime dinâmico e estático	79
	Anexo 2 – Imagens do circuito utilizado experimentalmente	80

Lista de figuras

Figura 2.1 - a) Estrutura de díodo de potência. b) Estrutura de um díodo de sinal. c) Símbolo típico de um díodo	7
Figura 2.2 - Característica tensão i-v do díodo de potência [1].....	8
Figura 2.3 - Característica dinâmica da tensão e corrente durante comutações de um díodo de potência [1]	9
Figura 2.4 - Circuito <i>RC</i> de proteção contra sobretensões em díodos de potência.	11
Figura 2.5 - a) Estrutura do tiristor de alta tensão. b) Esquema equivalente do tiristor. c) Símbolo do tiristor	12
Figura 2.6 - Característica corrente-tensão de um tiristor.	14
Figura 2.7 - Circuito <i>RLC</i> de proteção de um tiristor	15
Figura 2.8 - Circuito de disparo de um tiristor com isolamento galvânico por transformador de impulsos [1].....	16
Figura 2.9 - a) Estrutura de um MOSFET de potência. b) Circuito equivalente de um MOSFET. c) Símbolo de um MOSFET	18
Figura 2.10 - Curva característica tensão-corrente de um MOSFET [1].	19
Figura 2.11 - Circuito de disparo com proteção da porta	20
Figura 2.12 - Circuito de proteção ativo contra sobre correntes num MOSFET [1].....	21
Figura 2.13 - Circuito de disparo de um MOSFET sem isolamento [1]	22
Figura 2.14 - Circuito de disparo de um MOSFET com isolamento ótico [1].....	23
Figura 2.15 - Circuito de disparo com isolamento galvânico.....	24
Figura 2.16 - a) Estrutura física de um IGBT [1]. b) Circuito equivalente de um IGBT. c) Símbolo de um IGBT	26
Figura 2.17 - Curva característica tensão-corrente de um IGBT.....	27
Figura 2.18 - a) Díodos em série. b) circuito equivalente com díodos em série	28
Figura 2.19 - Montagem de díodos em série com equilíbrio estático e dinâmico.....	29
Figura 2.20 - Montagem circuitos de equilíbrio dinâmico e estático.	31
Figura 2.21 - Circuito equivalente do semiconductor em regime estático	32

Figura 3.1 - Diagrama principal do circuito com dois MOSFETs	35
Figura 3.2 - Circuito de disparo de um MOSFET.	37
Figura 3.3 - Diagrama temporal do circuito disparo	38
Figura 3.4 - Forma de onda da tensão do primário VP	39
Figura 3.5 - Circuito de disparo de dois MOSFETs com transformador de impulsos com dois secundários.....	40
Figura 3.6 - Ciclo de histerese do núcleo do transformador [5].	41
Figura 3.7 - Figura com o ciclo de histerese utilizado [5].	42
Figura 3.8 - Circuitos auxiliares para equalização da tensão.	44
Figura 3.9 - a) MOSFET com <i>snubber</i> e carga. b) Corrente e tensão na carga na passagem ao corte [3]	45
Figura 4.1 - Curva de magnetização da ferrite	48
Figura 4.2 - Circuito para teste do transformador	49
Figura 4.3 - a) Montagem das indutâncias LP e LS do transformador; b) caixa de comandos para parameterização das indutancias de cada enrolamento do transformador.	49
Figura 4.4 - Simulação do sinal gerado pelo microprocessador V_{micro} e do sinal à porta do MOSFET V_{TMGS}	51
Figura 4.5 - Resultado de simulação do sinal de comando do MOSFET TM e do sinal no secundário do transformador VS , onde $R_{GS}=1k\Omega$	51
Figura 4.6 - Resultado de simulação do sinal de comando do MOSFET TM e do sinal no secundário do transformador VS , onde $R_{GS}=0,5k\Omega$	52
Figura 4.7 - Circuito de disparo de um MOSFET	53
Figura 4.8 – Sinal disparo na porta do MOSFET	53
Figura 4.9 – Tensão no recetor a) e corrente no recetor b).....	54
Figura 4.10 - Circuito de disparo de dois MOSFETs em série usando transformador com dois enrolamentos.	55
Figura 4.11 –Sinal em tensão (V_{GS}) à porta dos MOSFETs a) V_{GS1} b) V_{GS2}	55
Figura 4.12 - Impulso no recetor; a) Tensão no recetor b) Corrente no recetor	56
Figura 4.13 - Tensões aos terminais dreno-fonte; a) V_{DS1} b) V_{DS2}	56
Figura 4.14 - Circuito para determinar corrente de fugas em função da temperatura....	57
Figura 4.15 - Representação do circuito de dois MOSFETs em série, com afetação das temperaturas.....	59

Figura 4.16 - Queda de tensão V_{DS1} e V_{DS2}	59
Figura 4.17 - Circuito com equalização para regime estático	60
Figura 4.18 - Queda de tensão V_{DS1} e V_{DS2} com circuito regime estático.....	61
Figura 4.19 - Circuito com montagem equilíbrio dinâmico	63
Figura 4.20 - Queda de tensão V_{DS1} e V_{DS2} com equilíbrio estático e dinâmico.....	63
Figura 4.21 - Sinal gerado pelo microcontrolador a) e sinal gerado pelo driver b).....	64
Figura 4.22 - Sinal em tensão do secundário do transformador	65
Figura 4.23 - Sinais de disparo à porta dos MOSFETs. a) V_{GS1} b) V_{GS2}	65
Figura 4.24 - Sinais de disparo à porta dos MOSFETs a) V_{GS1} b) Sobreposição de V_{GS2} com V_{GS1}	66
Figura 4.25 - Circuito para determinar corrente de fugas (agora experimentalmente) ..	67
Figura 4.26 - Característica de correntes de fuga de cada MOSFET com 1kV aplicados.	68
Figura 4.27 - Método para obtenção V_{GS1} e V_{GS2}	69
Figura 4.28 - Simulação de dois MOSFETs em série com as correntes de fugas reais V_{DS1} V_{DS2}	69
Figura 4.29 - Curvas de tensão sem equilíbrio; tensão aplicada aos MOSFETs V_d ; Queda de tensão V_{GS1} ; Queda de tensão V_{GS2}	70
Figura 4.30 - Simulação de tensão com $R_E = 500k\Omega$ em paralelo com semicondutores, V_{DS1} e V_{DS2}	71
Figura 4.31 - Simulação de tensão com $R_E = 500k\Omega$ em paralelo com semicondutores, V_{DS1} e V_{DS2} base de tempo ampliada.....	71
Figura 4.32 - Curvas de tensão V_{DS1} e V_{DS2} com $R_E = 500k\Omega$ em paralelo com semicondutores.	72
Figura 4.33 - Curvas de tensão com $R_E = 500k\Omega$ e <i>snubber</i> em paralelo com semicondutores.	73
Figura 4.34 - Queda de tensão V_{DS1} e V_{DS2} (sobrepostas) com equilíbrio estático e dinâmico para 2kV.....	74
Figura 4.35 - Curvas de tensão com $R_E = 500k\Omega$ e <i>snubber</i> ; a) Tensão aplicada aos MOSFETs; b) Queda de tensão V_{DS1} ; c) Queda de tensão V_{DS2}	74

Lista de tabelas

Tabela 4.1 - Dimensões e características ferrite toroidal T35	47
Tabela 4.2 - Correntes de fugas em função da temperatura – simulação.	58
Tabela 4.3 - Correntes de fugas obtidas experimentalmente.....	67

Abreviaturas e Siglas

i_{AK} – Corrente que atravessa ânodo-cátodo

A_L – Fator de indutância

B – Densidade de fluxo magnético

BJT – *Bipolar Junction Transistor* (Transistor Bipolar de Junção)

C_{GD} – Condensador equivalente entre porta e dreno do MOSFET

C_{GS} – Condensador equivalente entre porta e fonte do MOSFET

C_i – Capacidade em paralelo com a fonte de tensão

C_S – Capacidade constituinte de um circuito *snubber*

D – Dreno (*Drain*)

d_a - Diâmetro externo da ferrite toroidal

d_i – Diâmetro interno da ferrite toroidal

G – Porta de comando (*Gate*) de um dispositivo comandado

h – Altura

H – Intensidade do campo magnético

i_{GSS} – Corrente de fuga entre a porta e a fonte

I_H – Corrente nominal para manter um tiristor a conduzir

I_L – Corrente de lançamento de um tiristor

I_R – Corrente inversa de um diodo (corrente de fugas)

I_{rr} – Corrente inversa na transição condução corte de um diodo

L – Indutância

L_S – Indutância constituinte de circuito *snubber*

N – Número de enrolamento

N_P – Número de enrolamento do primário

N_S – Número de enrolamento do secundário

PWM – *Pulse With Modulation* (modelação de pulso)

RC – circuito constituído por uma impedância R e uma capacidade C (em série ou em paralelo)

RCD – Circuito constituído por uma impedância R, uma capacidade C e um díodo D

R_E – impedância utilizada em paralelo com dispositivo comandado

R_G – impedância em série com a porta

R_{GS} – resistência em paralelo com porta-fonte

R_{OFF} – resistência equivalente ao bloqueio de um semiconductor

R_{ON} – Resistência do dispositivo à condução (Ω)

S – Fonte (*Source*)

S – Secção

SCR – *Silicon Controlled Rectifier* (Retificador Controlado de Silício)

S_u – Secção útil da ferrite toroidal

t_{DESM} – Tempo de desmagnetização do transformador

T_M – MOSFET de comando

t_{MAG} – Tempo de magnetização de um transformador

t_{OFF} – Duração de Descanso de um impulso

t_{ON} – Duração de um impulso

V_{AK} – Tensão ânodo-cátodo

V_{BO} – Tensão de passagem à condução sem ordem de comando

V_{CC} – Tensão de alimentação do transformador

V_{DS} – Tensão entre dreno e fonte de um MOSFET

V_{DSS} – Tensão de disrupção dreno-fonte

V_{GS} – Tensão entre porta e fonte de um MOSFET

V_{GSM} - Máximo valor instantâneo da tensão na porta

V_{GSsat} – Tensão de saturação de um

V_{GSth} - Tensão de limiar de condução ou tensão “*Threshold*”

V_{OV} – Sobretensão (V)

V_P – Tensão aos terminais do primário do transformador

V_{Ref} – Tensão de referência

V_{IT} – Tensão inversa na transição condução corte de um diodo (V)

V_{RRM} – Máxima tensão inversa suportada num diodo/tiristor

V_S – Tensão aos terminais do secundário do transformador

V_Z – Tensão de zener

Φ – Fluxo magnético

Ψ – Fluxo total

1. INTRODUÇÃO

Este capítulo apresenta um enquadramento do tema da dissertação e dos objetivos propostos. Assim como, uma breve descrição da estrutura desta dissertação e respetiva notação utilizada.

1.1. Enquadramento e motivação

Os conversores eletrônicos de potência (como por exemplo conversores DC/DC) podem ser usados na comutação de potências elevadas. Estes conversores por vezes estão sujeitos a tensões elevadas, onde nem sempre é possível encontrar um único dispositivo semicondutor de potência que reúna todas as condições (por exemplo a tensão de bloqueio) para ser aplicado num determinado projeto. Uma das limitações dos semicondutores de potência é a sua tensão máxima que suportam que pode limitar a utilização da aplicação ou então aumentar significativamente o custo recorrendo a semicondutores extremamente caros. Uma solução é recorrer à associação de semicondutores em série aumentando assim a capacidade de lidar com tensões elevadas ou em paralelo para aumentar a capacidade de lidar com correntes elevadas, permitindo assim controlar grandes potências. Com esta solução é exigido o recurso a circuitos auxiliares que permitem a distribuição uniforme da tensão/corrente na associação dos semicondutores em série/paralelo.

1.2. Objetivos

Os objetivos deste trabalho consistem em:

1. Projetar uma montagem com dois MOSFETs em série;
2. Dimensionar e construir um circuito de disparo com recurso a um transformador de impulsos, isolando assim os circuitos de comando e potência;
3. Projetar os circuitos auxiliares para equalização de tensão entre os MOSFETs em série.
4. Validar os resultados obtidos.

1.3. Estrutura

A estrutura desta dissertação está dividida em 5 capítulos:

No capítulo 1, é feita uma introdução ao tema, o seu enquadramento e os objetivos do trabalho.

No capítulo 2, Semicondutores de potência é apresentado a descrição e funcionamento de semicondutores não comandados, parcialmente comandados e totalmente comandados. São apresentadas as técnicas para equalização da tensão em dispositivos semicondutores em série.

No capítulo 3, é apresentado o circuito de dois MOSFETs em série, seu o dimensionamento e equalização da tensão de MOSFETs em série.

No capítulo 4, são apresentados os cálculos dos circuitos descritos no capítulo 3, bem como os resultados das simulações com o *software* LTSpice e os resultados experimentais do circuito.

No capítulo 5, apresentam-se as conclusões.

No capítulo 6, é apresentada a bibliografia e anexos

2. SEMICONDUTORES

Neste capítulo apresenta-se de uma forma sucinta a importância do uso de dispositivos semicondutores de potência em série. É feita a descrição e comparação dos dispositivos semicondutores de potência mais utilizados (MOSFET, IGBT, Díodos e Tiristor) em linhas de transmissão, conversores DC/AC e DC/DC. Apresentam-se as técnicas de equalização de tensão, técnicas de comando de dispositivos totalmente comandados (MOSFETs e IGBTs) e como são criados os sinais de comando.

2.1. Introdução

Quando existe a necessidade de trabalhar com uma determinada tensão, para a qual a tensão de bloqueio do dispositivo semicondutor de potência é inferior à tensão de trabalho, uma das soluções é utilizar vários dispositivos semicondutores em série. Com esta solução garante-se que a tensão total é distribuída pelos dispositivos semicondutores em série, aumentando assim a capacidade para suportar uma tensão que é muito superior à de apenas um dispositivo semicondutor de potência.

Na prática, esta solução apresenta algumas limitações, pois existem pequenas diferenças nos dispositivos semicondutores que vão desequilibrar a distribuição uniforme da tensão pelos mesmos durante o estado de bloqueio. Este desequilíbrio é essencialmente provocado pela diferença das correntes de fugas dos dispositivos semicondutores de potência, pois não há dois dispositivos iguais. Esta diferença de correntes de fugas pode ser mínima entre dispositivos, mas quando estão sujeitos a tensões na ordem dos kV, resultam em diferenças de várias centenas de volts.

Outro fator que influencia a equalização da tensão em dispositivos semicondutores de potência totalmente comandados em série é a falta de sincronismo no comando dos dispositivos semicondutores de potência. A falta de sincronismo na passagem à condução/corte coloca esse dispositivo semicondutor em perigo de dano, pois pode ficar sujeito à tensão total de trabalho durante esse lapso de tempo. Esta situação pode ser evitada com o controlo ativo dos sinais de comando (com recurso a amplificadores operacionais) ou com recurso a um transformador de impulsos com vários enrolamentos no secundário. No entanto para regime dinâmico (transição condução-corte e corte-condução do dispositivo semicondutor), é usual recorrer-se a circuitos auxiliares de ajuda na comutação, designados de *snubbers*, capazes de evitar a presença simultânea aos terminais do dispositivo semicondutor de potência de tensões e correntes elevadas. Para regime estático (quando o dispositivo semicondutor se encontra ao corte) é utilizada apenas uma resistência em paralelo com cada dispositivo semicondutor.

2.2. Semicondutores de potência

Nos tempos de hoje a eletrónica de potência, tem como base os conversores eletrónicos de potência, onde a figura central destes conversores são os dispositivos semicondutores

de potência. Esta realidade deve-se, não só ao alto rendimento e fiabilidade que os semicondutores oferecem, mas também ao baixo custo dos dispositivos baseados em silício.

O semicondutor de potência num conversor eletrónico de potência funciona como um interruptor. É nas transições de estado entre - corte e condução - onde há maior dissipação de potência. Estas transições são feitas com uma determinada frequência, designada de frequência de comutação.

Com a evolução da tecnologia as características de comutação dos semicondutores de potência têm-se aproximado do que seria um interruptor ideal, com rendimento superior a 90%.

Características dos semicondutores de potência:

- Elevada tensão de bloqueio (na ordem do kV);
- Elevadas correntes conduzidas (na ordem dos kA);
- Tensão e resistência de condução reduzidas (na ordem do mV e m Ω);
- Tempos de passagem ao corte e à condução pequenos (na ordem dos ns);
- Comutação de potências elevadas (MW) com baixa potência de comando (mW);
- Frequência de comutação elevada (kHz).

Apesar da evolução destes dispositivos, ainda não é possível tirar partido de todas as melhores características num só dispositivo. Sendo que, para determinada necessidade existe um tipo de semicondutor de potência mais adequado do que outro.

O desenvolvimento de um conversor eletrónico de potência onde estão presentes circuitos de disparo e proteção depende do tipo de tecnologia do semicondutor de potência que vai ser usada. Dependendo do tipo de dispositivo, os circuitos de comando têm diferenças.

Os tipos de semicondutores de potência mais usados são os seguintes [1]:

- Díodo de potência;
- Transístor de Junção Bipolar (BJT, 1950);
- Retificador controlado de silício (tirístor, 1956);
- Tirístor de corte comandado (GTO, 1960);
- Tirístor de comando de porta integrado (IGCT, 1997);

- Transístor de Efeito de Campo de Porta Isolada (MOSFET, 1975);
- Transístor Bipolar de Porta Isolada (IGBT, 1983);
- Tirístor controlado por estruturas MOS (MCT, 1984);
- Transístor de Indução Estática (SIT, 1983);
- Tirístor de Indução Estática (SITH, 1983).

Neste trabalho apenas serão abordados alguns modelos acima apresentados (díodo, tirístor IGBT e MOSFET) [1].

2.2.1. Díodo

O díodo é um dispositivo semicondutor não comandado amplamente utilizado, em circuitos de potência complexos como na simples retificação de sinusoides.

2.2.1.1. Estrutura física

A estrutura de um díodo de potência, Figura 2.1 a), consiste numa região do tipo N^+ fortemente dopada, que forma o cátodo, numa região intermédia do tipo N^- , fracamente dopada (zona de deriva), e numa região do tipo P^+ fortemente dopada, que forma o ânodo. Esta configuração permite suportar as elevadas tensões inversas, absorvendo-as na região de depleção P^+N^- quando inversamente polarizada (esta técnica é recorrente nos semicondutores de potência). A zona de deriva é tanto maior quanto maior for a tensão de ruptura que o díodo tem de suportar.

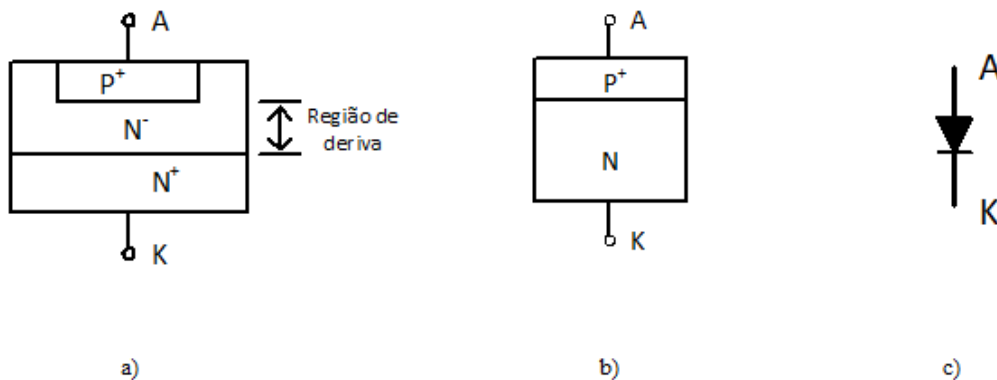


Figura 2.1 - a) Estrutura de díodo de potência. b) Estrutura de um díodo de sinal. c) Símbolo típico de um díodo

2.2.1.2. Características

Quando diretamente polarizado, o diodo de potência apresenta uma curva característica corrente-tensão semelhante à curva do diodo de sinal. Quando inversamente polarizado, e próximo da tensão de ruptura, V_{BO} , a corrente cresce abruptamente, podendo destruir o semicondutor pela excessiva dissipação de potência.

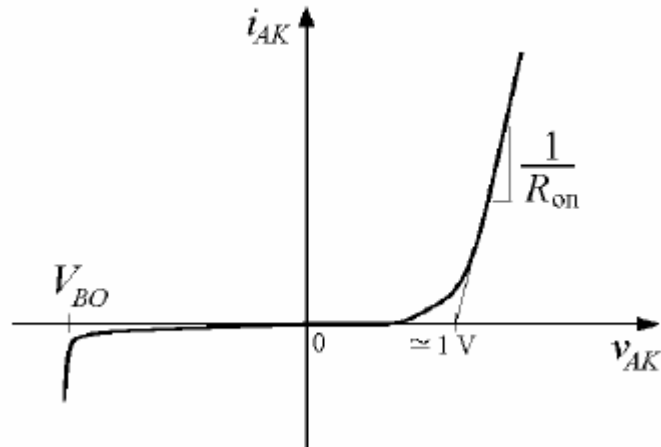


Figura 2.2 - Característica tensão i-v do diodo de potência [1]

Devido à região quase intrínseca, N^- , do diodo de potência existe uma queda de tensão R_{ON} , que atenua o crescimento exponencial da característica i-v. Contudo o valor R_{ON} é relativamente pequeno face à dimensão física desta camada que se deve ao fenómeno de modulação de condutividade que se dá nessa região durante a condução, pois são injetados portadores em excesso. O diodo de potência quando polarizado diretamente, a camada P^+ injeta lacunas em excesso na região de deriva N^- (onde a maioria não se recombina), assim, esta carga espacial de lacunas forma um campo elétrico que força os elétrons da zona N^+ para N^- (fenómeno denominado de dupla injeção), reduzindo a região de deriva [1].

2.2.1.3. Características dinâmicas

Na Figura 2.3 apresentam-se as formas de onda da tensão e corrente durante os períodos de comutação e condução do díodo de potência.

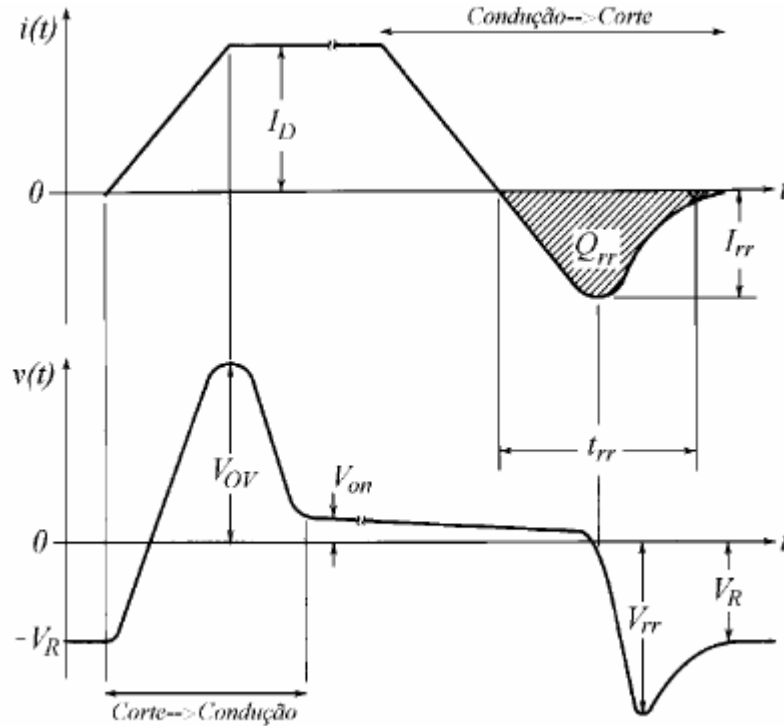


Figura 2.3 - Característica dinâmica da tensão e corrente durante comutações de um díodo de potência [1]

No período de passagem à condução do díodo, a taxa de subida da corrente (di/dt), associada à existência de indutâncias parasitas e ao efeito da modulação de condutividade na região quase intrínseca, origina uma sobrelevação (V_{OV}) aos terminais ânodo-cátodo do díodo denominada por tensão de recuperação direta. Durante este período (na ordem dos μs) é necessário, descarregar a zona de carga espacial, e depois injetar os portadores em excesso. Só depois de eliminada a camada de carga espacial é que o díodo fica polarizado diretamente.

No período de passagem ao corte do díodo, acontece o processo inverso ao da passagem à condução. Em primeiro lugar é removido o excesso de portadores da região intrínseca, para que o díodo possa suportar a tensão inversa. Enquanto existirem excesso de portadores, o díodo está diretamente polarizado e a tensão aos terminais decresce devido à diminuição da corrente I_D .

Em segundo lugar a corrente I_D continua a diminuir passando a ser negativa, colocando o diodo inversamente polarizado, que por sua vez passa ao corte quando $i_{AK} = -I_{rr}$. O decaimento abrupto da corrente associado com as indutâncias parasitas, provoca o aparecimento de uma sobrelevação da tensão inversa $-V_{rr}$, que tende para $-V_R$, a suportar em regime estático.

Um fator muito importante nos diodos de potência, é o tempo de recuperação inversa, t_{rr} . Este valor para diodos de retificadores é tipicamente de $25\mu\text{s}$ o que o torna lento para aplicações de alta frequência. Para aplicações de alta frequência são usados diodos rápidos, onde o tempo de recuperação inversa pode ser de $5\mu\text{s}$ a $50\mu\text{s}$.

2.2.1.4. Circuitos de ajuda à comutação e proteção

Nos semicondutores de potência podem ser necessários circuitos auxiliares de ajuda à comutação e sua proteção.

Este tipo de circuitos permitem:

- Limitar a tensão máxima e a taxa de subida da tensão máxima (di/dt) aplicada ao semicondutor durante a passagem ao corte;
- Limitar a corrente máxima e a taxa de crescimento máxima da corrente (di/dt) no semicondutor durante a passagem à condução;
- Alisar as formas de onda da corrente e tensão aplicadas ao semicondutor durante os transitórios de comutação, para diminuir a potência dissipada durante a comutação.

A denominação dada a estes circuitos de ajuda à comutação é de *snubber*. Podem ser constituídos por indutâncias (L_S) em série e malhas $R_S C_S$ em paralelo, com ou sem diodos.

No caso de situações de sobrecorrentes e de sobretensões, os transitórios de tensão elevada são limitados normalmente pela montagem em paralelo de diodos de Zener ou varistores. Para proteção passiva contra curto-circuitos é geralmente feita por fusíveis rápidos ou ultra rápidos.

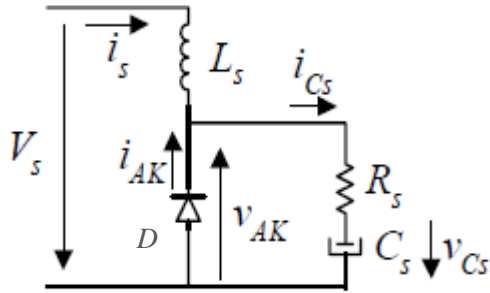


Figura 2.4 - Circuito RC de proteção contra sobretensões em díodos de potência.

Tendo a Figura 2.4 como exemplo, a malha RC em paralelo com o diodo, tem como finalidade protegê-lo contra sobretensões e taxas elevadas de subida da tensão aos terminais, durante a passagem do diodo ao corte. Normalmente o valor da indutância parasita em série L_S é suficiente para proteger o diodo contra taxas elevadas de subida de corrente, durante a passagem do diodo à condução. O diodo entra à condução com I_{AK} . Quando é imposta a tensão inversa V_S ao diodo, a corrente i_S carrega o condensador C_S até $V_S = V_{CS} = -V_{AK}$. Neste período, admitindo que a energia na bobina L é transferida para o condensador C_S . Considerando que a passagem ao corte do diodo se faz com $i_S = I_{rr}$, então,

$$\frac{1}{2} L_S I_{rr}^2 = \frac{1}{2} C_S V_S^2 \quad (2.1)$$

Onde resulta,

$$C_S = \frac{L_S I_{rr}^2}{V_S^2} \quad (2.2)$$

Quando o diodo passar à condução a energia em C_S vai ser dissipada na resistência R_S e limitar a corrente no diodo. O diodo só passará à condução se a corrente no sentido ânodo-cátodo (imposta por V_S) for superior à corrente $-i_{CS}$ de descarga do condensador. O condensador tem de descarregar por completo na malha $R_S C_S D$ quando o diodo estiver a conduzir, caso esta situação não ocorra, o condensador fica carregado e quando o diodo passar novamente ao corte, o condensador fica carregado com uma tensão superior a V_S podendo danificar o diodo ou condensador.

2.2.2. Tiristor

O tiristor é um dispositivo semicondutor utilizado no comando de tensões e correntes elevadas. Também é designado por SCR do Inglês, "Silicon Controlled Rectifier" (Retificador Controlado de Silício). Possui três terminais, a porta que serve para colocar o dispositivo à condução, e os outros dois terminais são o ânodo e o cátodo. Estes dois terminais são semelhantes ao diodo de potência.

Este tipo de dispositivo é comandado, mas não totalmente comandado, isto é, permite o comando para a passagem à condução, mas a passagem ao corte é feita apenas quando a corrente que o atravessa é inferior à tensão de manutenção, esta propriedade chama-se basculamento ("latchup").

2.2.2.1. Estrutura física

Os tiristores são dos dispositivos de estado sólido mais antigos, no entanto as suas propriedades de basculamento aliada com a capacidade de processamento de potências muito elevadas asseguram a sua presença no campo da eletrônica de potência.

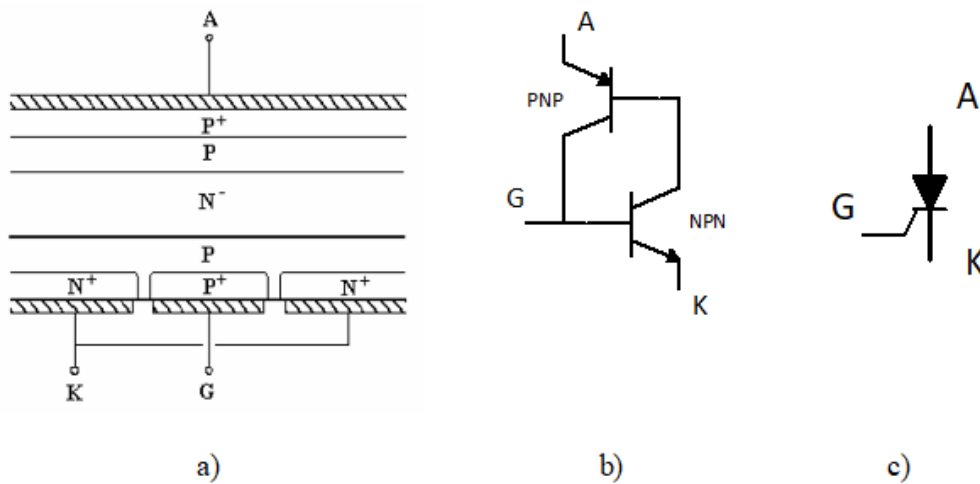


Figura 2.5 - a) Estrutura do tiristor de alta tensão. b) Esquema equivalente do tiristor. c)

Símbolo do tiristor

A estrutura física do tiristor está representada na Figura 2.5 a) onde se observa uma estrutura de quatro camadas PNPN, com três junções PN, e três terminais: ânodo, cátodo e porta (gate). Simbolicamente esta estrutura está representada na Figura 2.5 b) pela associação de transistores PNP e NPN. No entanto o símbolo do tiristor utilizado é o apresentado na Figura 2.5 c).

2.2.2.2. Características

Com uma tensão positiva aplicada do cátodo para o ânodo, as duas junções PN exteriores ficam polarizadas inversamente, fluindo apenas uma corrente (inversa) muito pequena através do tiristor ($i_R \approx 0$). A característica tensão-corrente do tiristor na zona inversa é então, bastante semelhante à do díodo em idêntica situação, conforme se mostra na Figura 2.6.

Uma tensão ânodo-cátodo positiva, polariza inversamente a junção intermédia (de bloqueio - comando), estabelecendo-se aí uma região de carga espacial que suportará a tensão direta aplicada ao dispositivo. Fluirá uma corrente muito pequena, agora no sentido contrário, que aumenta com a tensão direta. Se esta tensão ultrapassar o valor limite de disrupção, V_{BO} (*break-over*), o dispositivo torna-se condutor, Figura 2.6, muito embora não seja este o processo correto de o colocar na situação de condução.

A técnica mais comum de colocação do tiristor à condução, polarizado diretamente, consiste na injeção de um impulso de corrente na porta, com uma amplitude e duração adequadas, além de que a tensão porta-cátodo deve superar um valor mínimo. Para descrever o funcionamento do tiristor considere-se o circuito equivalente, da Figura 2.5 b), composto por dois BJT do Inglês “*Bipolar Junction Transistor*” (Transistor Bipolar de Junção) ligados de tal forma que o coletor de um alimenta a base do outro, assim é fornecida uma corrente reduzida à base do transistor NPN (a porta do tiristor) que é amplificada, alimentando a base do transistor PNP, onde é amplificada e adicionada à corrente original.

Deste modo, uma corrente inicial reduzida pode rapidamente crescer para uma corrente de ânodo elevada, que é limitada pelo circuito exterior.

Quanto maior for o valor da corrente de comando, menor será a tensão de polarização direta necessária, Figura 2.6. O valor mínimo da corrente principal, necessário ao estabelecimento do processo de condução é designado por corrente de lançamento ($I_L = 2\% I_{nominal}$). Após passagem à condução ($V_{AK} \approx 1V$), a corrente de comando pode ser anulada, sem que haja qualquer alteração no funcionamento do tiristor. A passagem da condução ao corte verifica-se quando a corrente I_{AK} desce, o tempo suficiente, abaixo da corrente de manutenção ($I_H \approx 1\% I_{nominal}$), de modo a que a carga armazenada seja retirada (por recombinação). Outra técnica consiste na inversão da tensão ânodo-cátodo, o que origina uma corrente inversa elevada ânodo-cátodo até que os portadores de carga

sejam retirados. Este processo é semelhante à corrente de recuperação inversa nos díodos, e resulta num tempo de comutação mais reduzido.

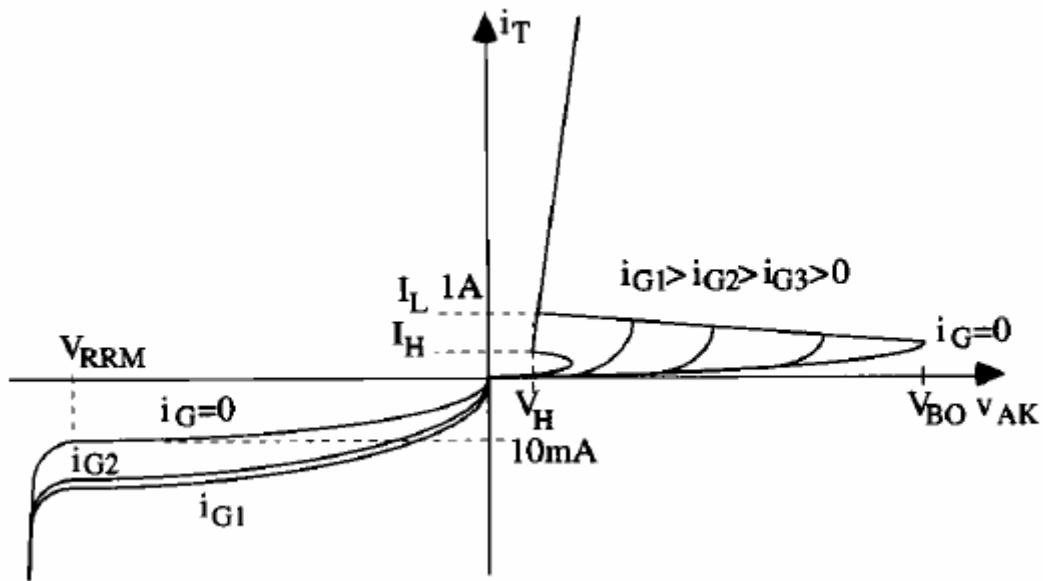


Figura 2.6 - Característica corrente-tensão de um tiristor.

A aplicação duma corrente de porta ao tiristor noutra situação que não seja a quando da sua colocação à condução, polarizado diretamente, aumenta-lhe as perdas, podendo originar a sua destruição por dissipação excessiva, tanto mais que a sua tensão aos terminais pode ser elevada. No tiristor, a passagem da condução ao corte e vice-versa é bastante mais lenta que nos BJT. A lentidão da resposta está relacionada com os tempos de armazenamento e de recombinação dos portadores minoritários nas várias junções que compõem o semicondutor.

A característica dinâmica do tiristor é muito semelhante ao do díodo de potência, verificando-se o aparecimento duma corrente inversa importante durante um intervalo de tempo de alguns microssegundos, após o qual a corrente evolui rapidamente para a corrente inversa de fugas [1].

2.2.2.3. Circuito de ajuda à comutação de um tiristor

À semelhança do díodo também são usados circuitos de proteção e ajuda á comutação. Para o tiristor este circuito é constituído por uma malha RC em paralelo com o dispositivo normalmente usado para limitar a taxa de crescimento da tensão aos

terminais. Para diminuir a taxa de crescimento da corrente é colocada uma indutância em série com esta malha RC .

O dimensionamento do circuito $R_S C_S$, apresentado na Figura 2.7, é realizado considerando-se que o transitório de passagem ao corte de um tiristor é semelhante ao de um díodo. Assim, o valor de C_S e R_S limita a sobretensão que ocorre devido à passagem ao corte do tiristor, que se processa com uma corrente negativa (a existência desta corrente em L_S provoca uma sobretensão para manter a continuidade da energia magnética). Assim, um valor típico para C_S é dado pela equação (2.2), sendo o valor exato escolhido para minimizar a sobretensão e a energia dissipada em R_S .

A malha $R_S C_S$ da Figura 2.7 protege, também, o tiristor contra disparos intempestivos, quando este está ao corte. Nesta situação o tiristor apresenta uma capacidade equivalente (C_{epoff}), correspondente ao armazenamento de cargas elétricas na região de carga espacial. Assim, uma rápida variação positiva da tensão aos seus terminais (dv_{AK}/dt) originará uma corrente direta, ($i_{AK} = C_{eqOff} dv_{AK}/dt$), que poderá ser suficiente para colocar o dispositivo à condução, desde que diretamente polarizado, mesmo sem o impulso de corrente na porta [1].

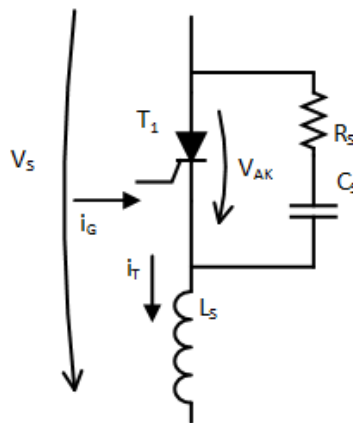


Figura 2.7 - Circuito RLC de proteção de um tiristor

2.2.2.4. Circuito de disparo de um tiristor

Devido às diferenças de tensões usadas no circuito de potência, e às tensões de muito baixa potência dos circuitos de comando e disparo, recorre-se ao isolamento galvânico. Este tipo de solução – isolamento galvânico – consiste na transferência de energia entre dois pontos, sem que haja contacto físico. No caso da eletrónica de potência, o circuito

de comando e circuito de potência estão isolados galvanicamente pois estão sujeitos a potenciais diferentes. Esta solução confere assim segurança e imunidade a interferências indesejadas que seriam propagadas fisicamente entre circuitos.

As topologias mais usadas para isolamento galvânico são feitas por acoplamento ótico ou por acoplamento magnético.

No caso do transformador Figura 2.8, o sinal de comando é transmitido com a potência necessária ao ataque da porta do semiconductor, contudo têm de ser utilizados circuitos auxiliares para garantir a não saturação do transformador.

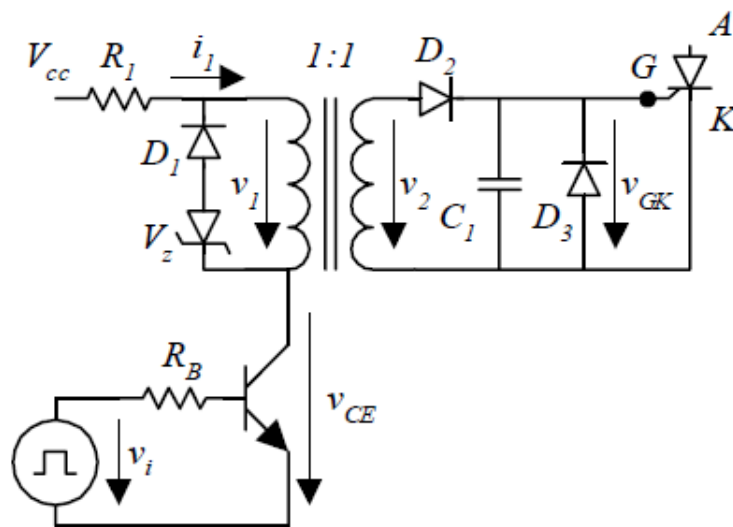


Figura 2.8 - Circuito de disparo de um tiristor com isolamento galvânico por transformador de impulsos [1]

No caso de acoplamento ótico é necessário amplificar o sinal após a transmissão com recurso a fontes de tensão isoladas.

2.2.3. MOSFET – Transistor de efeito de campo de porta isolada

O transistor de efeito de campo de porta isolada (“Metal Oxide Semiconductor Field Efeito Transistor”, MOSFET) iniciou a época da grande evolução nos semicondutores de potência. Transformando as estruturas MOS longitudinais, usadas em microeletrónica, em estruturas MOS verticais, e associando centenas destas células individuais em paralelo foi possível aumentar a corrente e tensão de trabalho. Trata-se de um dispositivo unipolar (condução feita por portadores majoritários), logo

consideravelmente mais rápido na comutação que os dispositivos bipolares, característica que permite operar a elevadas frequências (na ordem das centenas de *kHz*). Possuindo uma porta isolada capacitivamente, é posto à condução ou colocado ao corte aplicando uma tensão porta-fonte. Absorve uma corrente de comando praticamente nula em regime estático, o que se traduz por uma grande facilidade de comando da porta por uma potência de comando extremamente reduzida. Seria o semiconductor de potência ideal, se não fossem as suas perdas de condução elevadas e a fraca capacidade de lidar com tensões e correntes elevadas – para a mesma área de silício os transístores bipolares (por exemplo IGBTs e BJT) suportam tensões mais elevadas com menos perdas.

Devido às suas características estruturais, o MOSFET tem presente um díodo intrínseco (que na realidade é um transístor bipolar parasita), no entanto não é aconselhado a sua utilização em circuitos em ponte com grandes taxas de subida da corrente de dreno.

No futuro os MOSFETs serão feitos com materiais semicondutores, como Carbureto de Silício e o Diamante, e apresentarão características melhoradas que permitam processar tensões de kV e correntes de kA a centenas de kHz [2].

2.2.3.1. Estrutura física

O MOSFET é um dispositivo unipolar (a corrente deve-se apenas a um tipo de portadores maioritários) com três terminais, em que o elétrodo de comando ou porta (G - “*Gate*”) é eletricamente isolado do material semiconductor por uma fina camada de óxido de Silício. Nos outros dois terminais são aplicados os sinais de potência a controlar, designados por dreno (D - “*Drain*”) e fonte (S - “*Source*”) [2].

A estrutura $N^+PN^-N^+$, apresentada na Figura 2.9 a), corresponde a um MOSFET de potência (do tipo N enriquecido). A zona do substrato do tipo P forma um curto-circuito com a região da metalização da fonte, formando um díodo intrínseco entre a fonte e o dreno. O MOSFET de potência é uma associação em paralelo de vários milhares destas células. Na Figura 2.9 b) observa-se o circuito equivalente de um MOSFET e na Figura 2.9 c) apresenta-se o símbolo de um MOSFET.

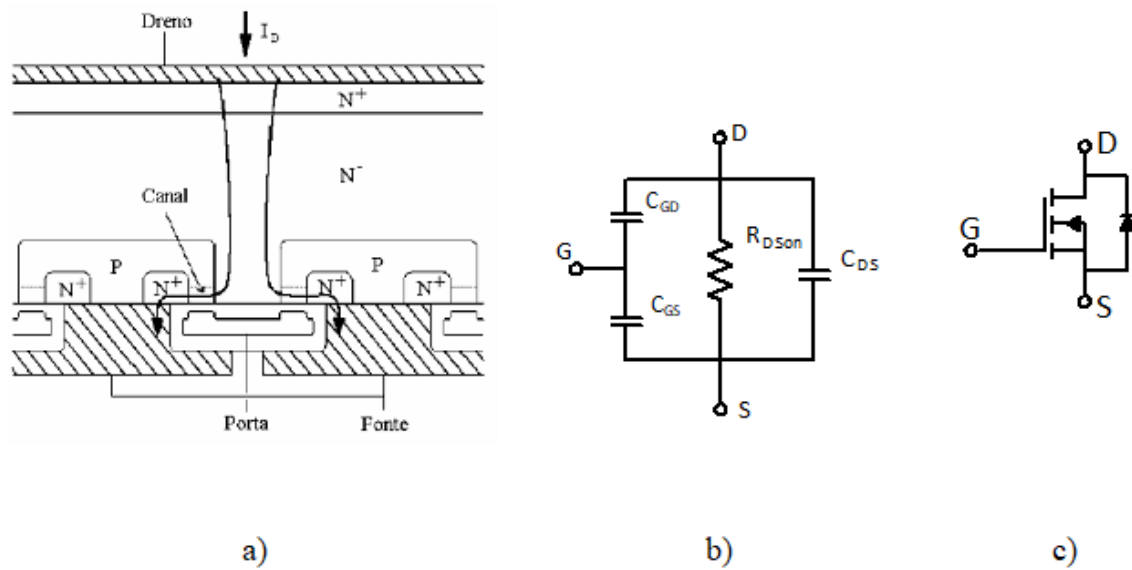


Figura 2.9 - a) Estrutura de um MOSFET de potência. b) Circuito equivalente de um MOSFET. c) Símbolo de um MOSFET

2.2.3.2. Características

Com o terminal da porta curto-circuitado com a fonte, $v_{GS} \leq 0$, e aplicando uma tensão positiva dreno-fonte, $v_{DS} > 0$, a junção PN está polarizada inversamente, sendo a corrente com sentido dreno-fonte, a corrente de fugas de um díodo polarizado inversamente. Para $v_{DS} < 0$, a corrente é praticamente igual à de um díodo polarizado diretamente.

A aplicação de uma tensão na porta, $v_{GS} > 0$, cria um campo elétrico dirigido da superfície do óxido para o semicondutor. Este campo origina uma acumulação de cargas negativas logo abaixo do óxido, na região de separação entre o óxido e o semicondutor do tipo P. À medida que esta tensão aumenta começam a acumular-se elétrons livres nesta região, a partir dum certo valor de tensão, designada tensão de limiar v_{GSth} , forma-se um canal condutor com propriedades de semicondutor do tipo N entre as regiões dreno e fonte, em que se v_{DS} for positivo origina a passagem duma corrente i_D , conforme se mostra na Figura 2.9 a).

Sendo o eléctrodo de porta de um MOSFET isolado por uma camada de óxido, a corrente de comando da porta, em regime permanente, representa uma corrente de fuga i_{GSS} através de um dielétrico, normalmente esta corrente não ultrapassa a centena de nA

(nano Amperes). Em regime dinâmico (formação do canal várias vezes), a necessidade de carregar e descarregar o condensador equivalente, porta-fonte (C_{GS}) e porta-dreno (C_{GD}), implica um pico de corrente abaixo de 1 Ampere, Figura 2.9 c).

A característica tensão-corrente do MOSFET de potência do tipo N de enriquecimento apresenta-se na Figura 2.10 representa-se por $i_D = f(v_{DS})$ para diferentes níveis da tensão v_{GS} . Pelo gráfico o MOSFET está ao corte quando $v_{GS} < v_{GSth}$, suportando tensões positivas aos seus terminais, com um valor máximo de v_{DSS} . Quando a tensão $v_{GS} > v_{GSth}$, para tensões dreno-fonte (v_{DS}) baixas, o MOSFET encontra-se na região de resistência constante, desde que $v_{GS} - v_{GSth} > v_{DS} > 0$. Em aplicações de eletrônica de potência, esta zona é a pretendida, pois há menores perdas.

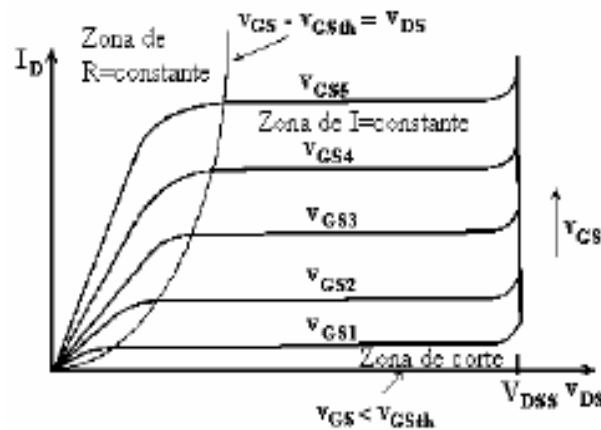


Figura 2.10 - Curva caraterística tensão-corrente de um MOSFET [1].

Na região de resistência constante, o MOSFET apresenta uma resistência equivalente à condução R_{DSon} praticamente constante (para uma dada temperatura) e a tensão aos terminais é dada por:

$$v_{DS(on)} = i_D R_{DSon} \quad (2.3)$$

Na prática para $v_{GS} \approx 15V$ garante-se a condição de funcionamento na zona de resistência constante e não se excede o valor admissível para a tensão de porta, v_{GSM} . Quando a tensão dreno-fonte aumenta, e a tensão v_{DS} iguala a tensão de estrangulamento, $v_{GS} - v_{GSth} \approx v_{DS}$, o MOSFET entra na região de corrente constante (ou ativa), onde a corrente, i_D , só depende da tensão v_{GS} . Para funcionamento como interruptor evita-se a utilização do MOSFET nesta região devido à elevada potência dissipada.

2.2.3.3. Circuito de proteção

Os MOSFETs de potência são extremamente rápidos, de tal forma que as suas características dinâmicas impõem o uso de circuitos de proteção devido à presença de indutâncias parasitas.

Na passagem ao corte, qualquer pequena indutância origina sobretensões v_{DS} que podem exceder v_{DSS} com facilidade. Para proteção são usados circuitos tampão (diodo Zener ou varistores em paralelo com o dreno e fonte) e circuitos de ajuda à comutação (do tipo *RCD*, semelhantes aos usados noutros semicondutores comandados).

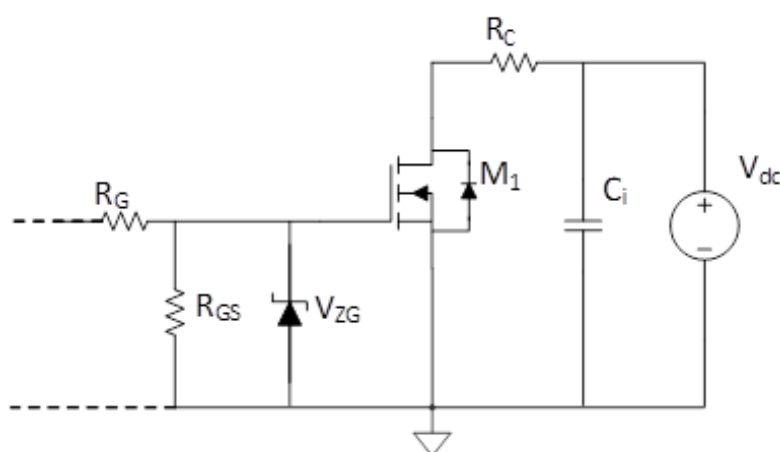


Figura 2.11 - Circuito de disparo com proteção da porta

Também na porta podem existir sobretensões que podem levar à rotura do óxido, uma vez que a tensão máxima na porta v_{GSS} não ultrapassa normalmente $20V/30V$. Torna-se necessário a proteção da porta com um diodo Zener V_{ZG} montado em anti-paralelo entre porta e a fonte, Figura 2.11. Para além desta proteção pode colocar-se uma resistência em série com a porta, R_g , para amortecer o sinal de comando, normalmente um degrau de tensão, que, em virtude do circuito de entrada apresentar indutâncias, L_p , e capacidades, C_p , parasitas intrínsecas aos materiais condutores utilizados, pode oscilar com uma frequência perto da frequência de ressonância $\omega = \frac{1}{\sqrt{L_p C_p}}$. O cálculo dessa resistência envolve o conhecimento dos valores dos parâmetros parasitas da entrada considerando um fator de amortecimento ótimo de 0,707, onde R_g se obtém a partir de [1]:

$$R_G \approx 1,41 \sqrt{\frac{L_p}{C_p}} \quad (2.4)$$

Normalmente os valores de R_G , apresentam-se entre 5Ω a 20Ω .

A resistência R_{GS} , entre a porta e a fonte permite a descarga de indutâncias parasitas da porta do MOSFET e inibir o ruído induzido, normalmente os seus valores encontram-se nas centenas de Ohms.

Em relação à proteção contra sobrecorrentes, no caso do MOSFET de potência, é preferível a utilização de circuitos ativos (recorrendo a AmpOps), como o apresentado na Figura 2.12, uma vez que os fusíveis são, por norma, mais lentos que o MOSFET.

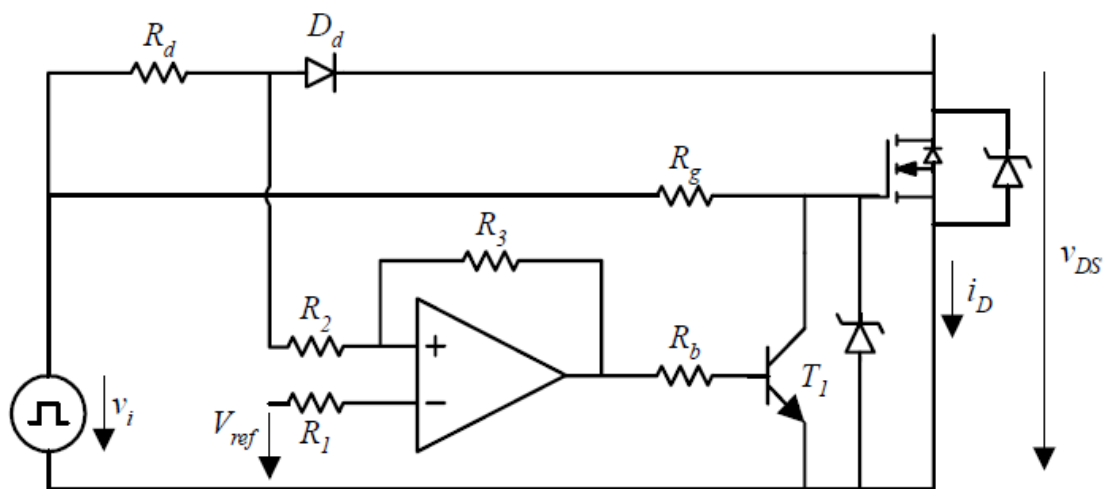


Figura 2.12 - Circuito de proteção ativo contra sobre correntes num MOSFET [1].

O circuito da Figura 2.12 aproveita o facto da tensão v_{DS} , de um MOSFET em condução, ser proporcional à corrente i_D através de R_{DSon} . A tensão v_{DS} é medida através de um diodo rápido D_d e comparada com uma tensão de referência V_{Ref} , e quando se lhe torna superior, o comparador comuta, passando o transístor T_1 à condução e desviando a corrente de porta fornecida ao MOSFET para a massa, impondo o corte ao MOSFET até esta situação permanecer. O circuito de proteção não está ativo enquanto o sinal de comando v_i for para corte do MOSFET, situação em que v_{DS} é muito elevado. Para o correcto funcionamento do circuito da Figura 2.12 é necessário assegurar, também, que o tempo de passagem à condução do MOSFET seja inferior ao tempo de processamento do sinal de inibição, caso contrário o MOSFET não passa à condução [1].

2.2.3.4. Circuito de disparo de um MOSFET

Os dispositivos comandados são acionados por um sinal externo, responsável pela mudança de estados (corte-condução e condução-corte). O circuito de comando tem como função processar o sinal de comando, amplificando-o para um valor de tensão e corrente necessário ao disparo do semicondutor. Devido à segurança e pelas diferentes gamas de tensão em que cada circuito opera, a escolha deste circuito cai sempre para um que permita isolamento galvânico entre a parte de comando e potência.

O MOSFET de potência é simples de comandar, pois não tem portadores minoritários em excesso que tenham de ser injetados na passagem à condução ou retirados na passagem ao corte. Apenas as capacidades C_{GS} e C_{GD} precisam de ser carregadas conforme Figura 2.9 b)

2.2.3.4.1. Circuito de disparo de um MOSFET não isolado

Este tipo de característica confere maior rapidez que os típicos dispositivos bipolares e permite o ataque direto à porta através de um circuito de baixa potência. No entanto, para uma comutação rápida é necessário gerar um pico de corrente à porta, sendo necessário recorrer a circuitos e fontes auxiliares para fornecer esse pico Figura 2.13.

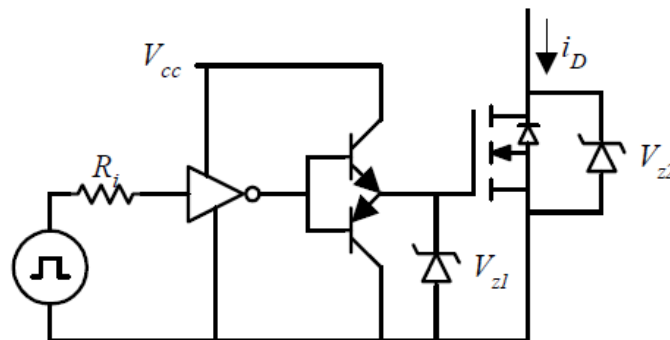


Figura 2.13 - Circuito de disparo de um MOSFET sem isolamento [1]

2.2.3.4.2. Circuito de disparo de um MOSFET isolado opticamente

No caso de ser necessário isolamento galvânico para ataque da porta do MOSFET, a solução mais comum é a utilização de acoplamento óptico conforme é apresentada na

Figura 2.14. Este processo requer uma fonte de tensão auxiliar, isolada da massa, que pode ser construída como se indica na Figura 2.14, a partir da própria tensão v_{DS} do circuito de potência, utilizando um díodo D_f , uma resistência R_f , um condensador C_f e um díodo Zener D_{zf} . Contudo esta solução apresenta problemas de potência dissipada na resistência R_f quando a tensão v_{DS} é elevada [1].

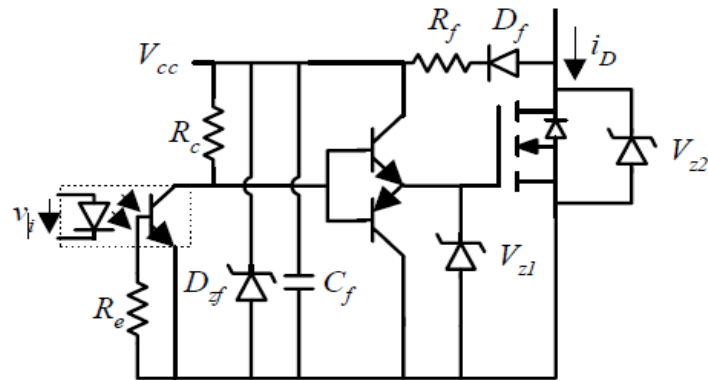


Figura 2.14 - Circuito de disparo de um MOSFET com isolamento ótico [1]

2.2.3.4.3. Circuito de disparo de um MOSFET isolado magneticamente

Outra solução para comando do MOSFET com isolamento galvânico é a utilização do transformador de impulsos. Estes transformadores conseguem fornecer picos de corrente suficientes de modo a que a comutação dos MOSFETs seja rápida, bem como os níveis de tensão apropriados, exemplo de um circuito deste tipo na Figura 2.15.

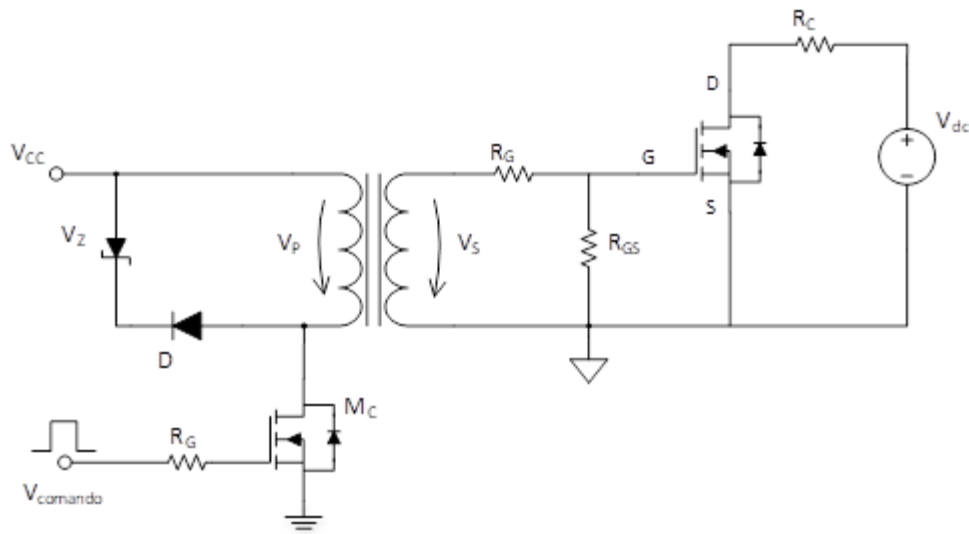


Figura 2.15 - Circuito de disparo com isolamento galvânico.

Quando se aplica um sinal na base do MOSFET M_C , o transístor passa à condução. Neste instante a tensão do primário V_P do transformador é igual ao valor da tensão da fonte V_{CC} o que implica que a tensão do secundário $V_S \approx nV_P$, onde n é a relação de transformação.

O díodo D e o díodo zener V_Z garantem a desmagnetização do núcleo do transformador quando o MOSFET M_C passa ao corte. A resistência R_G serve para limitar a corrente de carga e de descarga de capacidades parasitas da porta do MOSFET e amortecer possíveis oscilações devido às capacidades parasitas da porta do MOSFET e à indutância do circuito à entrada. A resistência R_{GS} serve para descarregar as capacidades parasitas quando o MOSFET de potência se encontra ao corte e não permitir que o ruído induzido coloque o dispositivo à condução.

Os transformadores de impulsos utilizados em circuitos de disparo conferem várias vantagens como isolamento galvânico, fornecimento do sinal com potência suficiente para disparar o MOSFET sem recorrer a uma fonte de alimentação adicional e sem atrasos significativos na conversão do sinal.

A utilização dos transformadores de impulsos tem como inconveniente o fluxo máximo permitido pelo transformador usado, isto é, os impulsos com determinada amplitude não podem exceder um determinado intervalo de tempo. E tem de ser utilizado um circuito

de desmagnetização do núcleo, para garantir que no sinal do seguinte impulso o transformador está desmagnetizado.

2.2.4. IGBT – Transistor Bipolar de Porta Isolada

O IGBT combina características dos transistores bipolares e unipolares, disponibilizando o melhor de dois mundos: baixa queda de tensão dos bipolares que suportam maiores correntes e tensões, comparativamente a um MOSFET mas têm maiores tempos de comutação, especialmente na passagem ao corte. Já os MOSFETs têm tempos de comutação muito menores, facilidade de comando da porta, mas apresentam grande queda de tensão à condução.

2.2.4.1. Estrutura física

A estrutura vertical do IGBT, é muito semelhante à estrutura do MOSFET, onde foi substituída apenas a camada N^+ por uma camada P^+ . O símbolo eletrónico está representado na Figura 2.16 c). Esta alteração, contudo, introduz uma junção PN, cuja camada P, quando em condução, injeta portadores minoritários (lacunas) na região de deriva. A injeção destes portadores vai aumentar a condutividade da camada de deriva do MOSFET, tendo como consequência, a redução da resistência de condução, sendo possível construir dispositivos para tensões e correntes mais elevadas do que os MOSFETs. O IGBT é então um dispositivo misto (o esquema equivalente Figura 2.16 b) é o espelho disso mesmo), no sentido em que a condução é feita por portadores maioritários (os eletrões do canal) e minoritários (os injetados pela junção PN). Outra alteração acontece quando o IGBT está polarizado inversamente, pois o novo diodo bloqueia a condução do diodo parasita já existente. Este tipo de IGBT designado de simétrico permite bloquear tensões inversas com o mesmo valor da tensão direta. Pode obter-se um IGBT assimétrico quase só por adição de uma camada P^+ ao MOSFET, mantendo a N^+ . O IGBT assimétrico não pode suportar tensões inversas elevadas ($>20V$), devido à alta concentração de impurezas em ambos os lados da junção acrescentada, mas em compensação apresentam menores resistências de condução e tempos de passagem ao corte.

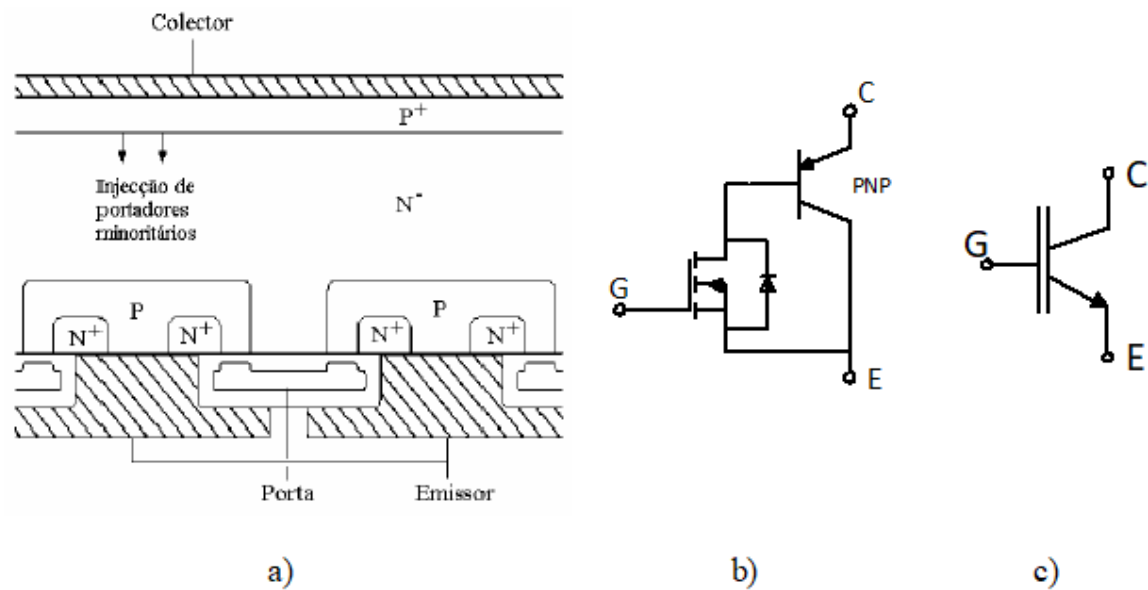


Figura 2.16 - a) Estrutura física de um IGBT [1]. b) Circuito equivalente de um IGBT. c) Símbolo de um IGBT

2.2.4.2. Características

De uma forma simples podemos dizer que um IGBT é projetado para funcionar como um MOSFET cuja camada de epidreno tem uma condutividade modulada pela receção de lacunas (num IGBT de canal N) provenientes da camada P⁺ com isto aumenta a densidade de corrente. Este facto permite ao IGBT ter uma menor área de semiconductor que o MOSFET para a mesma corrente, reduzindo as capacidades equivalentes e consequentemente reduz a potência de excitação necessária para comandar o dispositivo. De notar que na passagem à condução o comportamento do IGBT é semelhante ao MOSFET mas na passagem ao corte tem os tempos de um bipolar [2].

Na Figura 2.17 apresenta-se a característica $i_C = f(v_{CE})$, de um IGBT simétrico, função da tensão v_{GE} de porta. Para $v_{CE} > 0$ a característica do IGBT é qualitativamente semelhante à de um BJT do tipo NPN de sinal, exceto no que toca ao comando que é basicamente igual ao de um MOSFET. Assim, se $v_{GE} < V_{GETh}$, o IGBT está ao corte, a tensão máxima direta será V_{DSS} . Para colocar o dispositivo na zona ativa $v_{GE} > v_{GETh}$ e $v_{CE} \gg v_{CESat}$. Se $v_{GE} > v_{GETh}$ e $v_{CE} \approx v_{CESat}$, o IGBT está na zona de saturação, que é a utilizada quando o IGBT está à condução em eletrónica de potência. Para tensões inversas $v_{CE} < 0$ o IGBT suporta no máximo V_{RM} .

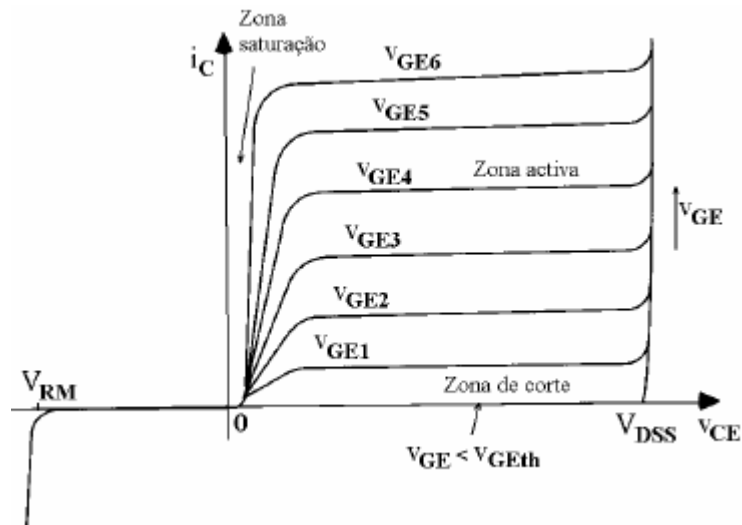


Figura 2.17 - Curva característica tensão-corrente de um IGBT

Os circuitos de ataque da porta dos MOSFETs também podem ser usados para disparar os IGBTs com a vantagem da transcondutância do IGBT ser maior, pelo que a potência destes circuitos é ainda menor. Da mesma forma, os circuitos de proteção e de ajuda à comutação dos IGBTs e MOSFETs são semelhantes [1].

2.3. Associação de dispositivos

Com o avanço tecnológico, onde existem dispositivos que conseguem lidar com tensões e correntes elevadas (na ordem dos kV e kA), ainda existe a necessidade de recorrer a associações de dispositivos em série e em paralelo de maneira a suportar tensões e correntes mais elevadas, pois um único dispositivo não seria capaz [2]. Ao ligar semicondutores em série é necessário garantir a distribuição da tensão por cada dispositivo de forma igual, como se tratasse de um divisor de tensão em que a queda de tensão em cada elemento fosse igual (ou muito próxima). Mesmo tratando-se dispositivos iguais - do mesmo lote de fabrico - na prática nunca vai haver um dispositivo exatamente igual, mas sim um dispositivo que funciona dentro de determinadas tolerâncias. O fator determinante para o equilíbrio da tensão são as correntes de fuga. Quando um dispositivo está ao corte e sujeito a uma tensão vai ter uma corrente de fuga, conseqüentemente a queda de tensão que cada dispositivo vai

sofrer é em função dessa corrente. Como se trata de alta tensão, estes valores podem chegar às dezenas ou centenas de Volts, danificando os dispositivos.

2.3.1. Díodos em série

Na associação de díodos em série Figura 2.18, mesmo para díodos com tensão de bloqueio inversa igual V_{RRM} , considera-se as correntes inversas de bloqueio – correntes de fuga – que variam entre $I_{Rmáx}$ e I_{Rmin} onde o diódo com maior corrente de fuga suportará maior queda de tensão. Supondo o seguinte exemplo onde temos 5000V aplicados a dois díodos onde, $V_{RRM} = 3000V$, $I_{Rmáx} = 40mA$, $I_{Rmin} = 10mA$, assumindo que cada diódo polarizado inversamente comporta-se como uma resistência temos [2].

$$R_{eqMinOFF} = \frac{V_{RRM}}{I_{Rmáx}} = 75 \text{ k}\Omega \quad (2.5)$$

$$R_{eqMáxOFF} = \frac{V_{RRM}}{I_{Rmin}} = 300 \text{ k}\Omega \quad (2.6)$$

Onde resulta a queda de tensão de:

$$V_{R_{eqMinOFF}} = \frac{R_{eqMinOFF}}{R_{eqMinOFF} + R_{eqMáxOFF}} \times 5000V = 1000V \quad (2.7)$$

$$V_{R_{eqMáxOFF}} = \frac{R_{eqMáxOFF}}{R_{eqMáxOFF} + R_{eqMinOFF}} \times 5000V = 4000V \quad (2.8)$$

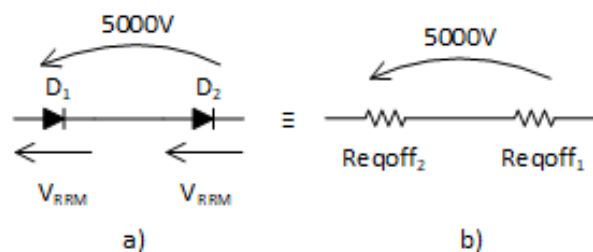


Figura 2.18 - a) Díodos em série. b) circuito equivalente com díodos em série

Nestas condições podemos verificar que o diódo com menor corrente de fugas está sujeito a uma tensão que ultrapassa o limite da sua tensão de disrupção.

O circuito auxiliar para equalização da tensão é constituído por uma resistência em paralelo R_h com cada dispositivo (ou em alternativa usar díodos de avalanche ou diódo [2]de Zener em antiparalelo). O dimensionamento de R_h consiste na associação desta

em paralelo com $R_{eqMinOFF}$ que terá um resultado semelhante ao paralelo com $R_{eqMáxOFF}$. Considerando o caso geral com n díodos em série e para simplificação, um deles com $I_{Rmin} = 0$ ($R_{eqMinOFF} = \infty$) tem-se um valor da resistência equivalente total R_T da série:

$$R_T = R_h + (n - 1) \frac{R_h R_{eqOFF}}{R_h + R_{eqOFF}} \quad (2.9)$$

Sendo ζ fator de segurança ($\zeta < 1$), V_S é a tensão máxima aplicada, a resistência R_h a colocar em paralelo é dada pela expressão final [2]:

$$R_h < \frac{n \zeta V_{RRM} - V_S}{V_S - \zeta V_{RRM}} R_{eqOFF} \quad (2.10)$$

De notar que esta equação deve ser $V_S > \zeta V_{RRM}$, caso contrário não se justifica a série de díodos. Se esta associação não se verificar $n \zeta V_{RRM} > V_S$, implica a adição de mais dispositivos. Por outro lado, devem usar-se resistências de tal forma elevadas, quanto possível, para minimizar a potência nelas dissipada.

Para corrigir eventuais assimetrias em relação ao tempo de recuperação inversa, bem como em relação às capacidades equivalentes dos díodos, podem ser incluídas em paralelo com cada díodo circuitos $R_S C_S$, evitando assim, que no transitório de passagem ao corte, algum díodo tenha aos seus terminais tensões superiores ao seu limite de disrupção [2].

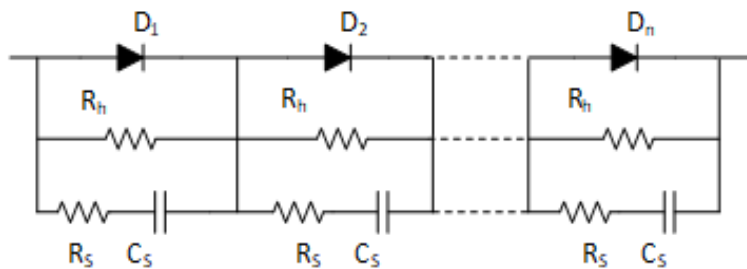


Figura 2.19 - Montagem de díodos em série com equilíbrio estático e dinâmico

O valor mínimo das capacidades é dado por:

$$C_S \geq \frac{L_S I_{RR}^2}{n (\zeta V_{RRM})^2} \quad (2.11)$$

Onde L_S é a indutância estimada nas ligações dos componentes [2], ξ é o coeficiente de amortecimento pretendido ao circuito RLC e as resistências são dadas por:

$$R_S = 2\xi \sqrt{\frac{L_S}{nC_S}} \quad (2.12)$$

2.3.2. Série de Tiristor

A moderna tecnologia de fabrico de trístores permite obter dispositivos que suportam tensões de 6kV e correntes de 5kA. No entanto existem aplicações, em que se tem de recorrer a associações em série de tirístores de modo a que a associação possa suportar tensões mais elevadas (como por exemplo no transporte de energia em corrente continua a muito alta tensão). Os problemas na associação de tirístores são semelhantes à associação em série de díodos, podendo considerar-se as mesmas estratégias e equações. Contudo é necessário prestar atenção às tensões de polarização inversa V_{RRM} e/ou direta V_{DRM} , isto porque a tensão total deve ser distribuída uniformemente por todos os dispositivos, quer na situação de bloqueio inverso quer na situação de bloqueio direto (onde a corrente de fugas é normalmente superior). Outra forma utilizada para contornar o problema é a utilização de varistores (MOV) montados em paralelo com o tiristor.

Outro fator a ter em conta no uso de tirístores em série são os circuitos de disparo que devem garantir que o disparo de todos os dispositivos se faz simultaneamente. O disparo deve ser efetuado através de um impulso de corrente com amplitude elevada e com baixo tempo de subida (inferior a 1 μ s). Utilizando quer o acoplamento por transformador, quer o ótico, o impulso a aplicar aos tirístores deve ter a mesma origem para haver garantia de uma maior simultaneidade (no caso do transformador, deve ter-se um único primário; no caso de acoplamento ótico a transmissão deve ser em corrente com todos os acopladores óticos em série) [2].

2.3.3. Série de MOSFET/IGBT

O MOSFET e o IGBT estão a ser cada vez mais utilizados em aplicações de alta potência devido à versatilidade por serem totalmente comandados, e com o avanço das tecnologias a sua construção tem vindo a tolerar tensões e correntes cada vez mais elevadas, no entanto, ainda não alcançam os tirístores a esse nível. Esta lacuna como visto anteriormente pode ser suprimida com a associação (série e paralelo) de vários dispositivos. À semelhança da montagem em série do diodo e tiristor (dispositivos não

comandados e parcialmente comandados) para os dispositivos totalmente comandados também se aplicam os mesmos princípios no uso de circuitos auxiliares para modo estático e dinâmico.

Conforme referido anteriormente, para além das diferentes correntes de fuga que cada dispositivo tem, outro fator que influencia o desequilíbrio de tensão nos dispositivos é o atraso/perturbação nos sinais de comando. Ao utilizar-se apenas um primário em um transformador de impulsos com vários secundários pode-se desprezar este fator. No entanto são utilizadas técnicas para suprimir este problema, que podem passar por soluções ativas e/ou passivas em cada dispositivo.

No modo estático a equalização é feita apenas por uma resistência em paralelo, para modo dinâmico recorre-se a um circuito *RCD* em paralelo com o dispositivo, constituído por uma resistência R_S , um condensador C_S e um díodo D_S , este circuito é conhecido por *snubber* conforme representado na Figura 2.20.

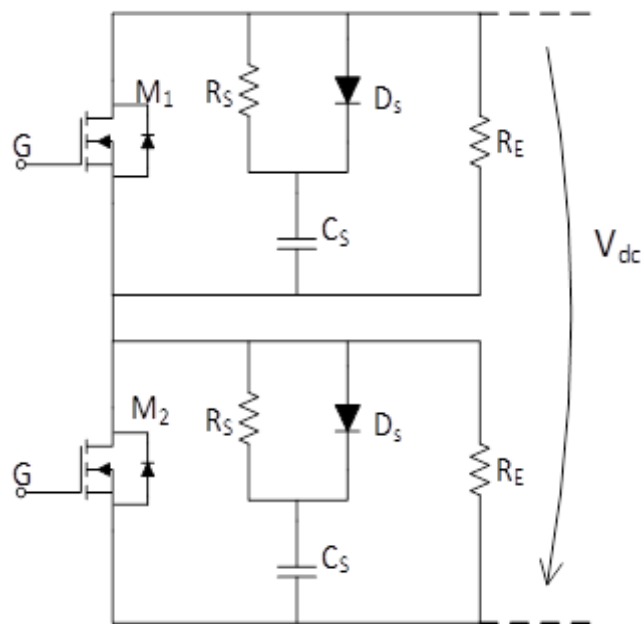


Figura 2.20 - Montagem circuitos de equilíbrio dinâmico e estático.

Considerando a Figura 2.20 o *snubber* acima apresentado por R_S , C_S , e D_S , atua no regime dinâmico do dispositivo e tem como função limitar a taxa de crescimento da tensão dv/dt nas transições corte-condução, com C_S em paralelo para limitar sobretensões. O díodo D_S permite o caminho para carregar o condensador C_S e a resistência R_S limita a corrente na descarga do condensador nas transições.

A função da resistência R_E permite o equilíbrio da tensão no modo estático, tal como visto anteriormente para o díodo.

Para determinar os parâmetros destes circuitos auxiliares começamos por determinar o parâmetro para regime estático, R_E . Para tal consideremos que o comportamento do dispositivo igual ao de uma resistência quando se encontra ao corte, Figura 2.21.

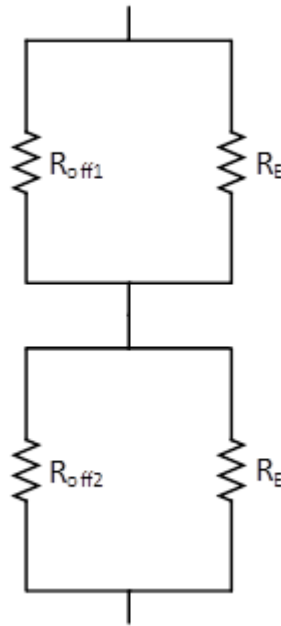


Figura 2.21 - Circuito equivalente do semiconductor em regime estático

Para a distribuição equitativa da tensão total pelos dispositivos semicondutores é necessário ter em conta um compromisso entre a potência dissipada e a qualidade da equalização, isto é, quanto menor for o valor de R_E maiores são as perdas ($P_{R_E} = \frac{V_{dc}^2}{R_E}$), mas melhor é a equalização. Para retirar esta relação considera-se empiricamente que R_E é um décimo de R_{off} ($R_E \approx \frac{1}{10} R_{off}$) [3]. Posto isto o cálculo de R_E é dado por:

$$R_E \approx \frac{V_{DSS}}{10 I_{DSS}} \quad (2.13)$$

Onde V_{DSS} , é a tensão máxima que o dispositivo suporta e I_{DSS} é a corrente de fugas do dispositivo quando sujeito a V_{DSS} .

Para regime dinâmico, o cálculo dos elementos R_S e C_S do *snubber* são calculados da seguinte forma [3]:

$$C_S > \frac{I_L t_f}{2V_{dc}} \quad (2.14)$$

$$R_S < \frac{t_{on}}{5C_S} \quad (2.15)$$

Onde, t_f é o tempo de descida (*fall time*) do dispositivo, I_L é a corrente na carga, V_d é a tensão que vai ser aplicada ao dispositivo e t_{on} é o tempo do impulso [4]. O díodo D_S tem de ter características de recuperação rápida e a sua tensão de bloqueio tem de ser superior à tensão que vai estar distribuída no semicondutor de potência representado na Figura 2.20 por M_1 e M_2 .

2.3.4. Isolamento galvânico

O isolamento galvânico consiste na transferência de energia entre dois pontos, sem que haja contacto físico. No caso da eletrónica de potência os circuitos de comando e circuitos de potência estão normalmente isolados galvanicamente, sempre que estão sujeitos a potenciais diferentes ou para acrescentar segurança e imunidade a interferências indesejadas que seriam propagadas fisicamente entre circuitos.

As topologias mais usadas para isolamento galvânico são feitas por acoplamento ótico ou por acoplamento magnético ou as duas em conjunto. Por exemplo, o sinal de comando é transmitido por fibra ótica até ao circuito de disparo que por sua vez transmite o sinal de disparo por intermédio de um transformador de impulsos [1].

2.3.5. Sinais de comando

Tipicamente em eletrónica de potência o sinal de comando tem origem num circuito digital ou analógico, passa por isolamento galvânico, depois é amplificado em corrente e tensão e é aplicado à porta do semicondutor na forma pretendida.

Estes sinais de comando são gerados por microcontroladores a uma tensão de 3V a 5V, sendo que o comando dos dispositivos (MOSFETs e IGBTs) pode ir até 30V, então é necessário amplificar este sinal, para tal são utilizados normalmente *drivers* comerciais. Os *drivers* impõem potência ao impulso (tensão e corrente), conservando a forma deste.

Como se pretende comandar um dispositivo que lida com tensões na ordem dos kV, onde os potenciais entre o circuito de comando e circuito de potência são diferentes é necessário isolar galvanicamente o circuito de comando do circuito de potência.

De modo a proteger o sinal proveniente do microcontrolador no caminho até ao *driver*, a sua transmissão pode ser feita por fibra ótica – com isto confere-se isolamento galvânico e imunidade a interferências eletromagnéticas.

Desta forma pode-se fazer o comando de dispositivos totalmente comandados, no entanto dependendo do tipo de aplicação o circuito de comando poderá tornar-se mais complexo.



Neste trabalho utilizam-se MOSFETs, sendo este mais rápido que os dispositivos bipolares porque não existem portadores minoritários em excesso que tenham que ser injetados na passagem à condução ou retirados na passagem ao corte. A única carga que é necessário fornecer é para carregar e descarregar as capacidades equivalentes C_{GD} e C_{GS} , conforme se mostra no circuito equivalente do MOSFET à condução, Figura 2.9 b). Desta forma, é possível o ataque direto à porta do MOSFET através de circuitos de baixa potência como (*drivers*). A Figura 2.13 apresenta um circuito de comando do MOSFET, com base num circuito CMOS, porta NOT. É normal colocarem-se várias portas em paralelo para aumentar a corrente e consequentemente a velocidade de comutação do MOSFET. Os díodos Zener colocados nos circuitos protegem, respetivamente, a porta do MOSFET que é muito sensível a picos de tensão, normalmente $V_{Z1} \approx 18V$, e limitam a tensão aos seus terminais V_{Z2} [1].

3. Equalização de tensão de MOSFETs em série

Neste capítulo apresenta-se e analisa-se os circuitos de comando de equilíbrio das tensões dos MOSFETs em série.

3.1. Descrição do circuito

Na Figura 3.1 apresenta-se o esquema simplificado dos circuitos de comando e de equilíbrio das tensões de dois MOSFETs em série. O circuito constituído por dois MOSFETs em série e uma fonte de alimentação (V_{dc}) gera impulsos positivos no recetor (R_C).

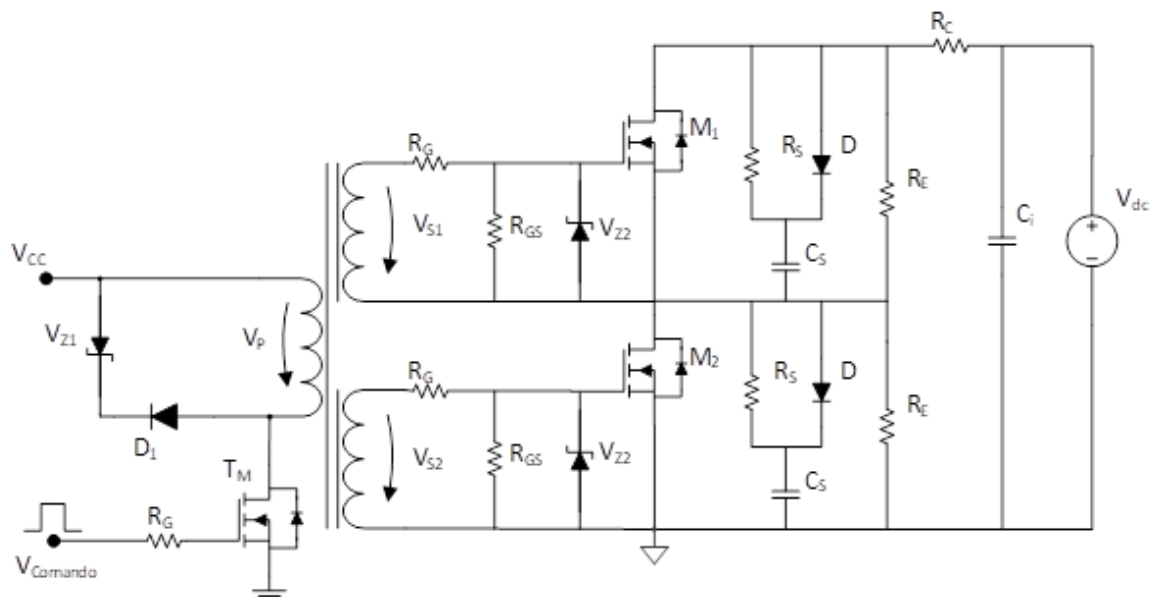


Figura 3.1 - Diagrama principal do circuito com dois MOSFETs

O princípio de funcionamento deste circuito consiste na carga de um condensador C_i a partir de uma fonte V_{dc} , quando aplicado o impulso no recetor, esta capacidade irá compensar a fonte que se encontra em paralelo. O impulso na carga acontece quando os MOSFETs são colocados à condução.

O sinal de comando dos dispositivos, tem origem no circuito de comando e é um sinal modulado retangular gerado por um microcontrolador. Este sinal é amplificado e

aplicado a um transformador de impulsos com um primário e dois secundários, isolando galvanicamente o circuito de potência do circuito de comando.

3.2. Disparo dos MOSFETs

Devido às características do circuito referidas em 2.3.4 e 2.3.5, é utilizado um transformador de impulsos para fazer o disparo dos MOSFETs.

Este tipo de transformadores como são utilizados em circuitos de alta frequência, na sua construção são utilizados materiais que são facilmente magnetizados ou desmagnetizados. A ferrite macia possui estas características, pois apresentam um ciclo de histerese estreito e alta permeabilidade magnética.

Os transformadores de impulsos podem apresentar várias formas sendo a toroidal a mais comum. Assim à custa desta ferrite toroidal constrói-se o transformador de impulsos para este trabalho. Para além de conferir isolamento galvânico, estes tipos de transformadores possuem fluxo de fugas baixo, no entanto é necessário garantir a não saturação do transformador forçando a desmagnetização deste.

3.3. Circuito de disparo dos MOSFETs

Na Figura 3.2, apresenta-se o exemplo de um circuito de disparo de um MOSFET com isolamento galvânico.

O primário do transformador é alimentado por uma fonte de tensão V_{CC} , e em paralelo tem montado uma malha de desmagnetização. Esta malha é constituída pela ligação em anti serie de um diodo de Zener V_{Z1} e do diodo D_1 . O diodo D_1 bloqueia a passagem de corrente fornecida por V_{CC} quando o MOSFET T_M de comando está à condução. Quando o MOSFET de comando está ao corte o diodo de Zener, por instantes, fica inversamente polarizado, desmagnetizando assim o primário.

Para proteger a porta do MOSFET M_1 de sobretensões, é aplicado o Zener V_{Z2} , que vai limitar picos de tensão que possam surgir. A tensão deste zener tem de ser igual ou inferior à tensão porta-fonte V_{GS} suportada pelo MOSFET M_1 .

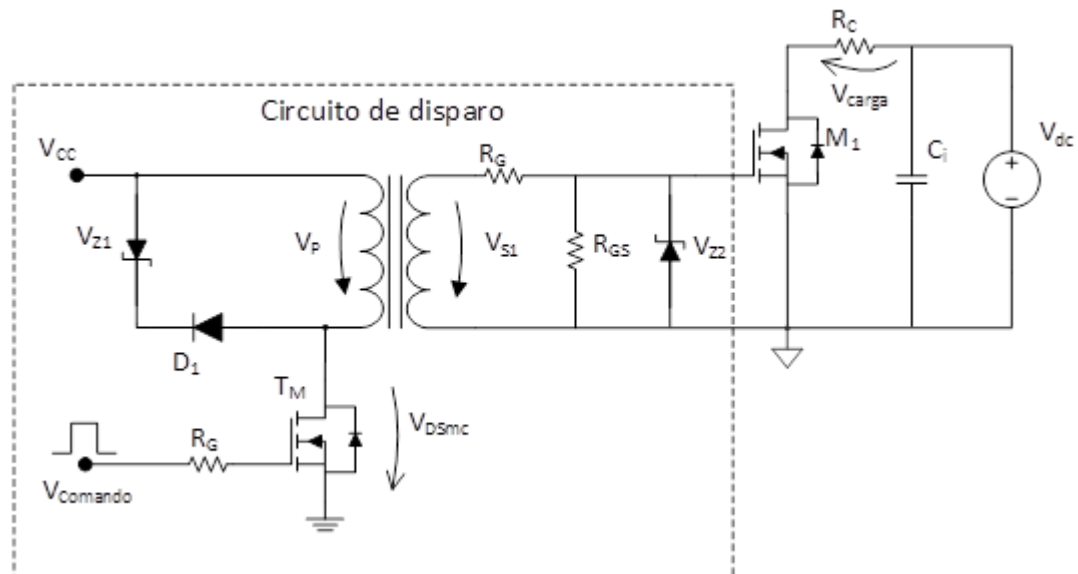


Figura 3.2 - Circuito de disparo de um MOSFET.

A resistência R_G limita a corrente na porta do MOSFET M_1 . Como no primário do transformador estão presentes indutâncias e capacidades parasitas, esta resistência R_G , tem como função amortecer essas perturbações.

A resistência R_{GS} , ligada entre a porta e o emissor, serve para descarregar as capacidades parasitas da porta e da fonte do MOSFET M_1 .

Na Figura 3.3, está representado o diagrama temporal do circuito de disparo do circuito da Figura 3.2.

Para comandar o circuito de disparo, é gerado um sinal $V_{Comando}$ que é aplicado ao MOSFET T_M , este por sua vez quando passa à condução, o transformador é magnetizado pela tensão V_P , durante t_{on} . V_P é a diferença entre a fonte V_{CC} e a tensão de saturação entre porta e fonte V_{GSsat} do MOSFET ($V_P = V_{CC} - V_{GSsat}$).

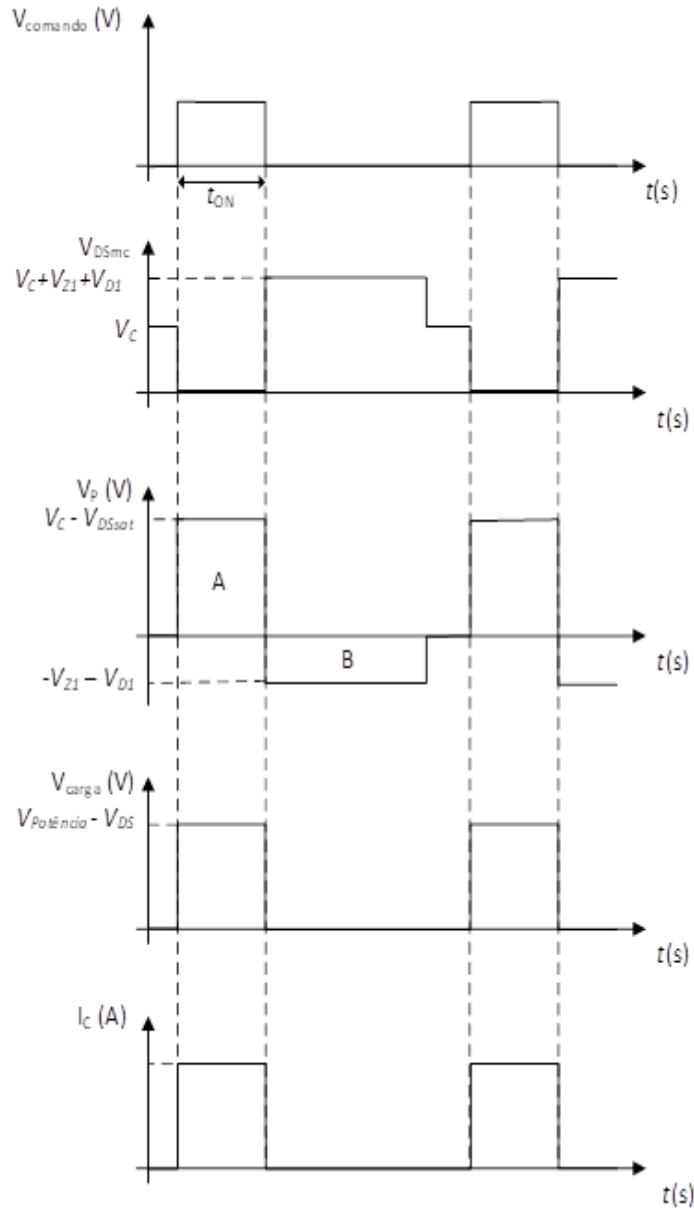


Figura 3.3 - Diagrama temporal do circuito disparo

A tensão V_S aos terminais do secundário é induzida por V_P , a sua amplitude está dependente da relação transformação, N_P/N_S , quanto maior a relação maior será a amplitude de V_S . A tensão gerada pelo secundário V_S terá de ter a forma, amplitude e corrente suficiente para comandar o MOSFET de potência.

Quando T_M passa ao corte ocorre a desmagnetização do transformador pela malha de diodos montados em anti série, D_1 e D_{Z1} , onde a tensão do primário toma este valor:

$$V_P = -V_{Z1} - V_{D1} \quad (3.1)$$

E a tensão V_{DS} aos terminais do MOSFET de comando T_M , vale:

$$V_{DSmc} = V_C + V_{Z1} + V_{D1} \quad (3.2)$$

No seguinte diagrama pode-se verificar a evolução temporal da tensão no primário. O tempo de magnetização do núcleo t_{MAG} , o tempo de desmagnetização t_{DESM} , o tempo de condução e corte do MOSFET de comando t_{ON} e t_{OFF} .

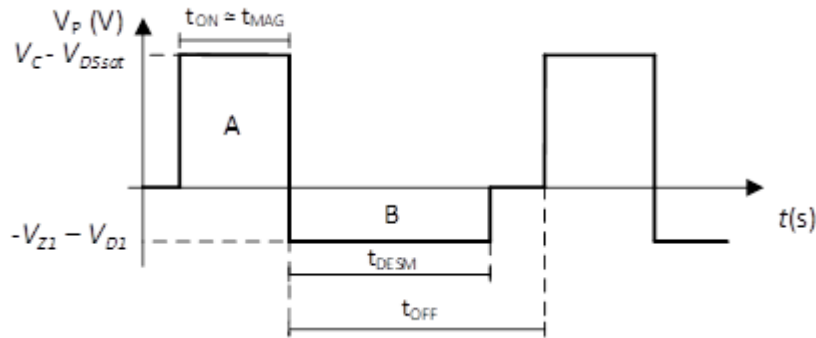


Figura 3.4 - Forma de onda da tensão do primário V_p

Caso haja necessidade de impor maior rapidez na desmagnetização pode-se fazer aumentar o valor de V_{Z1} .

Para que ocorra a desmagnetização por completo, o tempo de desmagnetização tem de ser inferior ao tempo em que o dispositivo de comando T_M está ao corte $t_{DESM} < t_{OFF}$. As áreas representadas por A e B possuem amplitudes e tempos diferentes, no entanto as suas áreas são iguais, sendo a soma das mesmas dada por:

$$A + B = 0 \quad (3.3)$$

Então,

$$\int_0^{t_{MAG}} V_P dt + \int_{t_{MAG}}^{t_{MAG}+t_{DESM}} (-V_{Z1} - V_{D1}) dt = 0 \Leftrightarrow \quad (3.4)$$

$$\Leftrightarrow \int_0^{t_{MAG}} V_P dt = \int_{t_{MAG}}^{t_{MAG}+t_{DESM}} (V_{Z1} + V_{D1}) dt \Leftrightarrow \quad (3.5)$$

$$\Leftrightarrow V_P t_{MAG} = t_{DESM} (V_{D1} + V_{Z1}) \quad (3.6)$$

Pela equação (3.6) atribui-se um valor ao diodo de Zener V_{Z1} e calcula-se o tempo de desmagnetização, período em que o MOSFET de comando T_M se encontra ao corte.

Na seguinte Figura 3.5 apresentam-se os circuitos de disparo dos dois MOSFETs em série. Neste caso trata-se de um transformador de impulsos com dois secundários de igual relação $N_P=N_{S1}=N_{S2}$ (1:1:1).

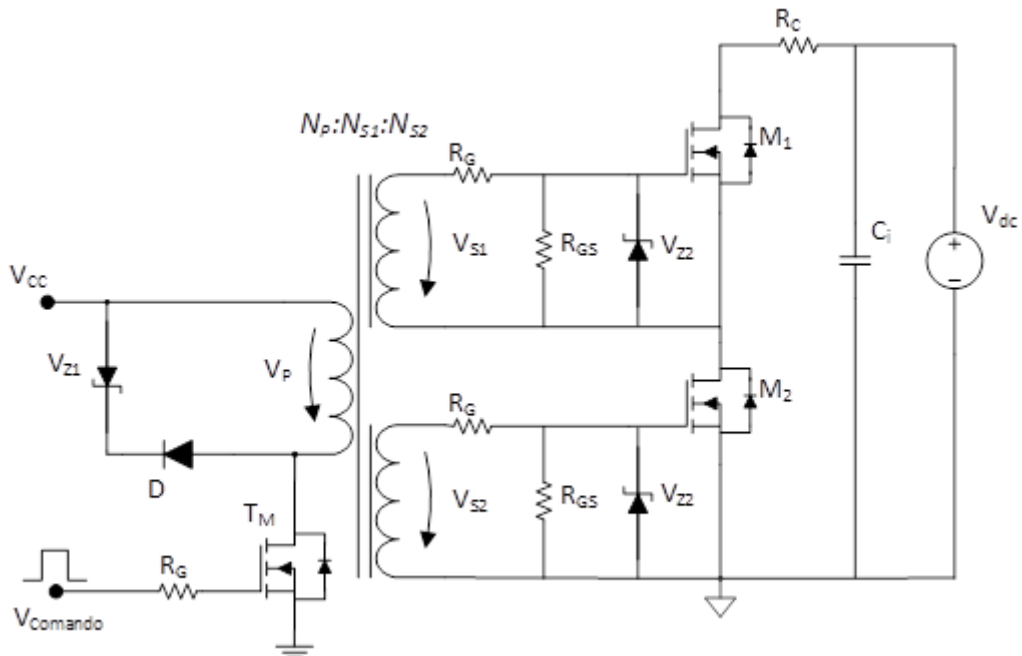


Figura 3.5 - Circuito de disparo de dois MOSFETs com transformador de impulsos com dois secundários.

3.3.1. Dimensionamento do transformador de impulsos

Um transformador com núcleo de ar tem muitas perdas e uma baixa indutância, já um transformador com núcleo de material magnético tem menos perdas e tem maior indutância imposta pelo núcleo magnético.

Para o dimensionamento de um transformador com núcleo magnético, admite-se que a sua geometria define a distribuição do campo magnético.

Considerando a variação do fluxo com a sua secção temos:

$$\Phi = \int B \, dS \quad (3.7)$$

Assume-se que a secção S e a intensidade do fluxo magnético dentro do núcleo são constantes.

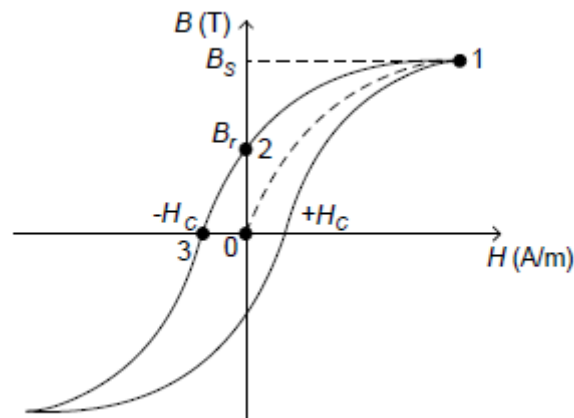


Figura 3.6 - Ciclo de histerese do núcleo do transformador [5].

Assim o fluxo magnético em qualquer secção será igual ao produto da secção S e da intensidade do fluxo magnético B :

$$\Phi = SB \quad (3.8)$$

O campo magnético criado pelas espiras enroladas na toroide produz o fluxo total descrito pela equação (3.9), onde Ψ é o fluxo total, Φ_i é o fluxo produzido por cada espira:

$$\Psi = \sum \Phi_i = NBS \quad (3.9)$$

Segundo a Lei de Faraday tem-se,

$$V_p = N \frac{d\Phi}{dt} \Leftrightarrow \quad (3.10)$$

$$\Leftrightarrow V_p = NS \frac{dB}{dt} \Leftrightarrow \quad (3.11)$$

$$\Leftrightarrow \int V_p dt = NSB \quad (3.12)$$

Onde V_p é a tensão aplicada no primário.

Para dimensionamento do transformador de impulsos tem-se de ter em conta a curva de histerese. Este fenómeno está presente em materiais ferromagnéticos, onde as curvas de magnetização e desmagnetização são diferentes.

Na Figura 3.6 está representado a forma característica do ciclo de histerese. O eixo das abcissas representa a intensidade do campo magnético H no núcleo do material ferromagnético, e o eixo das ordenadas indica a densidade de fluxo B do núcleo.

A primeira magnetização do núcleo é representada pela curva 0-1, cuja origem é no início do referencial, quando $H = 0 \text{ A/m}$, e fim no valor de saturação B_s .

Após a magnetização, aparece o magnetismo remanescente do núcleo, representado pelo ponto 2. Para anular o magnetismo remanescente é necessário aplicar um valor negativo da corrente, representado pelo ponto 3 da Figura 3.6 [5].

Uma vez que neste trabalho vai ser necessário utilizar impulso positivo, vamos apenas utilizar a zona positiva do ciclo de histerese, representado na Figura 3.7.

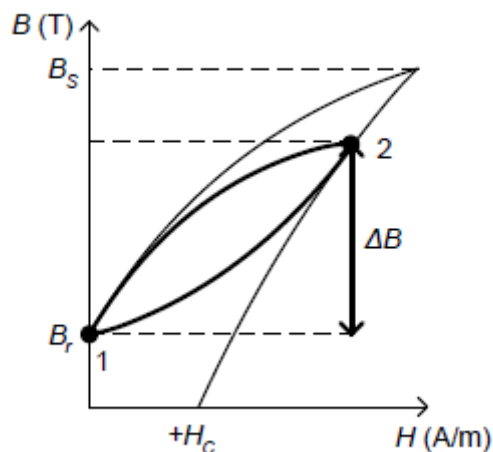


Figura 3.7 - Figura com o ciclo de histerese utilizado [5].

Como referido anteriormente um fator importante a evitar no funcionamento dos transformadores é a saturação do núcleo, para tal a densidade do fluxo tem de variar (após a magnetização o núcleo tem de ser desmagnetizado).

Com base na equação (3.12) e na zona do ciclo de histerese que temos de trabalhar, a equação dada é:

$$\int_0^{t_{on}} V_p dt = N_p S \Delta B \quad (3.13)$$

Onde, V_p é a tensão aplicada no primário do transformador, N_p é o número de espiras do primário do transformador e t_{on} é a duração do impulso.

A partir da equação (3.13) calcula-se o número de espiras do primário [5]:

$$N_p = \frac{V_p t_{on}}{S \Delta B} \quad (3.14)$$

3.4. Equalização das tensões nos MOSFETs em série

Para a equalização da tensão nos dispositivos semicondutores de potência em série, tem-se em conta os regimes estático e dinâmico dos mesmos. O regime estático, acontece quando o semicondutor de potência se encontra ao corte. O regime dinâmico acontece nas transições condução-corte e corte-condução. Para cada um destes regimes existe um circuito adequado.

Conforme visto anteriormente, a equalização da tensão nos dispositivos semicondutores de potência é importante para a proteção dos mesmos.

Existem dois principais fatores de desequilíbrio de tensão entre dispositivos ligados em série que são o não sincronismo e as correntes de fugas de cada dispositivo.

O primeiro fator pode ser desprezado com a utilização de um transformador de impulsos com vários secundários, pois a indução dos secundários acontece ao mesmo tempo.

O segundo fator são as correntes de fugas que dizem respeito às características internas de cada dispositivo quando estes se encontram ao corte. Este fator é também influenciado pela temperatura e desgaste de cada dispositivo.

Neste trabalho, para equalização das tensões dos MOSFETs em série estudou-se a aplicação de elementos passivos *RCD*.

Estes circuitos são ligados em paralelo entre o dreno e a fonte de cada MOSFET conforme Figura 3.8. O circuito *RCD* ou *snubber* vai atuar no regime dinâmico e a circuito resistivo R_E atua no regime estático.

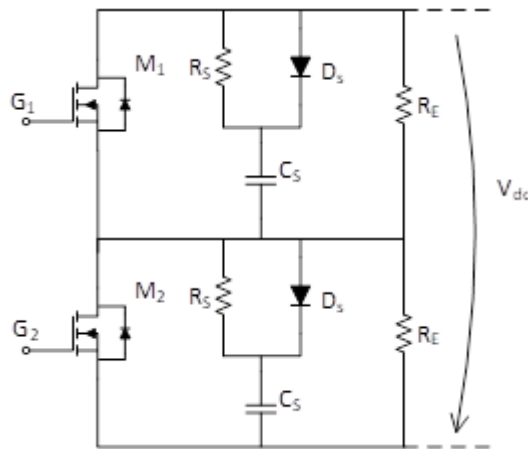


Figura 3.8 - Circuitos auxiliares para equalização da tensão.

Como descrito anteriormente, este equilíbrio é responsável pela distribuição uniforme da tensão por cada dispositivo em série atenuando desequilíbrios nos sinais de comando bem como as diferentes tolerâncias que cada dispositivo tem que por sua vez representa diferentes correntes de fuga.

3.4.1. Dimensionamento dos elementos do circuito para equilíbrio estático da tensão

Durante o regime estático, quando os semicondutores de potência se encontram ao corte, a equalização da tensão aos seus terminais é feita por uma resistência em paralelo R_E com cada dispositivo semiconductor.

Esta resistência é calculada com base na corrente de fuga I_{DSS} , fornecida pelo fabricante do dispositivo semiconductor de potência e considerando o pior cenário. O semiconductor quando está ao corte, e sujeito a uma tensão comporta-se como uma resistência R_{OFF} , como representado na Figura 2.21. Quanto menor for o valor de R_E melhor é o equilíbrio da tensão, mas como contrapartida há mais perdas ($P = \frac{V^2}{R}$).

Para que haja boa relação de equilíbrio, empiricamente R_E terá de ser um décimo de R_{OFF} [4] conforme verificado em 2.3.3 pela equação (2.13).

3.4.2. Dimensionamento dos elementos do circuito para equilíbrio dinâmico da tensão

Durante o regime dinâmico, quando os semicondutores de potência se encontram a transitar entre corte-condução e condução-corte, a equalização da tensão aos seus terminais é feita por um circuito *RCD* em paralelo cada dispositivo semicondutor.

Este circuito mantém o equilíbrio da tensão nas transições corte-condução e condução-corte, sendo que na passagem ao corte é a transição mais problemática devido ao bloqueio da corrente que atravessa o dispositivo naquele instante. Outro fator é a velocidade de comutação do dispositivo semicondutor de potência. Se a velocidade de comutação entre semicondutores for diferente vai resultar em desequilíbrios.

Este circuito é composto por uma resistência (R_S), um condensador (C_S) e um diodo rápido (D_S) Figura 3.9. Quando o MOSFET passa ao corte o condensador C_S é carregado através do diodo D_S . Quando o MOSFET passa à condução o condensador descarrega-se por R_S que limita a taxa de crescimento da corrente di/dt . O diodo D_S permite um caminho de baixa impedância para carregar o condensador [3].

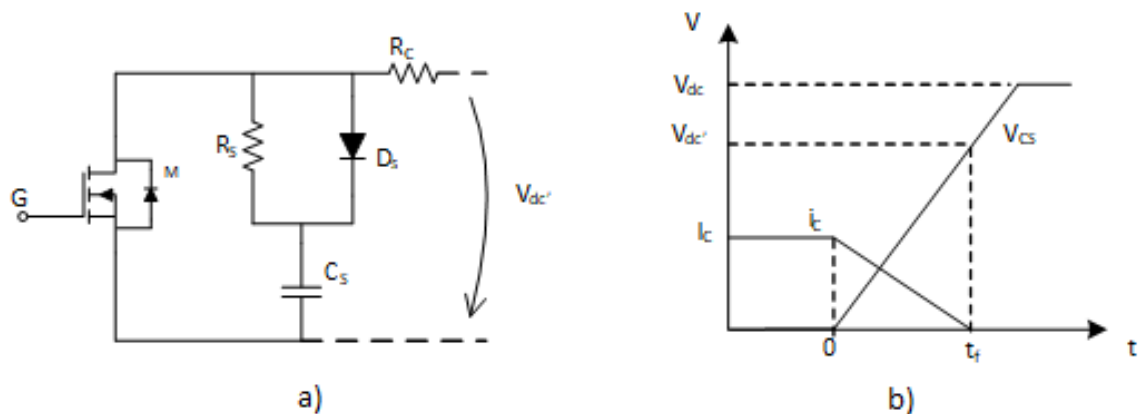


Figura 3.9 - a) MOSFET com *snubber* e carga. b) Corrente e tensão na carga na passagem ao corte [3]

Na Figura 3.9 a) apresenta-se o MOSFET e o circuito de proteção para regime dinâmico e na Figura 3.9 b) temos representado as evoluções temporais da tensão do condensador (V_{CS}) e da corrente na carga I_C durante a passagem ao corte do MOSFET. Assumindo o

decréscimo da corrente na carga durante o intervalo t_{fi} , a tensão do condensador C_S é em qualquer período de t dada por:

$$V_{CS} = \frac{1}{C_S} \int_0^t i_C dt \Rightarrow V_{CS} = \frac{1}{C_S} \int_0^t \frac{I_C}{t_{f_c}} dt \quad (3.15)$$

Onde i_C é a corrente na carga e a tensão no condensador é $V_{dc'}$ em $t = t_{fi}$. Onde $V_{dc'}$ é uma fração de V_{dc} temos:

$$V_{dc'} = \frac{0,5(I_L t_f)}{C_S} \quad (3.16)$$

Isolando C_S temos,

$$C_S > \frac{I_L t_f}{2V_{dc'}} \quad (3.17)$$

A determinação da resistência R_S tem em conta o mínimo da constante de tempo $R_S C_S$ assumindo empiricamente que esse valor é de pelo menos 5 vezes superior ao t_{ON} ,

$$t_{ON(\min)} > 5R_S C_S \quad (3.18)$$

$$R_S < \frac{t_{ON(\min)}}{5C_S} \quad (3.19)$$

Assim determina-se a resistência que permite a descarga do condensador C_S .

Por fim, o diódo D_S a ser escolhido tem de ser de rápida recuperação e com tensão de bloqueio superior a V_{dc} .

Com os cálculos acima podemos assim determinar os elementos para o circuito *snubber* *RCD*.

4. DIMENSIONAMENTO E SIMULAÇÃO DOS CIRCUITOS

Neste capítulo apresentam-se os cálculos para dimensionamento dos circuitos utilizados e as respectivas simulações em *software* LTSpice.

4.1. Transformador de impulsos

O transformador de impulsos vai ser constituído por três enrolamentos – um primário e dois secundários. A relação de transformação é unitária e as características do sinal de comando dos MOSFETs são:

- Amplitude do sinal de comando do MOSFET é de 15V.
- Duração do impulso é de $5\mu s$ (t_{on})
- Frequência do sinal de comando é de 1kHz

O núcleo toroidal utilizado é um Epcos T35 (T35 é o tipo de material) com as seguintes características e dimensões apresentadas na

Tabela 4.1 [6]:

Parâmetro	Valor	Unidade
d_a	26,6	mm
d_i	13,5	mm
h	11	mm
$S_u=S$	51,26	mm ²
A_L	54000	nH
B	200	mT

Tabela 4.1 - Dimensões e características ferrite toroidal T35

Com base na curva de magnetização da ferrite do transformador Figura 4.1, determinou-se que a variação de fluxo, B , é de 200mT para evitar a saturação do transformador de impulsos.

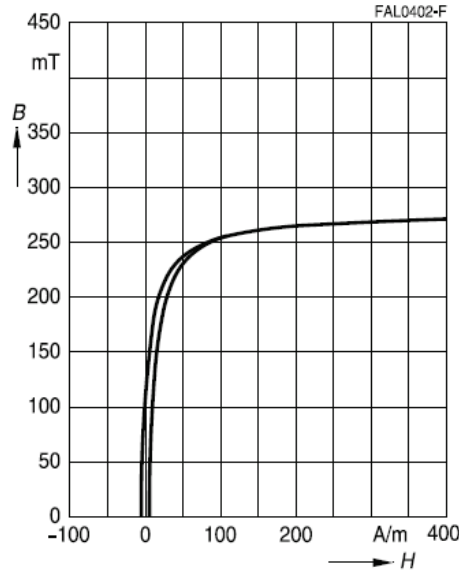


Figura 4.1 - Curva de magnetização da ferrite

O número de enrolamentos é dado pela seguinte expressão:

$$N_P = \frac{V_P t_{ON}}{S \Delta B} \quad (4.1)$$

Substituindo os valores temos,

$$N_P = \frac{15 \times (5 \times 10^{-6})}{(51,26 \times 10^{-6}) \times 0,2} \quad (4.2)$$

$$N_P = 7,3 \approx 8 \text{ (espiras)} \quad (4.3)$$

Como a relação de transformação do transformador é de 1:1, quer isto dizer que o número de espira do primário de secundários é igual a N_P .

Para simular o transformador por *software* LTSpice é necessário calcular o valor das indutâncias L_1 e L_2 correspondentes aos enrolamentos primário e secundário do transformador.

Sabendo que,

$$A_L = \frac{L}{N^2} \quad (4.4)$$

Então,

$$L = N^2 \times A_L \quad (4.5)$$

Substituindo pelos respectivos valores teóricos temos, temos a indutância para cada enrolamento,

$$L = 7,3^2 \times 5400 \times 10^{-9} \quad (4.6)$$

$$L \approx 0,29mH \quad (4.7)$$

Para simulação do circuito de disparo utilizou-se uma carga R_{GS} em paralelo com secundário e com fator de qualidade do transformador de 0,8 (sendo que 1 seria a fator ideal sem qualquer perda), Figura 4.2:

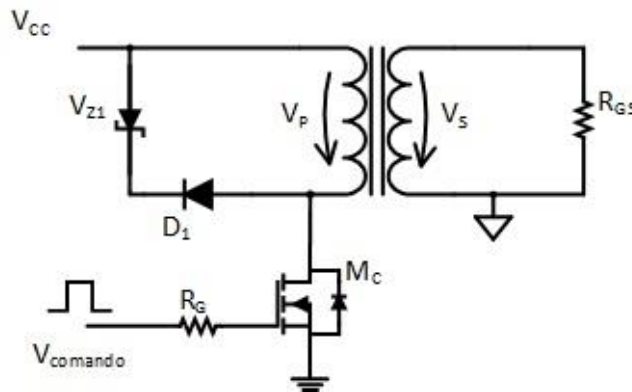


Figura 4.2 - Circuito para teste do transformador

A parametrização do transformador em LTSpice está representada na Figura 4.3.

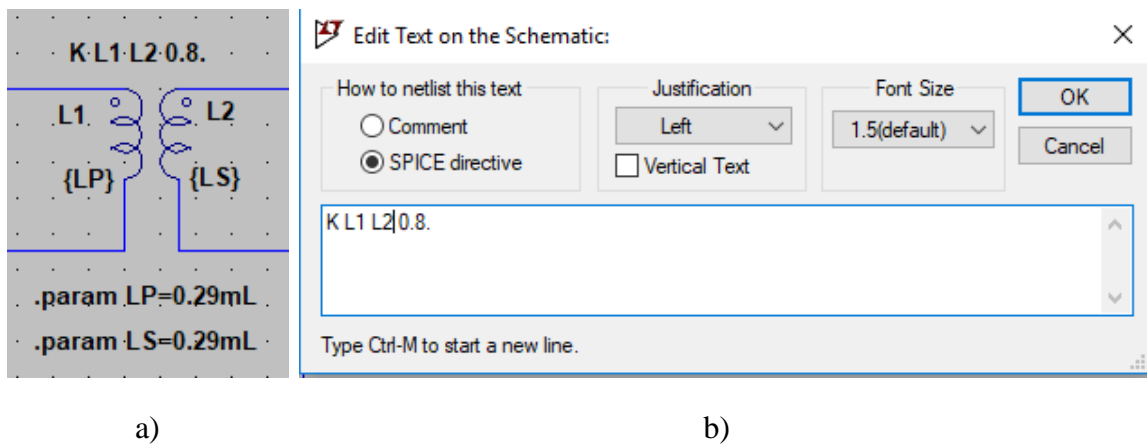


Figura 4.3 - a) Montagem das indutâncias LP e LS do transformador; b) caixa de comandos para parameterização das indutâncias de cada enrolamento do transformador.

Recorrendo a linhas de comando, foram definidas variáveis, LP e LS, correspondentes às indutâncias do primário e secundário. Para as indutâncias funcionarem com transformador é usado em linha de comando a constante a variável K e por último o fator de qualidade é definido numericamente, sendo “1” o fator de qualidade ideal. Neste trabalho o fator de qualidade é de 0,8 de forma a recriar as perdas.

O sinal de comando é gerado por um microcontrolador PIC18F4041, este sinal $V_{Comando}$, é uma onda quadrada modelada (PWM) com 5V de amplitude. Duração $t_{ON} = 5\mu s$ e $t_{OFF} = 1ms$. A transmissão deste sinal é feita por fibra ótica, até um *driver* que vai amplificar este sinal para 15V. Quando é aplicada a informação de condução ao MOSFET T_M , este entra à condução, permitindo a alimentação do primário do transformador e por sua vez a indução ao enrolamento secundário. Após este estado (t_{ON}), o MOSFET T_M entra ao corte, dando-se a desmagnetização do núcleo pelo circuito de desmagnetização que é constituído pela montagem anti série dos díodos D_Z e D .

Para a desmagnetização do núcleo foi escolhido um Zener com $V_Z = 6,2V$ e o díodo D com comportamento típico de impor uma queda de tensão de 0,7V quando polarizado diretamente.

Considerando o tempo de magnetização de $5\mu s$ e os valores dos díodos, podemos calcular a desmagnetização do núcleo com a expressão (4.8):

$$V_P t_{MAG} = t_{DESM} (V_D + V_Z) \quad (4.8)$$

Substituindo temos,

$$15 \times 5 \cdot 10^{-6} = t_{DESM} (0,7 + 6,2) \quad (4.9)$$

$$t_{DESM} \approx 10,1\mu s \quad (4.10)$$

Podemos assim confirmar que o tempo de desmagnetização, 10us, é suficiente para que ocorra a desmagnetização do núcleo enquanto o dispositivo de controlo T_M se encontra ao corte, 1ms. De outra forma $t_{OFF} \gg t_{DESM}$ para que não haja saturação do núcleo.

Na seguinte Figura 4.4 apresenta-se as formas de onda do sinal gerado pelo microprocessador e o sinal à porta do MOSFET T_M . Para esta simulação o $R_{GS} = 1k\Omega$.

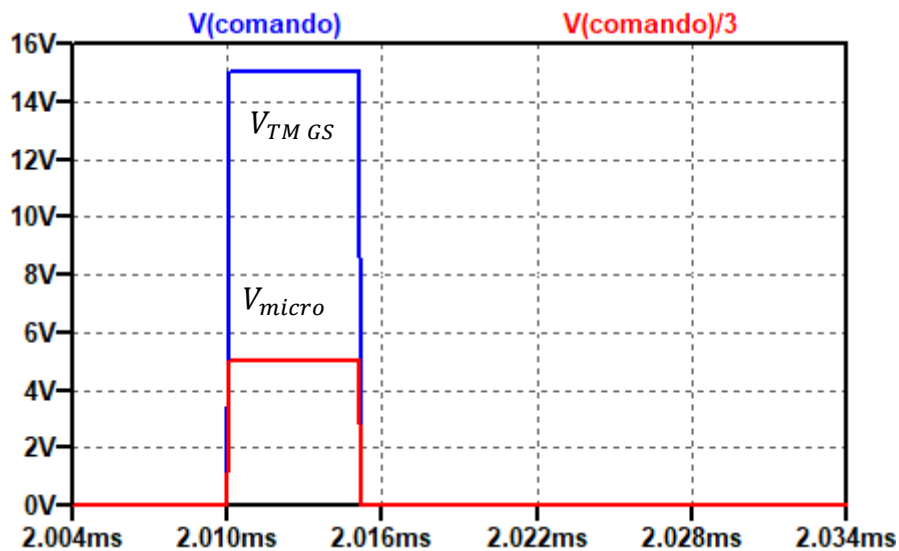


Figura 4.4 - Simulação do sinal gerado pelo microprocessador V_{micro} e do sinal à porta do MOSFET V_{TMGS}

Na seguinte Figura 4.5 apresentam-se os resultados de simulação da tensão no secundário do transformador.

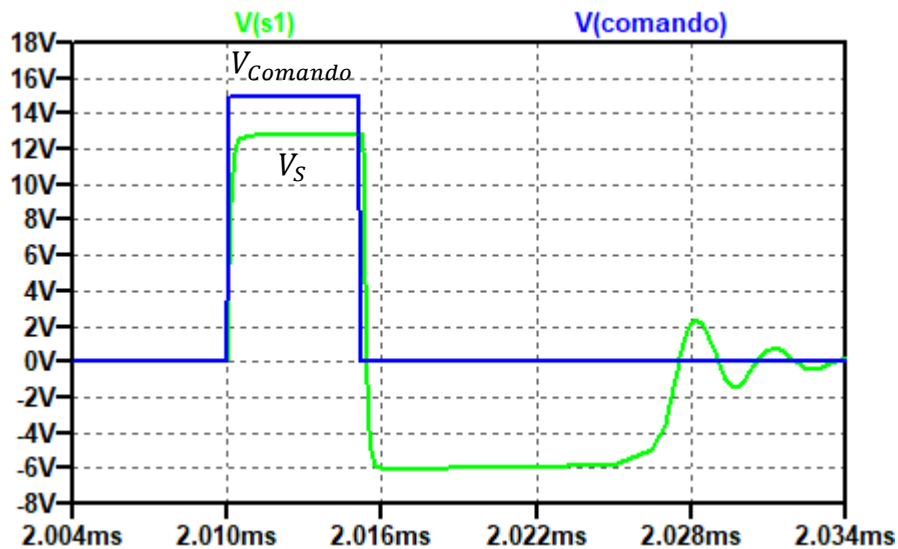


Figura 4.5 - Resultado de simulação do sinal de comando do MOSFET T_M e do sinal no secundário do transformador V_S , onde $R_{GS}=1k\Omega$

As características deste sinal são aceitáveis, contudo as oscilações causadas pela desmagnetização podem ser reduzidas, aumentando o efeito carga através da diminuição do valor R_{GS} . Apresenta-se na Figura 4.6, a tensão no secundário do transformador, com $R_{GS} = 0,5k\Omega$, onde se pode verificar uma redução significativa da perturbação referida.

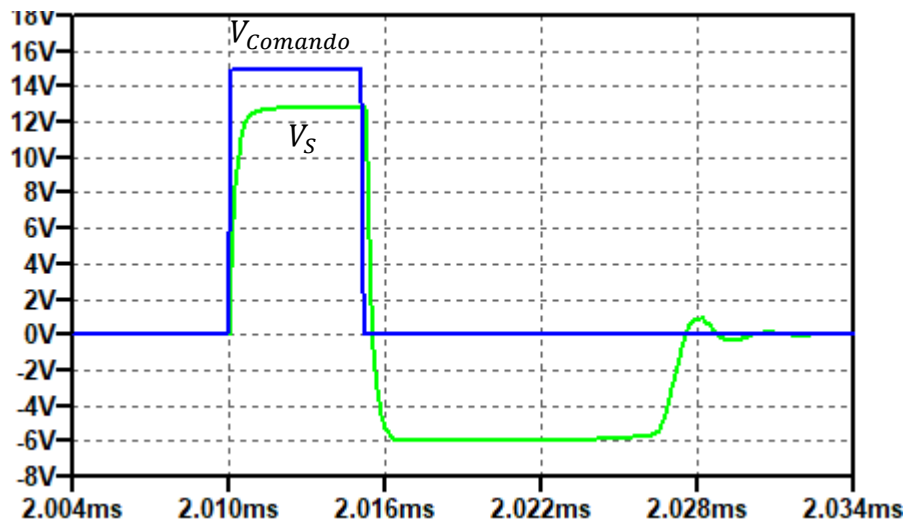


Figura 4.6 - Resultado de simulação do sinal de comando do MOSFET T_M e do sinal no secundário do transformador V_S , onde $R_{GS}=0,5k\Omega$.

Os resultados de simulação apresentados nas Figura 4.5 e Figura 4.6 revelam um ligeiro desfasamento entre o sinal de comando do MOSFET T_M e uma diferença na amplitude tensão no secundário do transformador, que se deve ao fator de qualidade utilizado (0,8), contudo o transformador apresenta o desempenho esperado.

4.2. Circuito de disparo de um MOSFET

Utilizando o transformador de impulsos dimensionado anteriormente, simulou-se o circuito da Figura 4.7. O modelo utilizado para simular (no LTSpice) o MOSFET de potência é o da marca CREE modelo C2M0160120D [7].

Nesta montagem este semiconductor vai comandar um impulso de fonte de tensão $V_{dc} = 1kV$ numa carga $R_C = 100\Omega$.

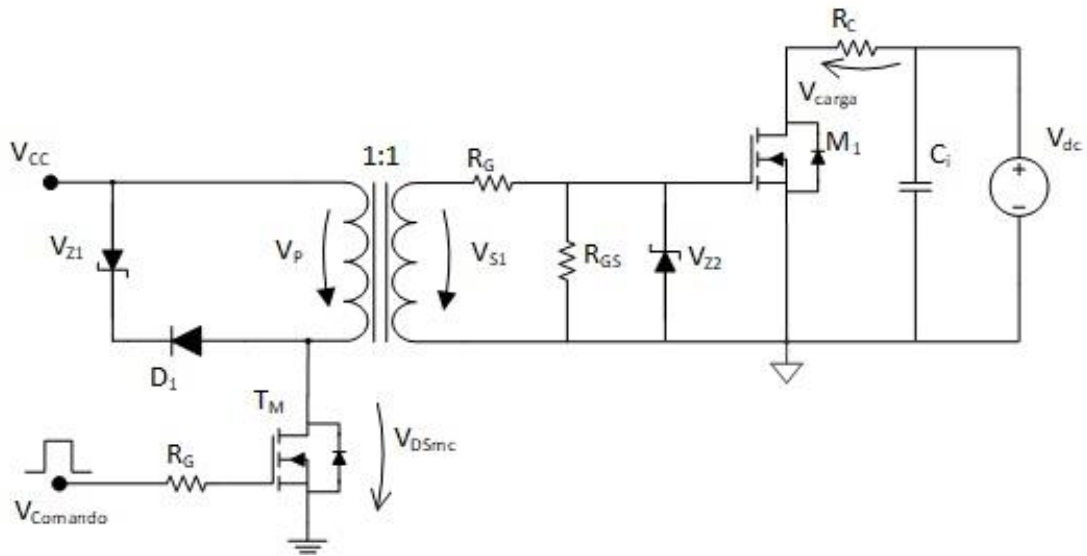


Figura 4.7 - Circuito de disparo de um MOSFET

As resistências (R_G) das portas dos MOSFETs (M_1 e T_M) valem 10Ω , a resistência em paralelo com porta-fonte (R_{GS}) vale $0,5k\Omega$. Para o diodo do circuito de desmagnetização a tensão inversa (V_{Z1}) escolhido é de $6,2V$. Como a tensão porta-fonte máxima deste MOSFET M_1 é de $25V$ colocou-se um zener (V_{Z2}) com uma tensão inversa de $18V$, assim qualquer pico de tensão acima deste valor é absorvido por V_{Z2} . A capacidade C_i vale $0,3\mu F$, este condensador serve para a fonte V_{dc} não ser curto circuitada fornecendo a corrente necessária à carga durante o tempo em que o dispositivo se encontra a conduzir durante t_{ON} .

Na Figura 4.8, o sinal de disparo apresenta aspeto diferente do ensaio do secundário (apenas com R_{GS}), isto deve-se às indutâncias e capacidades presentes entre a porta e fonte.

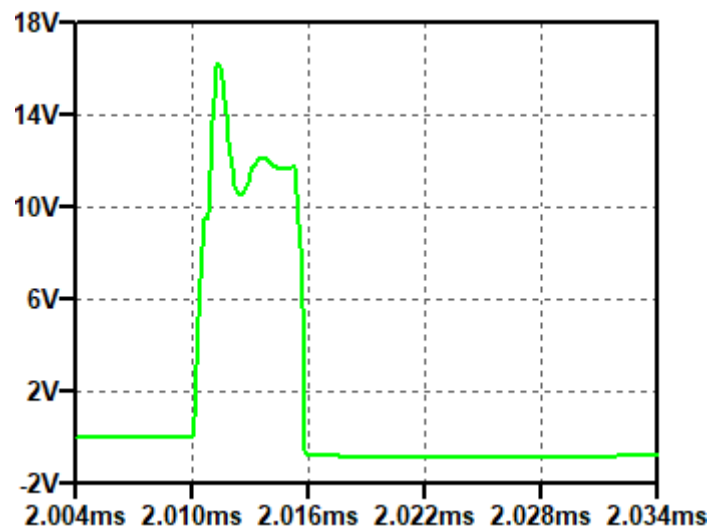


Figura 4.8 – Sinal disparo na porta do MOSFET

Nas Figura 4.9, temos as formas da tensão a) e corrente b) na carga de 100Ω como se trata de uma impedância puramente resistiva, as formas de tensão e corrente são proporcionais.

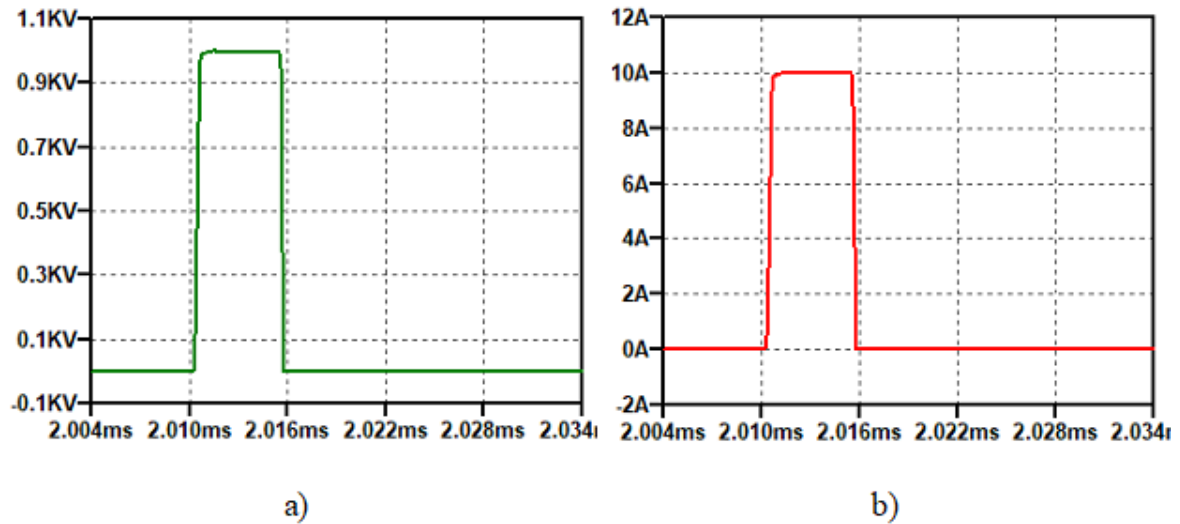


Figura 4.9 – Tensão no recetor a) e corrente no recetor b).

4.3. Circuito de disparo de dois MOSFETs em série

O disparo de dois MOSFETs em série, consiste na utilização de um transformador de impulsos com dois secundários, conforme indicado na Figura 4.10. O circuito é idêntico ao apresentado anteriormente na Figura 4.7 com a diferença de conter mais um secundário e os respetivos elementos do circuito de disparo do MOSFET de potência M_1 .

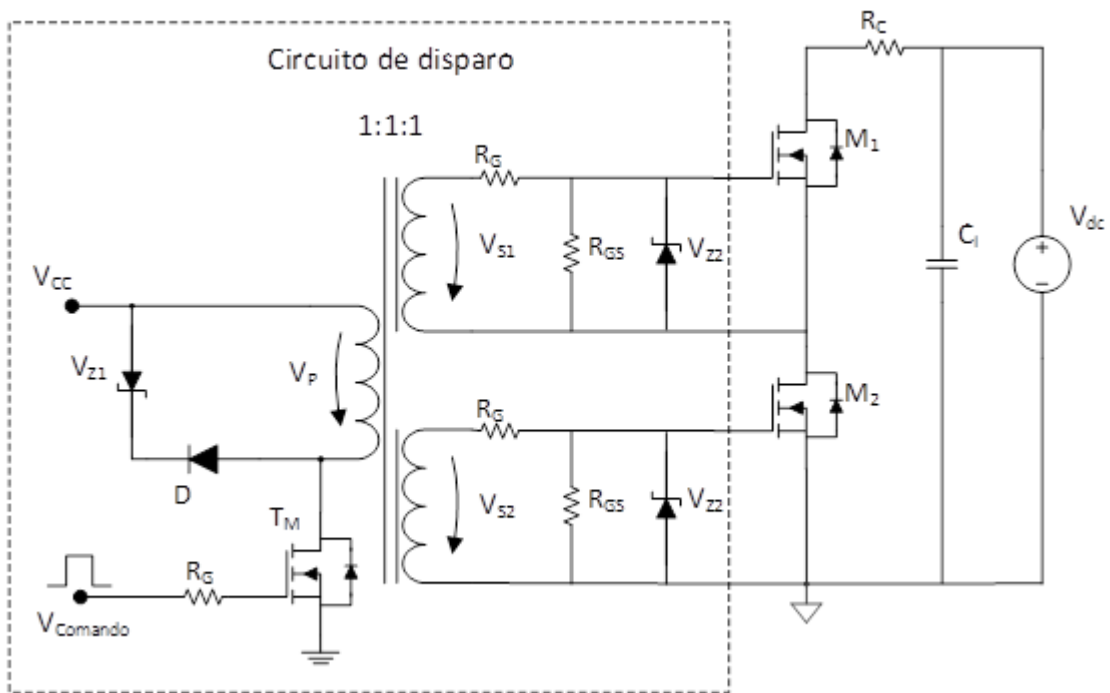


Figura 4.10 - Circuito de disparo de dois MOSFETs em série usando transformador com dois enrolamentos.

Na Figura 4.11 estão apresentados os sinais de disparo à porta dos MOSFETs. Verifica-se o sincronismo dos sinais de comando.

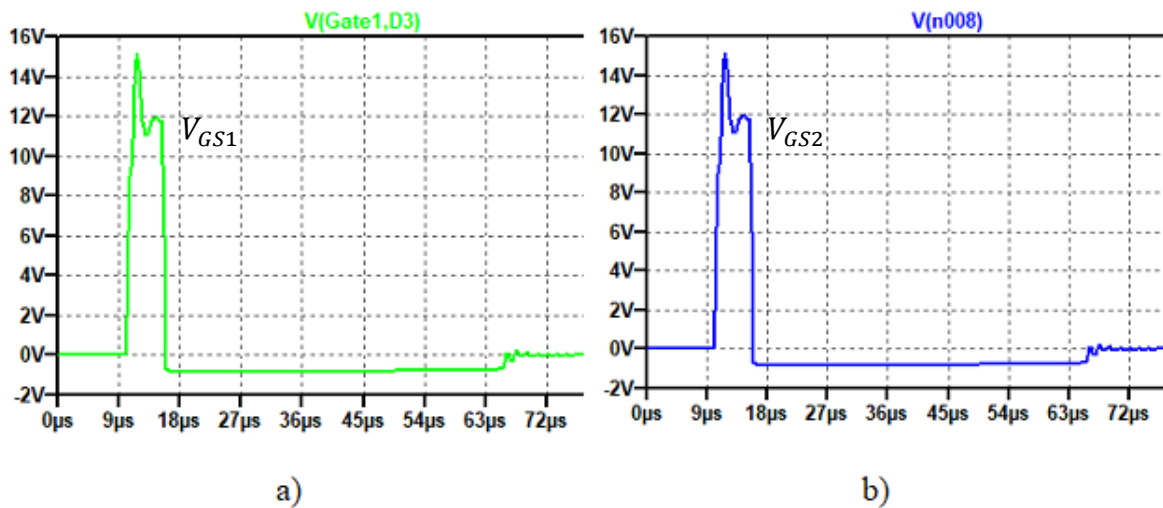


Figura 4.11 –Sinal em tensão (V_{GS}) à porta dos MOSFETs a) V_{GS1} b) V_{GS2}

Como visto anteriormente para disparo de um MOSFET, na Figura 4.12, temos agora o impulso feito à custa do disparo de dois MOSFETs em série numa carga/recetor não indutivo.

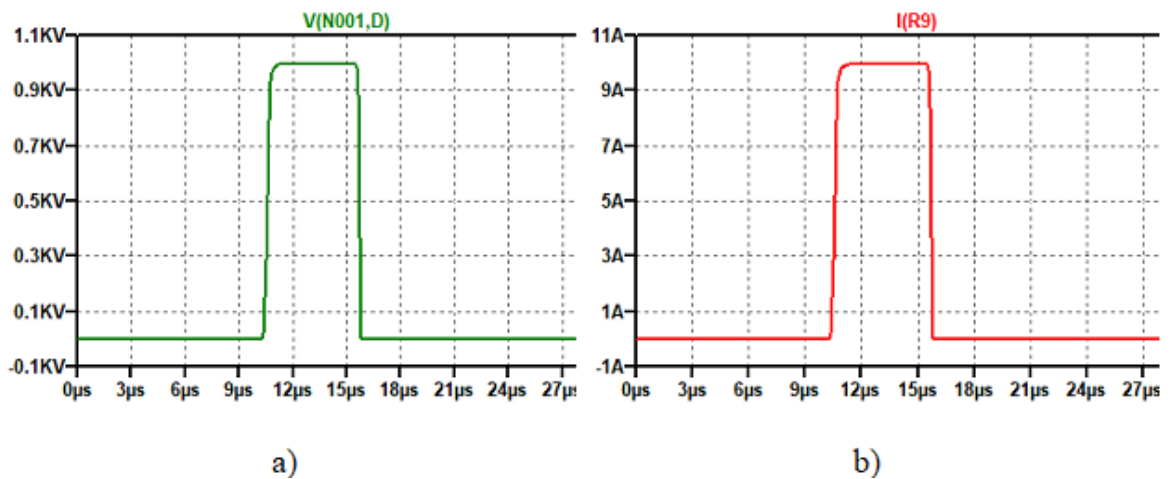


Figura 4.12 - Impulso no recetor; a) Tensão no recetor b) Corrente no recetor

Pela Figura 4.12 podemos observar que o impulso apresenta também a proporcionalidade entre tensão a) e corrente b) pois o recetor é não indutivo.

Na figura seguinte, Figura 4.13, podemos verificar a queda de tensão aos terminais de cada dispositivo.

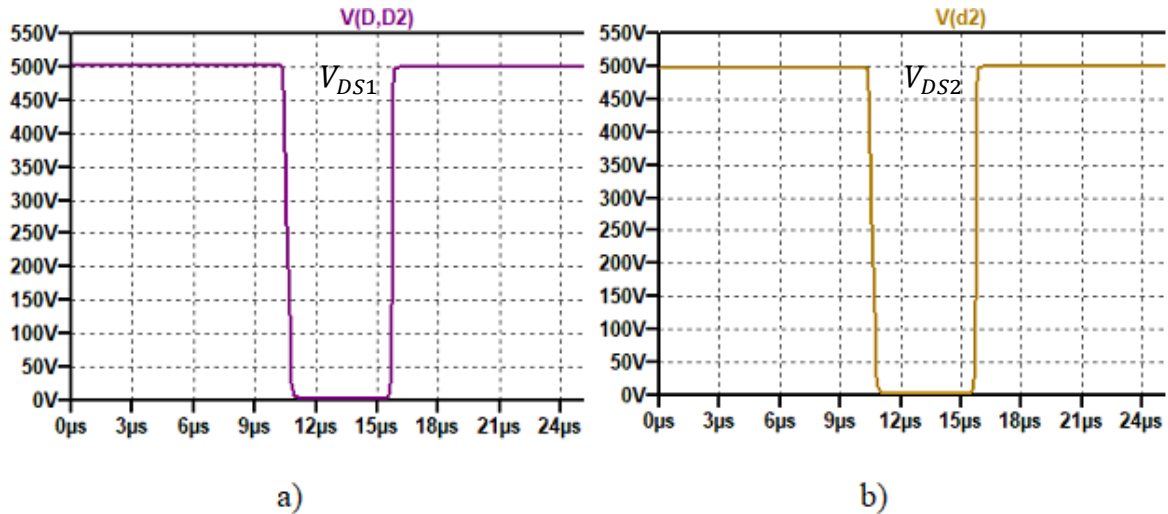


Figura 4.13 - Tensões aos terminais dreno-fonte; a) V_{DS1} b) V_{DS2}

A comparação dos resultados de simulação das Figura 4.13, permite concluir que a tensão entre dreno-fonte (V_{DS1} e V_{DS2}) de cada MOSFET de potência é igual. Tal deve-se ao facto da corrente de fuga dos dispositivos semicondutores utilizados ser fixa. Contudo, para uma melhor comparação com os resultados experimentais ter-se-á de forçar as diferenças entre cada MOSFET afetando as temperaturas no *software*.

4.4. Equalização de tensão em dois MOSFETs

Aqui apresentam-se os cálculos e simulações para chegar à equalização da tensão recriando o futuro ambiente prático. Por forma a recriar a realidade, vamos forçar parâmetros na simulação, tais como afetação das temperaturas dos MOSFETs - como se tratam de semicondutores, estes são diretamente afetados pela temperatura e conseqüentemente afetar as correntes de fuga. Deste modo podemos confrontar os resultados com e sem equalização.

4.4.1. Correntes de fugas

Para percepção de como as correntes de fugas afetam a ligação de dispositivos em série, neste ponto é mostrado como pode ser determinado as correntes de fuga.

Neste trabalho recorre-se à montagem da Figura 4.14. Este circuito consiste na montagem em série de uma fonte de tensão V_{dc} , uma resistência R_f e o dispositivo M a ser estudado (MOSFET marca CREE modelo C2M0160120D). Como queremos estudar o dispositivo em regime estático, curto circuita-se a porta com a fonte $V_{GS} = 0V$. Para a impedância atribui-se um valor alto, $R_f = 1M\Omega$, e para a fonte de tensão fixamos um valor de $V_{dc} = 1kV$ pois será este valor a que cada MOSFET vai estar sujeito.

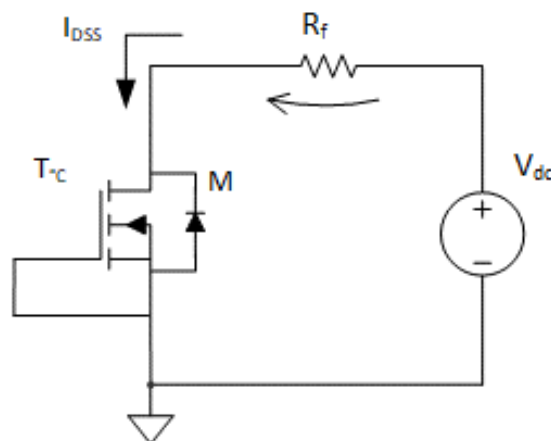


Figura 4.14 - Circuito para determinar corrente de fugas em função da temperatura

Em simulação facilmente retiramos a corrente que atravessa o dispositivo em situação de bloqueio (corte), mas experimentalmente com os recursos disponíveis, é esta a

montagem utilizada para o mesmo efeito. Com a queda de tensão (V_{R_f}) aos terminais de R_f e pela Lei de Ohm é obtida a corrente I_{DSS} .

$$I_{DSS T_c} = \frac{V_{R_f}}{R_f} \quad (4.11)$$

Na seguinte tabela temos a relação entre temperatura e corrente de fuga obtidas em simulação:

	T_c	V_{R_f}	I_{DSS}
MOSFET M_1	15°C	110mV	110nA
MOSFET M_2	60°C	376mV	376nA

Tabela 4.2 - Correntes de fugas em função da temperatura – simulação.

Com esta relação (quadruplo) verifica-se também o coeficiente de temperatura positivo dos MOSFETs.

4.4.2. Dimensionamento circuito para equalização da tensão regime estático

Com base nas características dos dispositivos e da aplicação, calculam-se os circuitos auxiliares para equalização da tensão.

Por forma a recriar a realidade, vamos forçar parâmetros na simulação, tais como afetação das temperaturas dos MOSFETs - como se tratam de semicondutores, estes são diretamente afetados pela temperatura a configuração do circuito para esta simulação é a representada na Figura 4.15.

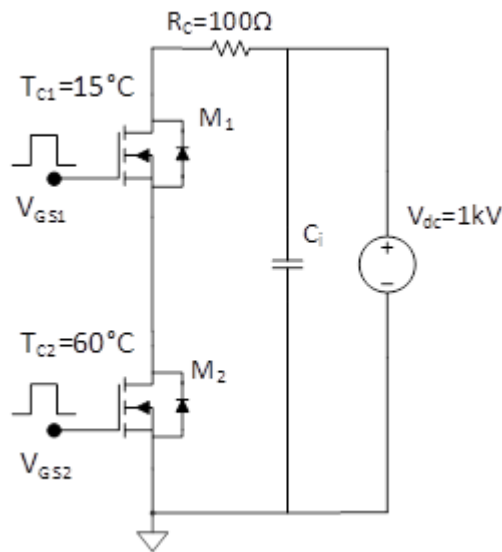


Figura 4.15 - Representação do circuito de dois MOSFETs em série, com afetação das temperaturas

Para esta simulação apenas se colocaram temperaturas diferentes entre cada MOSFET (15°C e 60°C), os valores dos restantes elementos mantêm-se: fonte de tensão $V_{dc} = 1\text{kV}$, carga $R_C = 100\Omega$ sinais de comando $V_{GS1} = V_{GS2} = 15\text{V}$ e $t_{ON} = 5\mu\text{s}$.

Na Figura 4.16 verifica-se o resultado da simulação com estas perturbações.

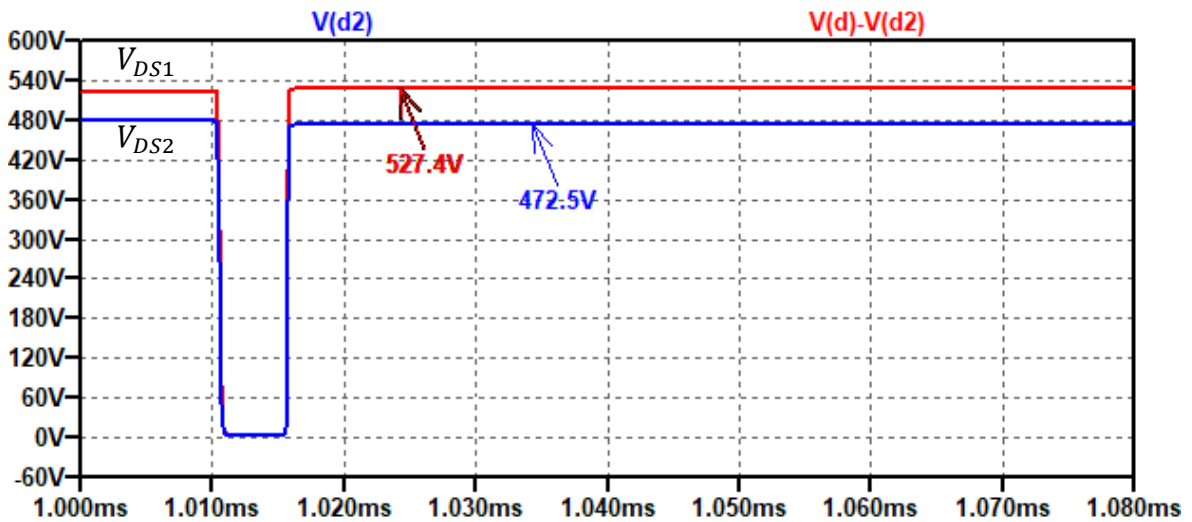


Figura 4.16 - Queda de tensão V_{DS1} e V_{DS2}

O resultado da Figura 4.16 é o esperado, pois ao atribuir diferentes temperaturas, as correntes de fugas também vão ser diferentes, nestas condições temos uma diferença de 112V ($V_{DS1} - V_{DS2}$).

Com base no ponto 3.4.1 calcula-se o circuito para regime estático, R_E :

$$R_E \approx \frac{1}{10} R_{OFF} \quad (4.12)$$

Sabendo a corrente de fuga para a tensão máxima,

$$R_{OFF} = \frac{U_{DSS}}{I_{DSS}} \quad (4.13)$$

onde,

$$R_E \approx \frac{U_{DSS}}{10 \times I_{DSS}} \quad (4.14)$$

Considera-se o pior cenário em que o dispositivo consegue operar. Pelo seu *datasheet* temos, $U_{DSS} = 1,2\text{kV}$ e $I_{DSS\text{máx}} = 250\mu\text{A}$.

Substituindo,

$$R_E \approx \frac{1,2\text{k}}{10 \times 250\mu} \approx 480\text{k}\Omega \quad (4.15)$$

A resistência a colocar em paralelo com o semiconductor para equilíbrio das tensões em modo estático é de $480\text{k}\Omega$ no entanto a resistência fisicamente disponível e utilizada experimentalmente é $500\text{k}\Omega$

Na Figura 4.17 apresenta-se o circuito com a montagem do novo circuito:

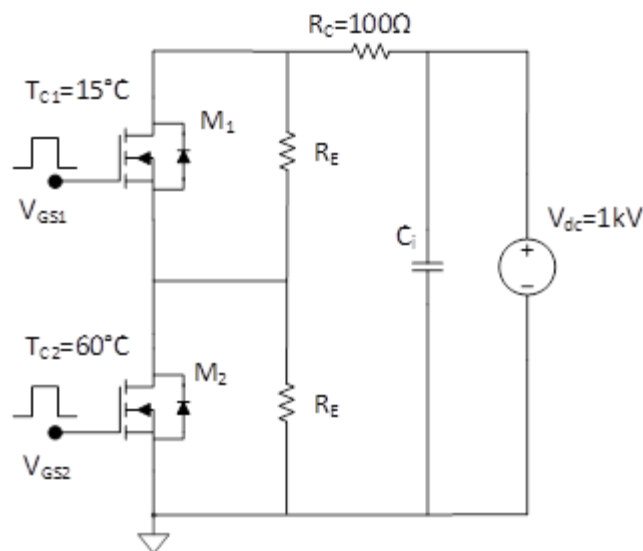


Figura 4.17 - Circuito com equalização para regime estático

Na seguinte Figura 4.18 apresenta-se o resultado obtido com a montagem do circuito para equalização das tensões em regime estático.

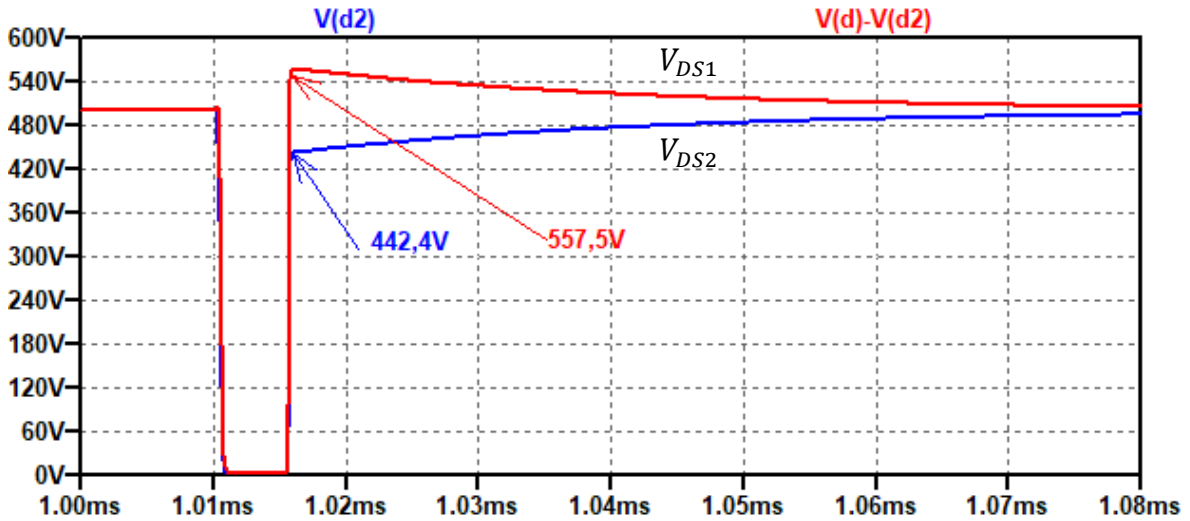


Figura 4.18 - Queda de tensão V_{DS1} e V_{DS2} com circuito regime estático

Com a montagem da resistência R_E , na Figura 4.18 verifica-se que imediatamente antes da passagem à condução as tensões estão exatamente sobrepostas. Na passagem ao corte, devido à corrente que atravessa os MOSFETs durante condução, há uma sobrelevação da tensão aos terminais V_{DS1} . Neste instante a diferença entre V_{DS1} e V_{DS2} é de 115V que ao longo do tempo tende a estabilizar e se aproximar de 0V. Este efeito será melhorado com o recurso ao *snubber RCD*.

4.4.3. Dimensionamento circuito para equalização da tensão dinâmico

Após adicionar o circuito para regime estático as melhorias são significativas, com a exceção da passagem condução-corte, onde é visível na Figura 4.18. Para mitigar este efeito dimensionou-se o circuito *snubber RCD* que vai atuar nas transições dos semicondutores.

Como visto anteriormente no ponto 3.4.1. temos as fórmulas para cálculo do circuito *snubber RCD*.

O cálculo da capacidade é dado por:

$$C_s > \frac{I_L t_f}{2V_{dc}} \quad (4.16)$$

Onde I_L é a corrente na carga ($I_L = I_C$), t_f é o tempo de descida (este valor encontra-se no *datasheet* do dispositivo) e V_{dc} é a tensão aplicada.

Pela lei de Ohm temos a corrente na carga ($I_L = I_C$),

$$I_L = I_C = \frac{V_{dc}}{R_c} = \frac{1000V}{100\Omega} = 10A \quad (4.17)$$

Substituindo,

$$C_S > \frac{10 \times 7n}{2 \times 1000} \quad (4.18)$$

$$C_S > 35pF \quad (4.19)$$

Obtemos a capacidade mínima para o condensador C_S .

De notar que os valores calculados, nem sempre estão disponíveis fisicamente, então o valor da capacidade C_S utilizado em simulação e experimentalmente é de 4nF.

Para determinação de R_S é admitido que t_{ON} é pelo menos 5 vezes a constante de tempo do circuito $R_S C_S$ [4][3],

$$t_{ON(\min)} > 5R_S C_S \quad (4.20)$$

$$R_S < \frac{t_{ON(\min)}}{5C_S} \quad (4.21)$$

Substituindo os valores obtidos teoricamente (C_S),

$$R_S < \frac{5\mu}{5 \times 35p} \quad (4.22)$$

$$R_S < 28571\Omega \quad (4.23)$$

Assim determina-se a impedância máxima que permite a descarga do condensador.

De notar que os valores calculados, nem sempre estão disponíveis fisicamente, então o valor da impedância R_S utilizado em simulação e experimentalmente é de 16k Ω .

O circuito da simulação é o apresentado na Figura 4.19:

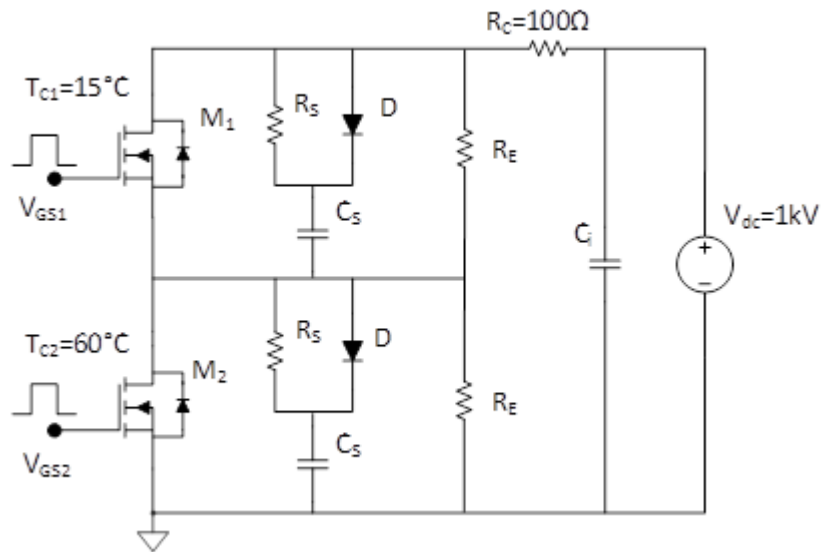


Figura 4.19 - Circuito com montagem equilíbrio dinâmico

Passando à simulação com os valores obtidos pelos cálculos em 4.4.3, as diferenças são imperceptíveis. De forma a chegar a valores de equalização aceitáveis atribuíram-se valores de C_S e R_S próximos dos calculados até se chegar aos resultados da Figura 4.20.

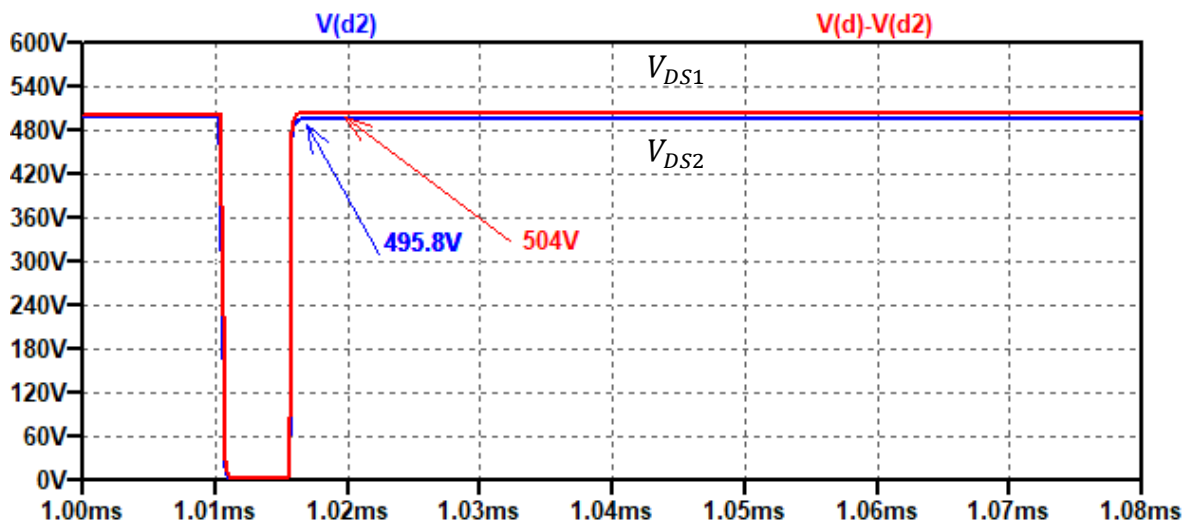


Figura 4.20 - Queda de tensão V_{DS1} e V_{DS2} com equilíbrio estático e dinâmico.

Esta figura foi obtida aumentando apenas a capacidade C_S para 4nF.

Pela simulação a diferença entre V_{DS1} e V_{DS2} deste último resultado é inferior a 10V, tendo em conta que a tensão da fonte é 1kV representa uma diferença de apenas 1%.

4.5. Resultados experimentais dos circuitos de disparo

Neste ponto são apresentados os resultados experimentais mais relevantes para disparo dos MOSFETs até se chegar à montagem experimental do circuito de comando apresentado em Figura 4.10.

4.5.1. Teste do transformador de impulsos

Na Figura 4.21 apresenta-se o sinal de comando gerado pelo microcontrolador e o sinal à saída do driver e por sua vez aplicado ao MOSFET T_M do circuito da Figura 4.10.

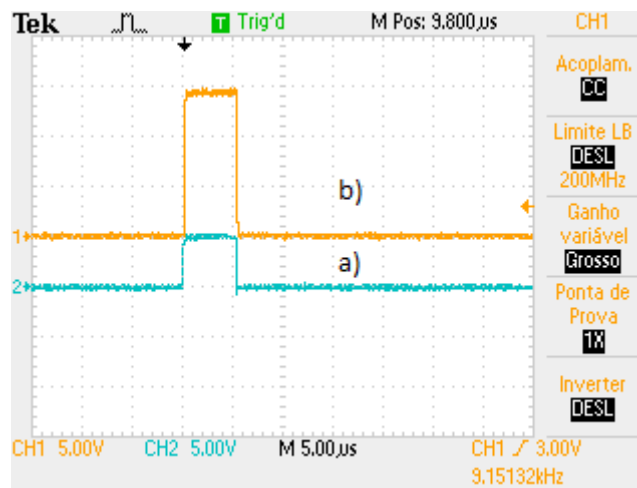


Figura 4.21 - Sinal gerado pelo microcontrolador a) e sinal gerado pelo driver b).

Considerando os resultados experimentais da Figura 4.21, verifica-se que os sinais estão em fase e em concordância com os resultados de simulação da Figura 4.4 em termos de amplitude e tempo.

Na Figura 4.22 apresenta-se o resultado experimental da tensão no secundário do transformador de impulsos que pode ser comparado com o sinal V_s obtido na simulação da Figura 4.6.

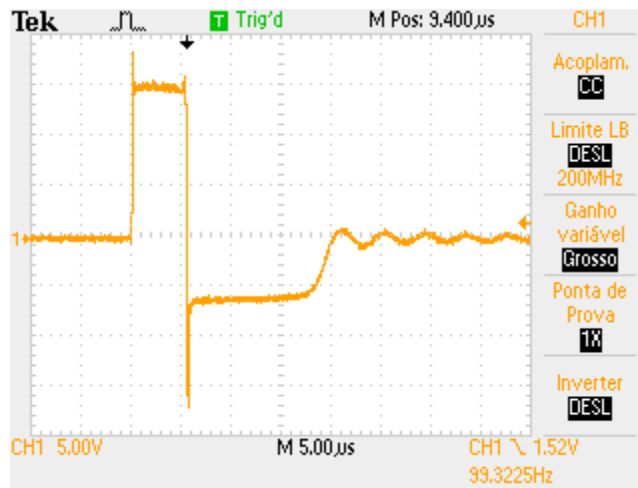


Figura 4.22 - Sinal em tensão do secundário do transformador

Pode-se verificar que a desmagnetização ocorre em $12\mu\text{s}$ próximo do valor calculado anteriormente de $10,1\mu\text{s}$.

4.5.2. Disparo dos MOSFETs

Os sinais da Figura 4.23 representam os sinais à porta dos MOSFETs M_1 e M_2 do circuito da Figura 4.10.

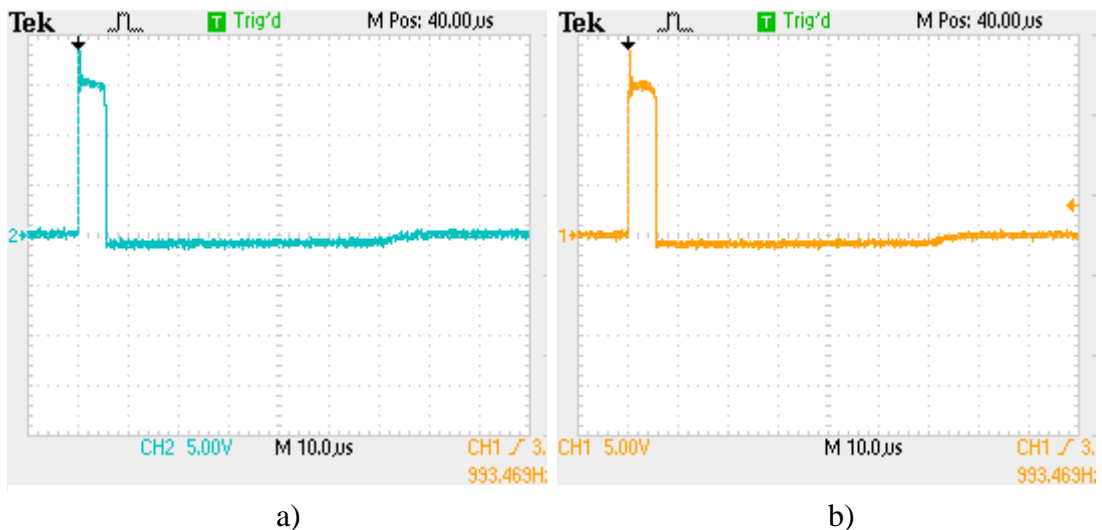


Figura 4.23 - Sinais de disparo à porta dos MOSFETs. a) V_{GS1} b) V_{GS2}

Devido ao díodo de zener Z_2 , às indutâncias e capacidades parasitas a forma de onda destes sinais é apresentada de forma diferente do sinal da Figura 4.22.

Na Figura 4.24 apresentam-se os sinais ampliados da Figura 4.23.

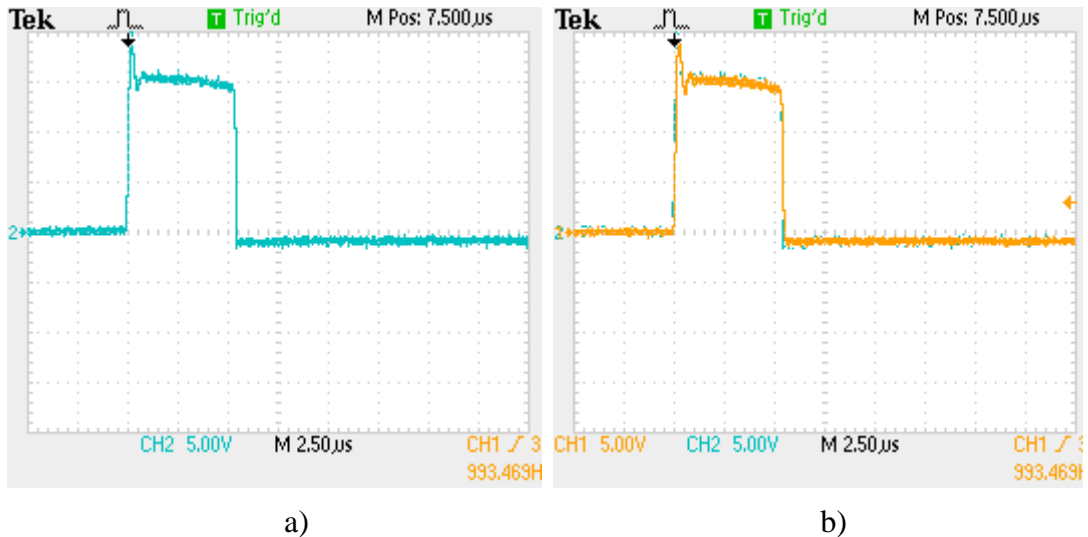


Figura 4.24 - Sinais de disparo à porta dos MOSFETs a) V_{GS1} b) Sobreposição de V_{GS2} com V_{GS1}

No sinal da Figura 4.24 a) apresenta-se ampliação de V_{GS1} e em b) apresenta-se a sobreposição de V_{GS2} com V_{GS1} . Com estes resultados verificamos o sincronismo dos sinais que chegam às portas de M_1 e M_2 .

4.6. Resultados experimentais com circuitos de equalização da tensão

Neste ponto são apresentados os resultados experimentais do circuito da Figura 4.10 com dois MOSFETs em série, seguindo o processo para equalização da tensão – adicionando circuitos para regime estático e regime dinâmico – até chegar ao circuito da Figura 4.19.

Este circuito vai operar com tensões na ordem dos kV, facto esse que impossibilita a utilização das comuns *breadboards*, como tal a montagem do circuito foi feita numa placa de circuito impresso.

De notar que os valores calculados anteriormente, na prática nem sempre estão disponíveis. Os elementos utilizados que sejam diferentes dos utilizados nas simulações serão referidos.

4.6.1. Correntes de fugas

Com base no ponto 4.4.1. foram realizados ensaios experimentais para aferir a corrente de fugas de cada MOSFET de potência de forma a recriar a simulação no *software* LTSpice o mais próximo do ensaio experimental e dessa forma validar os ensaios experimentais.

A técnica utilizada foi com base no circuito da Figura 4.25 onde $V_{dc} = 1\text{kV}$, $R_f = 1\text{M}\Omega$ e o MOSFET utilizado é da marca CREE modelo C2M0160120D.

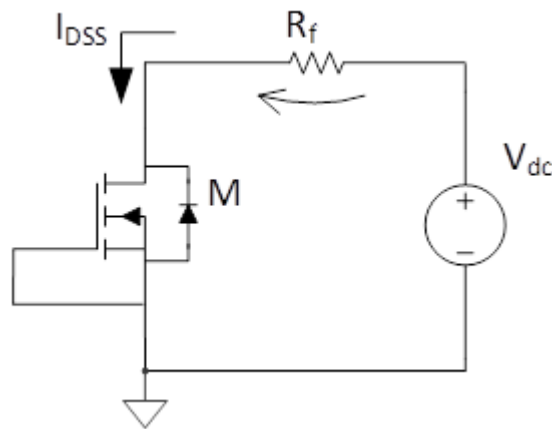


Figura 4.25 - Circuito para determinar corrente de fugas (agora experimentalmente)

Aplicando a fórmula à tensão medida,

$$I_{DSS} = \frac{V_{R_f}}{R_f} \quad (4.24)$$

Obtêm-se as correntes de fugas I_{DSS} apresentados na tabela:

	V_{R_f}	I_{DSS}
MOSFET M_1	101mV	101nA
MOSFET M_2	1,4V	1,4nA

Tabela 4.3 - Correntes de fugas obtidas experimentalmente

Pelo gráfico da Figura 4.26 é perceptível a diferença entre os dispositivos.

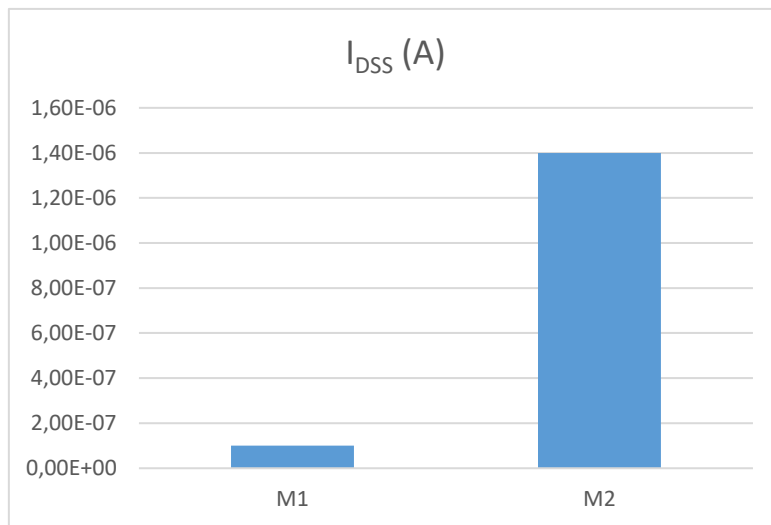


Figura 4.26 - Característica de correntes de fuga de cada MOSFET com 1kV aplicados.

A razão por esta diferença deve-se à alteração das características de M_2 e ao facto de M_1 ser novo.

Estas correntes de fugas obtidas experimentalmente, serão utilizadas na simulação para se confrontar resultados experimentais com os da simulação.

4.6.2. Dois MOSFETs em série

Na Figura 4.28 apresentam-se os resultados da simulação e na Figura 4.29 os resultados experimentais das tensões V_{DS} aos terminais dreno-fonte de cada MOSFET de potência e a tensão V_{dc} de 1kV, com uma resistência R_C de 333Ω (resistência não indutiva), do circuito da Figura 4.10 sem os circuitos para o equilíbrio das tensões em regime estático e dinâmico. Considerando a Figura 4.27 é de salientar que as medidas foram elaboradas da seguinte forma:

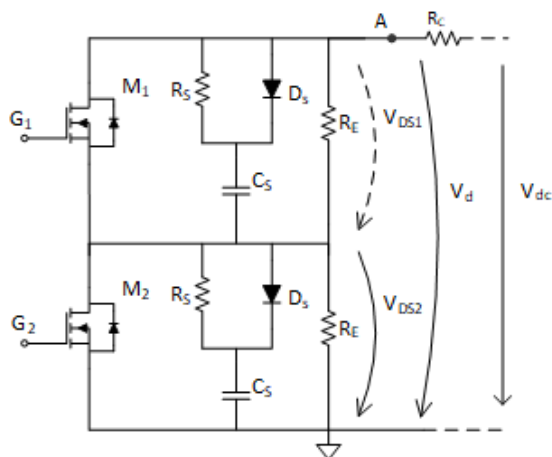


Figura 4.27 - Método para obtenção V_{GS1} e V_{GS2}

Primeiro é feita a medição entre os pontos A e a massa (V_d) na Figura 4.27. Esta medição é uma porção de V_{dc} por influência de R_C .

A segunda medição é feita aos terminais do MOSFET M_2 V_{DS2} .

Com recurso a funções matemáticas no osciloscópio obteve-se V_{DS1} onde foi feita a diferença entre as formas de onda V_d e V_{DS2}

Em simulação foram afetadas as temperaturas/correntes e os resultados mostram o desequilíbrio como esperado na Figura 4.28. O circuito utilizado em simulação e experimentalmente é o da Figura 4.10.

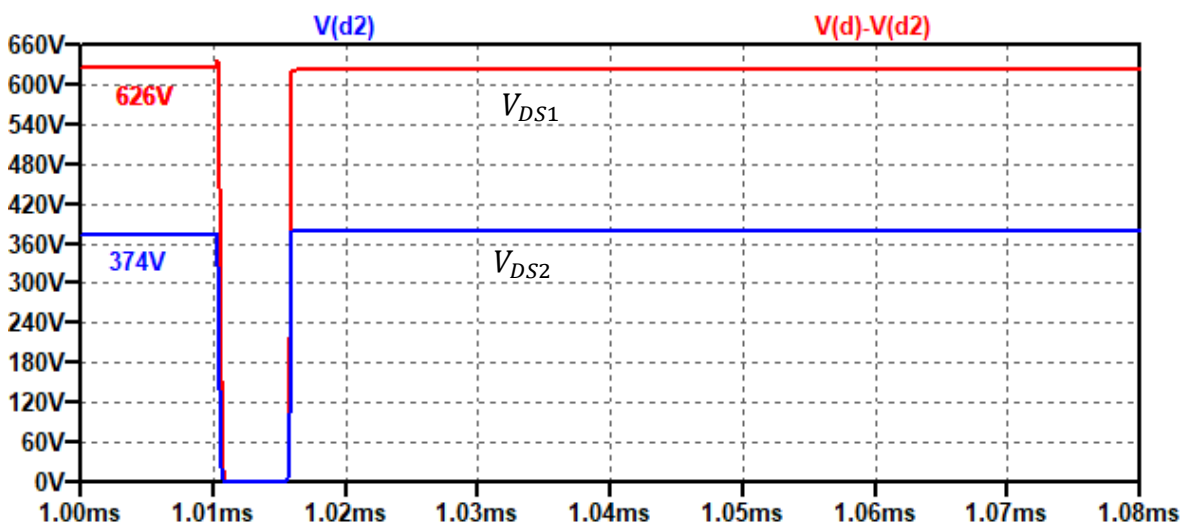


Figura 4.28 - Simulação de dois MOSFETs em série com as correntes de fugas reais V_{DS1} V_{DS2}

O resultado experimental inicial para a montagem dos MOSFETs está apresentado na Figura 4.29 com as respectivas quedas de tensão aos terminais dreno-fonte de cada semiconductor.

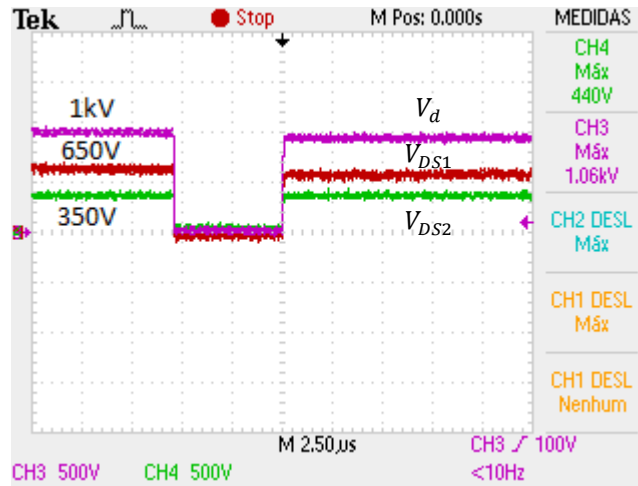


Figura 4.29 - Curvas de tensão sem equilíbrio; tensão aplicada aos MOSFETs V_d ; Queda de tensão V_{DS1} ; Queda de tensão V_{DS2}

A diferença entre cada dispositivo é de 300V, ou seja 30% em relação à fonte de tensão. Como esperado, tanto pela simulação como experimentalmente verifica-se o desequilíbrio das tensões devido às correntes de fugas de cada dispositivo.

4.6.3. Dois MOSFETs em série com equilíbrio estático

Para equilibrar as tensões em regime estático, foi necessário utilizar resistências de alta tensão. A impedância destas resistências disponíveis para este trabalho é de 500k Ω e máxima de potência dissipada de 2W (fator importante caso se pretenda aumentar a tensão V_{dc}).

Na Figura 4.30 apresenta-se o resultado da simulação da montagem de R_E do circuito para equalização da tensão em regime estático da Figura 4.17.

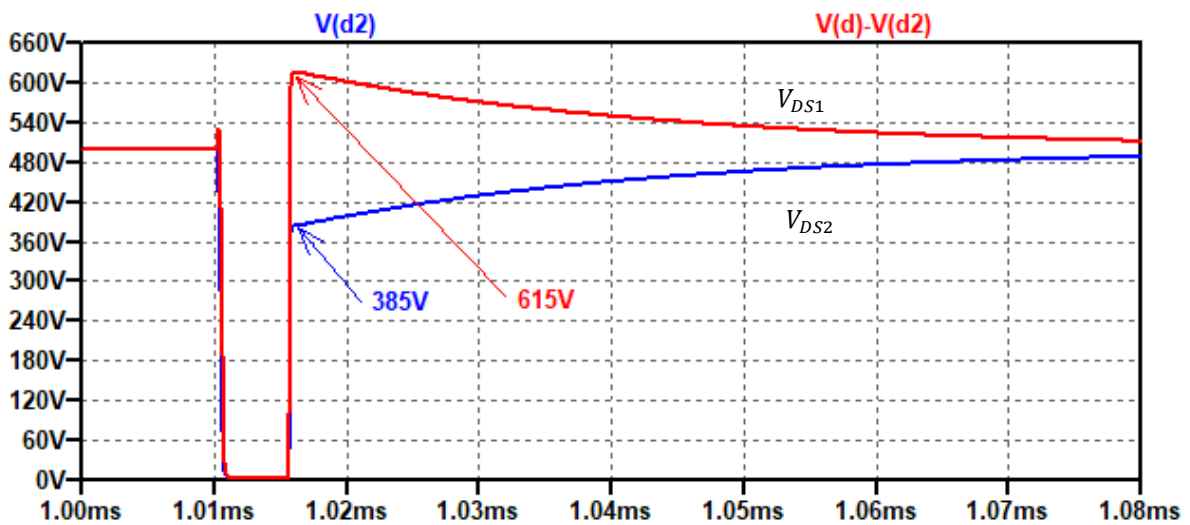


Figura 4.30 - Simulação de tensão com $R_E = 500k\Omega$ em paralelo com semicondutores, V_{DS1} e V_{DS2}

Pela simulação é notória a diferença entre em regime estático, já o contrário de passa em regime dinâmico, que depois da transição condução-corte demora até chegar ao equilíbrio, cerca de 100us como observado na Figura 4.31.

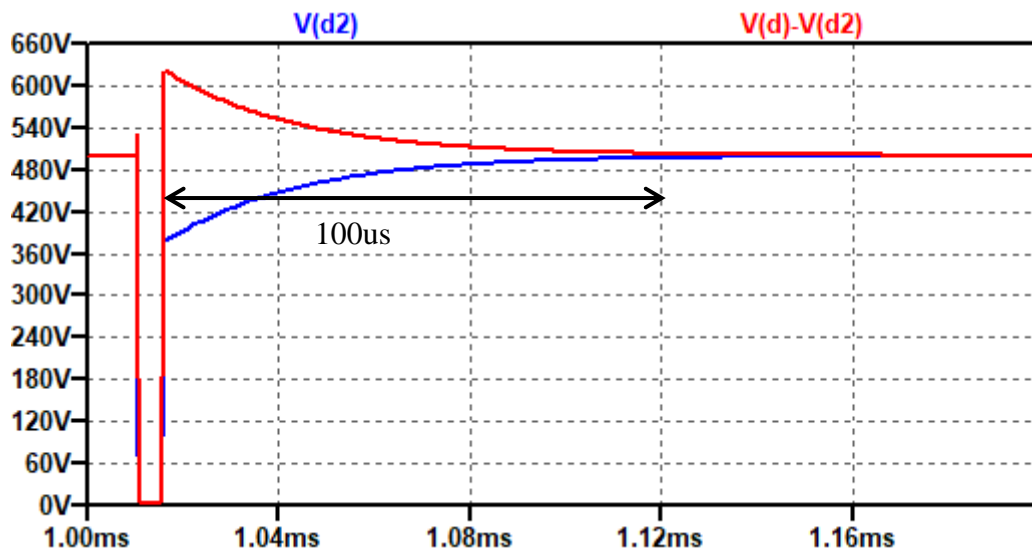


Figura 4.31 – Simulação de tensão com $R_E = 500k\Omega$ em paralelo com semicondutores, V_{DS1} e V_{DS2} base de tempo ampliada.

Na figura seguinte apresenta-se o resultado experimental da montagem do circuito da Figura 4.32 para equalização da tensão em regime estático.

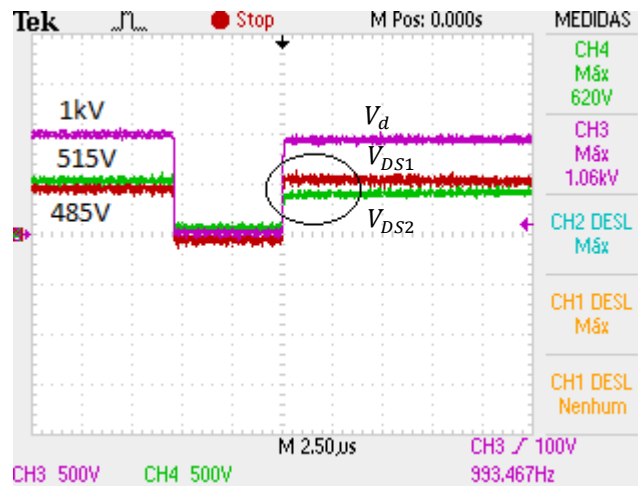


Figura 4.32 - Curvas de tensão V_{DS1} e V_{DS2} com $R_E = 500k\Omega$ em paralelo com semicondutores.

É notória a diferença das tensões entre cada dispositivo. Passando de 300V (sem equalização) para 30V (com equilíbrio estático). Em relação à fonte esta diferença passou a ser de 3% apenas com R_E . Na passagem ao corte verifica-se uma ligeira sobre elevação de V_{DS1} e ligeiro decaimento de V_{DS2} .

Pela simulação verifica-se que quando o circuito estabiliza, a diferença entre V_{GS1} e V_{GS2} é quase 0V, no entanto na transição condução-corte ocorre um desequilíbrio que não é visível no resultado experimental, talvez devido a alguma limitação ou configuração da amostragem do osciloscópio.

4.6.4. Dois MOSFETs em série com equalização das tensões em regime estático e dinâmico

Com a implementação do regime estático as melhorias são evidentes, no entanto a transição condução-corte desequilibra o circuito provocando uma sobretensão no primeiro MOSFET como é observado na Figura 4.30.

Para mitigar esse efeito, recorre-se à montagem do circuito *snubber RCD*, agora em paralelo com R_E e o semiconductor. Os componentes deste circuito foram escolhidos com base nas suas características para suportar alta tensão (à exceção da resistência R_S). As capacidades (C_S) utilizadas suportam 2kV e a capacidade disponível mais próxima da utilizada em simulação é de 4,1nF, quanto ao diódo (D_S) trata-se de um diódo rápido de alta tensão (1,2kV).

Os resultados para o circuito da Figura 3.1 são os apresentados anteriormente pela Figura 4.20.

Experimentalmente o resultado da montagem do circuito da Figura 3.1 apresenta-se na Figura 4.33.

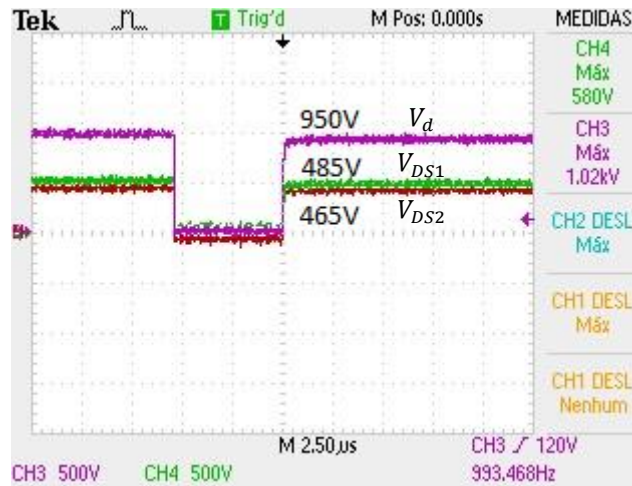


Figura 4.33 - Curvas de tensão com $R_E = 500k\Omega$ e *snubber* em paralelo com semicondutores.

$$V_{DS1} \text{ e } V_{DS2}$$

Com a montagem do circuito *RCD*, verifica-se a equalização das tensões após a passagem ao corte. É ainda verificada a permanência neste estado de equilíbrio.

4.7. Dois MOSFETs em série com circuitos de equalização com 2kV

Depois dos resultados mostrados anteriormente, elevou-se a tensão V_{dc} para 2kV, de forma a comprovar o comportamento do circuito apresentado na Figura 3.1

Pela simulação da Figura 4.34 verifica-se sobreposição das curvas, sendo praticamente impercetível a diferença que é de 5V entre V_{DS1} e V_{DS2} .

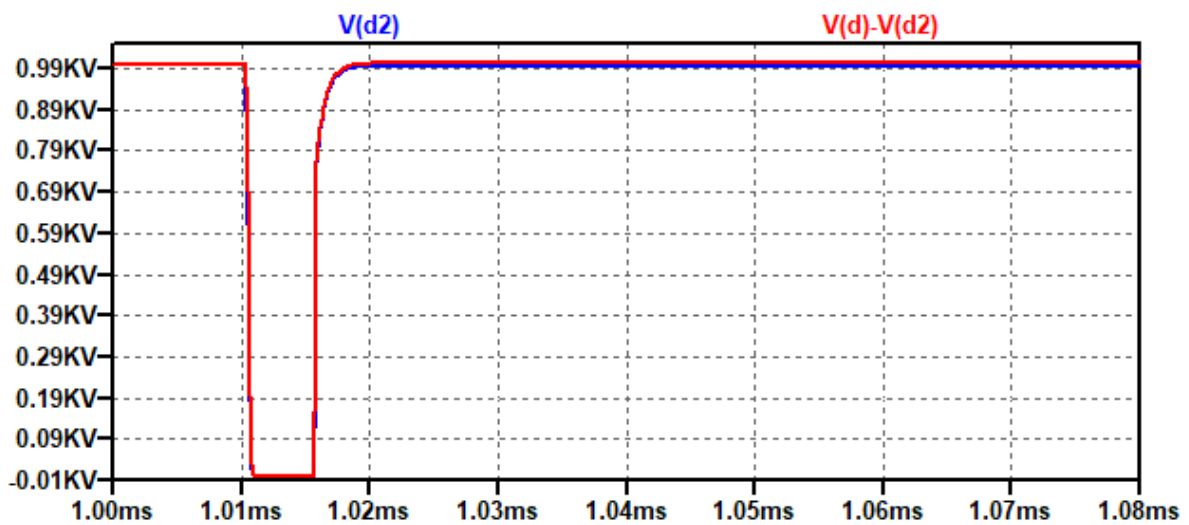


Figura 4.34 - Queda de tensão V_{DS1} e V_{DS2} (sobrepostas) com equilíbrio estático e dinâmico para 2kV

Experimentalmente é verificado o equilíbrio estático e dinâmico do circuito para tensão como mostra a Figura 4.35

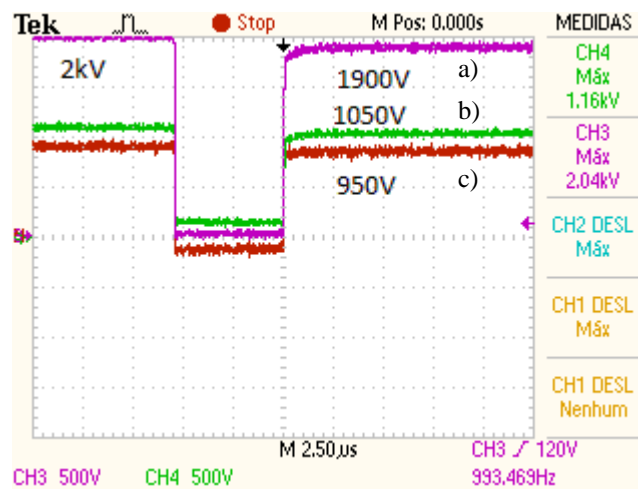


Figura 4.35 - Curvas de tensão com $R_E = 500k\Omega$ e snubber; a) Tensão aplicada aos MOSFETs; b) Queda de tensão V_{DS1} ; c) Queda de tensão V_{DS2}

O circuito nestas condições cumpre o que era pretendido; dois dispositivos conseguem controlar uma tensão muito superior à tensão que seria suportada individualmente por cada um deles.

5. Conclusões

Este trabalho permitiu o desenvolvimento e aprofundamento de vários conhecimentos adquiridos ao longo do mestrado, inserindo-se mais especificamente no âmbito das seguintes Unidades Curriculares: Eletrónica Regulação e Comando; Circuitos Eletrónicos Embebidos; Fundamentos de Potência Pulsada. Permitiu ainda o contacto com *software* de simulação e implementação de circuitos de alta tensão em laboratório.

Ao longo do trabalho apresentaram-se vários tipos de semicondutores - não comandados, parcialmente comandados e totalmente comandados – onde foram analisadas as suas estruturas, características e no caso dos dispositivos comandados as técnicas de disparo para cada dispositivo. Com esta abordagem permitiu-se implementar e justificar a utilização da técnica de disparo de MOSFETs neste trabalho.

Foram apresentadas as etapas de dimensionamento, simulação e de construção do circuito de disparo de dois MOSFETs em série, recorrendo às técnicas de equalização de tensão, geração dos sinais e circuitos de disparo. Em forma de módulos, este trabalho consiste num circuito gerador de impulso com recurso a um microcontrolador; *driver* para amplificação do impulso a ser aplicado ao circuito de controlo da magnetização/desmagnetização do transformador; transformador de impulso com dois secundários; circuito de disparo; circuito para equalização da tensão aos terminais de cada MOSFETs.

Neste trabalho foi também descrito a influencia das correntes de fugas dos semicondutores, e em que medida afeta o equilíbrio da distribuição das tensões pelos semicondutores em série. Justificando-se assim a necessidade de recorrer a circuitos auxiliares para mitigar este efeito.

A técnica para equalização da tensão neste trabalho consistiu na montagem em paralelo de dois circuitos auxiliares, que são responsáveis em garantir o equilíbrio em regime estático e em regime dinâmico. A escolha desta técnica recaiu por ser mais simples de implementar que um circuito controlo ativo das portas.

Após o estudo teórico realizou-se a simulação no *software* e posteriormente realizaram-se os ensaios experimentais por forma a validar o circuito. Pela análise dos resultados experimentais apresentados é possível concluir que são muito semelhantes com os obtidos em simulação. Na fase de dimensionar o circuito *snubber* para equilíbrio dinâmico, o *software* foi fundamental, pois os valores teóricos calculados estão compreendidos entre um valor máximo e um valor mínimo, por este motivo se foi atribuindo valores à capacidade deste circuito *RCD* até se chegar a uma capacidade existente em laboratório e que permitisse bom desempenho.

Analisando todo estudo teórico, simulação e trabalho experimental é possível concluir que a utilização de MOSFETs em série - aplicando as técnicas de equilíbrio estático e dinâmico - pode ser aplicado de forma segura em circuitos onde a tensão é mais elevada que a tensão suportada por cada semiconductor.

5.1. Perspetivas futuras

Essencialmente este trabalho pode servir de base para se trabalhar com tensões mais elevadas e conseqüentemente adicionar mais dispositivos em série. Uma melhoria a nível prático que iria agilizar a parte experimental seria a aplicação de módulos encaixes para os componentes tipo *breadboard* na placa PCB. Com isto agilizar a obtenção de resultados experimentais.

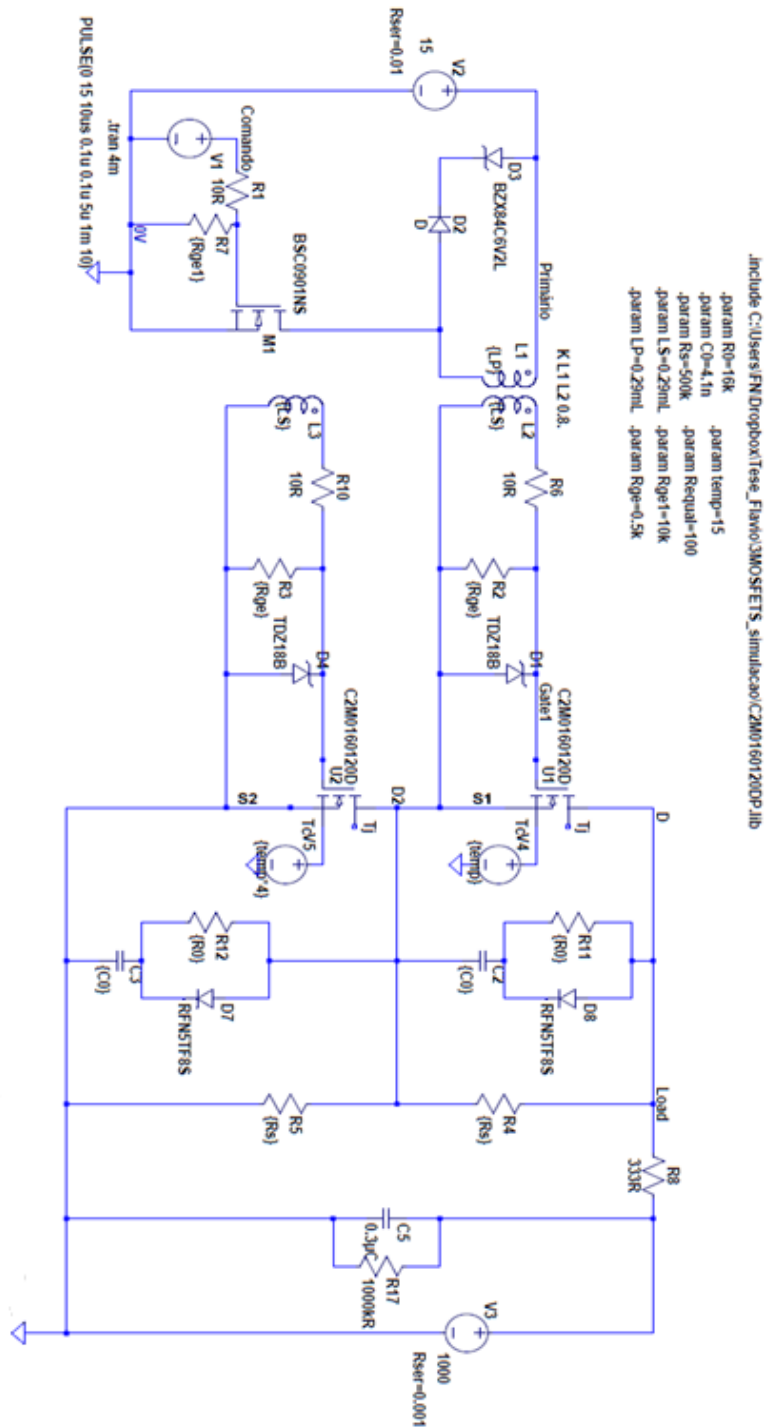
6. Bibliografia

- [1] L. Redondo, “Semicondutores de Potência para a Engenharia Electrotécnica,” 2008.
- [2] J. F. A. da Silva, *Electrónica Industrial Semicondutores e Conversores de Potência*. 2013.
- [3] Jiann-Fuh Chen, Jiunn-Nan Lin, and Tsu-Hua Ai, “The techniques of the serial and paralleled IGBTs,” *Proceedings of the 1996 IEEE IECON. 22nd International Conference on Industrial Electronics, Control, and Instrumentation*, vol. 2. pp. 999–1004, 1996.
- [4] D. Ning, X. Tong, M. Shen, and W. Xia, “The experiments of voltage balancing methods in IGBTs series connection,” *Asia-Pacific Power Energy Eng. Conf. APPEEC*, pp. 0–3, 2010.
- [5] M. V. Zahyka, “Comando e Protecção de IGBTs em Paralelo Comando e Protecção de IGBTs em Paralelo,” ISEL, 2015.
- [6] “EPCOS AG 2014 Series/Type B64290L0618 - ferrite_T35.” TDK, p. 14.
- [7] E. Ayerbe, “Cree CMF20102D SiC MOSFET.”

Anexos

Aqui é apresentado o esquema elétrico e as imagens do circuito utilizado para a realização deste trabalho.

Anexo 1 – Circuito com dois MOSFETs em série com equalização das tensões em regime dinâmico e estático



Anexo 2 – Imagens do circuito utilizado experimentalmente

