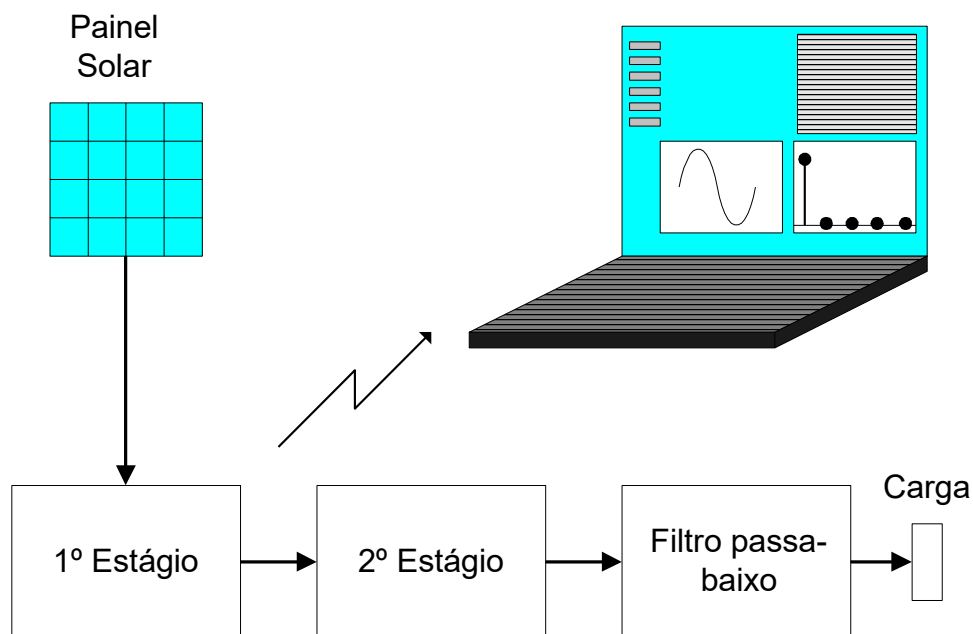


**INSTITUTO SUPERIOR DE ENGENHARIA DE LISBOA**  
**Departamento de Engenharia Eletrotécnica Energia e Automação**



## **Conversor DC-AC de 100W de onda sinusoidal com Aquisição e Processamento de Sinal**

**JOÃO PAULO PEREIRA MARQUES**  
(Licenciado em Engenharia Eletrónica, Telecomunicações e  
Computadores)

Dissertação para obtenção do grau de Mestre  
em Engenharia Eletrotécnica – Ramo de Automação e Eletrónica Industrial

Orientadores:  
Doutor Luís Manuel dos Santos Redondo  
Doutor Hiren Canacsinh

Júri:  
Presidente: Grau e Nome  
Vogais:  
Grau e Nome  
Grau e Nome

**Setembro de 2025**



# **Conversor DC-AC de 100W de onda sinusoidal com Aquisição e Processamento de Sinal**

**JOÃO PAULO PEREIRA MARQUES**  
(Licenciado em Engenharia Eletrónica, Telecomunicações e  
Computadores)

Dissertação para obtenção do grau de Mestre  
em Engenharia Eletrotécnica – Ramo de Automação e Eletrónica Industrial

**Orientadores:**

Doutor Luís Manuel dos Santos Redondo  
Doutor Hiren Canacsinh

**Júri:**

Presidente: Grau e Nome

Vogais:

Grau e Nome

Grau e Nome

**Setembro de 2025**



# Agradecimentos

Gostaria de começar por expressar o meu profundo agradecimento ao Instituto Superior de Engenharia de Lisboa (ISEL), instituição que me acolheu ao longo de cinco anos de formação, três na licenciatura em Engenharia Eletrónica, Telecomunicações e Computadores, e dois no mestrado em Automação e Eletrónica Industrial, que agora concluo. O ISEL proporcionou-me não só uma sólida base teórica e prática nas áreas da eletrónica e automação, como também a oportunidade de trabalhar com os equipamentos de laboratório, fundamentais para a concretização desta tese.

Destaco em particular a importância do conhecimento adquirido nas unidades curriculares da licenciatura, onde tive o primeiro contacto com os conceitos de discretização e processamento digital de sinal — competências que viriam a revelar-se fundamentais para este trabalho.

No mestrado, a unidade curricular de Eletrónica de Regulação e Comando foi essencial para a aprendizagem do dimensionamento de bobinas e de outros conceitos críticos para o desenvolvimento do circuito apresentado neste trabalho.

Agradeço de forma muito especial aos professores que me acompanharam e orientaram durante a realização da tese de mestrado:

- Professor Doutor Luís Manuel dos Santos Redondo
- Professor Doutor Hiren Canacsinh

O seu apoio técnico e científico foi determinante para a concretização deste projeto.

Gostaria também de referir três unidades curriculares do mestrado que consolidaram e expandiram conhecimentos fundamentais para esta dissertação:

- Sistemas Robóticos, lecionada pela Professora Doutora Maria da Graça Vieira Brito Almeida
- Aquisição e Processamento de Sinal, lecionada pelo Professor Doutor Vasco Emanuel Anjos Soares
- Análise de Sinais Discretos, lecionada pelo Professor Doutor Nelson Filipe Pereira dos Santos

Estas unidades permitiram-me aprofundar os conhecimentos adquiridos na licenciatura e aplicá-los, nesta fase final, na análise das componentes espectrais da corrente, um tema deste trabalho.

A todos os docentes que, direta ou indiretamente, contribuíram para a minha formação académica e científica, deixo o meu sincero agradecimento.



## Declaração de integridade

Declaro que este trabalho de projeto é o resultado da minha investigação pessoal e independente. O seu conteúdo é original e todas as fontes listadas nas referências bibliográficas foram consultadas e estão devidamente mencionadas no texto. Mais declaro que todas as referências científicas e técnicas relevantes para o desenvolvimento do trabalho estão devidamente citadas e constam das referências bibliográficas.

O autor

João Paulo Pereira Marques



---

Lisboa, 15 de setembro de 2025



# Conversor DC-AC de 100W de onda sinusoidal com Aquisição e Processamento de Sinal

## Resumo

Este trabalho apresenta o desenvolvimento de um sistema de conversão DC-AC com dois estágios, concebido para transformar uma tensão contínua de baixa tensão, proveniente de uma bateria, numa tensão alternada sinusoidal de 230 V eficaz, a 50 Hz. O primeiro estágio consiste num conversor de tipo flyback com realimentação e regulação, responsável pela elevação da tensão até 330 V DC. Diversas estratégias de controlo e topologias foram analisadas para maximizar a estabilidade e a eficiência do sistema, incluindo a implementação de um *snubber* regenerativo com deteção de falhas e resposta automática.

O segundo estágio converte a tensão contínua elevada numa forma de onda sinusoidal utilizando uma ponte de transístores com modulação por largura de impulso (PWM), complementada por um filtro passa-baixo que assegura a forma da onda sinusoidal na saída. O sistema integra ainda medição de corrente e tensão, com envio dos dados via Bluetooth para uma aplicação em Windows, que realiza a Transformada Discreta de Fourier (DFT) e permite a visualização e análise espectral da saída.

Através dos ensaios realizados com diferentes tipos de carga, foi possível avaliar o comportamento harmónico do sistema e validar a eficácia da conversão. Os resultados demonstram a viabilidade da abordagem adotada e a sua aplicabilidade em contextos onde se exige uma alimentação alternada estável a partir de fontes contínuas de baixa tensão.

**Palavras-chave:** Conversor DC-AC, Flyback, PWM, Snubber regenerativo, DFT, Qualidade de energia, Aplicação de análise espectral, Eletrónica de potência.

# **Conversor DC-AC de 100W de onda sinusoidal com Aquisição e Processamento de Sinal**

## **Abstract**

This work presents the development of a two-stage DC-AC conversion system designed to transform a low-voltage DC source, such as a battery, into a 230 V RMS sinusoidal AC voltage at 50 Hz. The first stage is a flyback converter with feedback and regulation, responsible for stepping up the voltage to 330 V DC. Various control strategies and topologies were analyzed to maximize the system's stability and efficiency, including the implementation of a regenerative snubber with fault detection and automatic response.

The second stage converts the high DC voltage into a sinusoidal waveform using a transistor bridge with Pulse Width Modulation (PWM), complemented by a low-pass filter to ensure the quality of the output waveform. The system also integrates voltage and current measurement, with data transmission via Bluetooth to a Windows application, which performs the Discrete Fourier Transform (DFT) and allows spectral visualization and analysis of the output.

Through tests carried out with different types of loads, the harmonic behavior of the system was evaluated, and the effectiveness of the conversion approach was validated. The results demonstrate the feasibility of the proposed system and its applicability in contexts where stable AC power is required from low-voltage DC sources.

Keywords: DC-AC Converter, Flyback, PWM, Regenerative Snubber, DFT, Power Quality, Spectral Analysis Application, Power Electronics.

## Lista de Símbolos e de Siglas

Alfabeto romano

+V – Tensão contínua positiva [V]

-V – Tensão contínua negativa [V]

AV – Ganho de tensão

CX – Identificação do condensador [F]

D<sub>ton</sub> – tempo de condução do díodo [s]

DX – Identificação do díodo

E – Energia [J]

f – Frequência [Hz]

GX – Identificação da gate do MOSFET

I – Corrente [A]

I<sub>D</sub> – Corrente de dreno [A]

I<sub>L</sub> – Corrente da bobina [A]

I<sub>P</sub> – Corrente do primário [A]

L – Indutância da bobina [H]

L<sub>fuga</sub> – Indutância de fuga [H]

L<sub>P</sub> – Indutância do primário [H]

LO – Bobina de filtragem

m<sub>f</sub> – Amplitude da onda portadora [V]

N – Número de espiras

N<sub>P</sub> – Número de espiras do primário

N<sub>S</sub> – Número de espiras do secundário

P – Potência [W]

QX – Identificação do MOSFET

R – Resistência [ $\Omega$ ]

R<sub>i</sub> – Resistência interna [ $\Omega$ ]

RX – Identificação da resistência [ $\Omega$ ]  
T – Período [s]  
t<sub>desmagnetização</sub> – Tempo de desmagnetização da bobina [s]  
t<sub>off</sub> – tempo desligado [s]  
t<sub>on</sub> – tempo ligado ou tempo do impulso [s]  
t<sub>X</sub> – identificação do tempo [s]  
V – Tensão [V]  
VBUS – Tensão contínua à saída do primeiro estágio [V]  
VC – Tensão de comando [V]  
VCC – Tensão de alimentação [V]  
VDD – Tensão de alimentação [V]  
VDS – Tensão dreno fonte [V]  
V<sub>in</sub> – Tensão de entrada [V]  
VG – Amplitude do sinal gerado [V]  
V<sub>máx</sub> – Tensão máxima [V]  
VMPPT – Tensão MPPT [V]  
VO – Tensão de saída [V]  
V<sub>out</sub> – Tensão de saída [V]  
VP – Tensão do primário [V]  
V<sub>ref</sub> – Tensão de referência [V]  
VS – Tensão do secundário [V]  
Z – Impedância [ $\Omega$ ]  
ZO – Impedância de saída [ $\Omega$ ]

#### Alfabeto grego

$\Delta I$  – Variação da corrente [A]  
 $\Delta V$  – Variação da tensão [V]  
 $\xi$  – Erro de quantificação

$\delta$  – Fator de ciclo [%]

$\omega$  – frequência angular [rad/s]

#### Siglas

AC - Alternating Current

ADC - Analog-to-Digital Converter

CLC – Configurable Logic Cell

CMP – Comparator

COG - Complementary Output Generator

DAC - Digital-to-Analog Converter

DC - Direct Current

DFT - Discrete Fourier Transform

ISR – Interrupt Service Routine

MOSFET - Metal Oxide Semiconductor Field Effect Transistor

MPPT - Maximum Power Point Tracking

PRG - Programmable Ramp Generator

PWM - Pulse-width Modulation

RDS - Drain-Source Resistance

RMS - Root mean square

THD - Total harmonic distortion

UART - Universal Asynchronous Receiver Transmitter

VGSTH - Gate threshold voltage



# ÍNDICE

<b>1 - INTRODUÇÃO</b> .....	1
1.1 Motivação .....	1
1.2 Objetivo .....	1
1.3 Organização do documento.....	2
<b>2 – ESTADO DA ARTE</b> .....	3
2.1 O Conversor DC-AC .....	3
2.2 O primeiro estágio.....	5
2.2.1 Forward Converter.....	7
2.2.2 Flyback Converter.....	11
2.3 O segundo estágio .....	15
2.3.1 Geração dos sinais de controlo .....	18
2.3.2 Funcionamento com painel solar fotovoltaico.....	20
2.4 Diagnóstico do Sinal.....	22
2.4.1 Amostragem .....	22
2.4.2 Quantificação .....	23
2.4.3 Conversão Analógica-Digital .....	24
2.4.4 Transformada de Fourier Discreta.....	26
<b>3 - IMPLEMENTAÇÃO E DIMENSIONAMENTO</b> .....	28
3.1 O primeiro estágio.....	30
3.1.1 Geração dos sinais de controlo e regulação.....	31
3.1.2 Dimensionamento do primeiro estágio .....	36
3.1.3 O snubber regenerativo. ....	39
3.1.4 O Controlador PI .....	41
3.2 Dimensionamento do segundo estágio.....	44
3.2.1 Dimensionamento do filtro passa-baixo.....	46
3.2.2 Geração dos sinais de comando e da onda sinusoidal .....	50
<b>4 - AQUISIÇÃO E PROCESSAMENTO DE SINAL</b> .....	55
4.1 Aquisição da tensão de saída AC .....	55
4.2 Aquisição da corrente de saída AC.....	58
4.3 Aquisição da tensão do barramento $V_{BUS}$ .....	61
4.4 Aquisição da tensão de alimentação $V_{DC}$ .....	62
4.5 Proteção de sobre corrente .....	62
<b>5- OPERAÇÃO E RESULTADOS</b> .....	64
5.1 Modo de bateria.....	64

5.2 Modo de Painel solar .....	65
5.3 Análise das componentes espectrais da corrente .....	67
5.4 O fator de ciclo e a eficiência do conversor .....	71
<b>6 - CONCLUSÃO .....</b>	<b>75</b>
6.1 Conclusão .....	75
6.2 Sugestões de trabalho futuro .....	76
<b>7 - REFERÊNCIAS BIBLIOGRÁFICAS .....</b>	<b>78</b>
<b>ANEXO A: ESTRUTURA DO CÓDIGO DO MICROCONTROLADOR .....</b>	<b>79</b>
A.1 Os ficheiros do projeto em MPLAB .....	79
A.2 As configurações iniciais.....	80
A.3 As rotinas dos serviços de interrupção ou ISR.....	81
A.4 Os bits de configuração .....	82
A.5 O visor LCD .....	83
A.6 As funções aritméticas .....	86
A.7 A gestão das tarefas no tempo .....	87
<b>ANEXO B: A APLICAÇÃO EM AMBIENTE WINDOWS .....</b>	<b>88</b>
B.1 Os ficheiros do projeto em Visual Basic .....	88
B.2 Menus e botões da aplicação .....	88
B.3 Cálculo da DFT .....	91
<b>ANEXO C: SIMULAÇÕES EM MATLAB .....</b>	<b>93</b>
C.1 Filtro passa-baixo do ondulator .....	93
C.2 Filtro anti-aliasing de 1000 Hz .....	93
C.3 Filtro anti-aliasing de 500 Hz .....	96
C.4 Simulação de onda quadrada.....	97
C.5 Simulação do atraso da proteção de sobre corrente.....	98
<b>ANEXO D: SIMULAÇÕES EM LTSPICE .....</b>	<b>100</b>
D.1 O <i>snubber</i> regenerativo.....	100
D.2 Filtro passa-baixo do ondulator .....	100
D.3 Resposta ao escalão .....	101
D.4 Sinais de saída .....	101
D.5 Atraso no filtro de saída.....	102
<b>ANEXO E: FIGURAS DO PROJETO.....</b>	<b>103</b>
E.1 O Figuras da montagem.....	103

## LISTA DE FIGURAS

Figura 2. 1– Sistema de um conversor DC-AC alimentado por uma bateria.....	3
Figura 2. 2 – Esquema bloco de um conversor de um estágio.....	3
Figura 2. 3 – Representação dos momentos de potência de pico num período.....	4
Figura 2. 4 – Esquema bloco de um conversor de dois estágios.....	4
Figura 2. 5 – Circuito elevador em a). Forma de onda do circuito em b).....	6
Figura 2. 6 – Circuito forward com um transístor e um transformador com ponto intermédio em a). Formas de onda do circuito em b).....	7
Figura 2. 7 – Conversor com dois transístores.....	8
Figura 2. 8 – Conversor Push-Pull.....	9
Figura 2. 9 – Conversor em meia ponte.....	10
Figura 2. 10 – Conversor em ponte.....	11
Figura 2. 11 - Conversor flyback com snubber passivo em a). Forma de onda VDS em b).....	11
Figura 2. 12 – Representação da indutância de fuga no primário de um transformador.....	12
Figura 2. 13 – Conversor com snubber regenerativo.....	12
Figura 2. 14 – Conversor com dois transístores e snubber regenerativo.....	13
Figura 2. 15 – Conversor com snubber regenerativo por condensador.....	14
Figura 2. 16 – Tensão e corrente no primário do transformador.....	15
Figura 2. 17 – Conversor DC-AC monofásico.....	15
Figura 2. 18 – Conversor DC-AC com alimentação simétrica em a). Formas de onda em b).....	16
Figura 2. 19 – Componentes espectrais.....	16
Figura 2. 20 – Filtro passa-baixo.....	17
Figura 2. 21 – Conversor DC-AC com alimentação simples.....	18
Figura 2. 22 – Geração de um sinal PWM com um comparador.....	18
Figura 2. 23 – Geração de um sinal PWM com um contador.....	19
Figura 2. 24 – Geração de um sinal PWM com modulação por divisão de frequência em a). Diagrama temporal em b).....	19
Figura 2. 25 – Modelo simplificado de uma célula fotovoltaica.....	20
Figura 2. 26 – Características de uma célula fotovoltaica.....	20
Figura 2. 27 – Curvas de potência. [Adaptado de DS00001521A - Microchip Technology Inc.,2013].	21
Figura 2. 28 – Amostragem de uma onda sinusoidal com componente contínua.....	23
Figura 2. 29 – Conversor FLASH ou de comparadores paralelos.....	24
Figura 2. 30 – Conversor de dupla rampa.....	25
Figura 2. 31 – Conversor de aproximações sucessivas (SAR).....	25
Figura 2. 32 – Diagrama de discretização e processamento de sinal.....	26
Figura 2. 33 – Discretização de uma onda sinusoidal.....	27
Figura 3. 1 – Esquema bloco.....	28
Figura 3. 2– Fonte de alimentação do circuito.....	29
Figura 3. 3 – Esquema de ligações do microcontrolador.....	30
Figura 3. 4 – Esquema do primeiro estágio.....	31

Figura 3. 5 – Geração dos sinais de controlo do primeiro estágio.....	32
Figura 3. 6 – Geração do sinal de PWM dentro do microcontrolador. Ganho vertical de A,C e D igual a 5V/div. Ganho vertical de B igual a 2V/div. Ganho horizontal igual a 5µs/div. ....	33
Figura 3. 7 – Geração dos sinais de controlo dos transístores. Ganho vertical de todos os canais igual a 5V/div. Ganho horizontal igual a 10µs/div. ....	34
Figura 3. 8 – Sinais de controlo dos transístores do primeiro estágio. Ganho vertical de todos os canais igual a 10V/div. Ganho horizontal igual a 5µs/div.....	35
Para calcular o número de espiras do transformador modelo ER35/21/11-3C94-G200, utiliza-se o cálculo 26. Para simplificar a construção dos transformadores $T_1$ e $T_2$ da Figura 3. 4, foi escolhida a frequência de 30 kHz, com 2×5 espiras no primário, um enrolamento ligado ao transístor de comutação e outro enrolamento ligado a um díodo, $D_5$ ligado a $T_1$ e $D_6$ ligado a $T_2$ .....	37
Figura 3. 9 – Corrente nos transístores de comutação.....	38
Figura 3. 10 – Sinais de comando dos transístores Q1 e Q2, e tensões do primário e secundário do transformador. Ganho vertical de A, B e C, 10V/div e D, 200V/div. Ganho horizontal, 5µs/div.....	40
Figura 3. 11 – Ligação do amplificador erro em malha fechada. ....	42
Figura 3. 12 – Regulação sem e com controlo integral. Ganho vertical de A é igual a 50V/div. Ganho vertical de B é igual a 2V/div. Ganho horizontal é igual a 500µs/div. ....	43
Figura 3. 13 – Regulação com controlo integral e uma carga AC de 2000. Ganho vertical de A é igual a 200V/div. Ganho vertical de B é igual a 400mV/div. Ganho horizontal é igual a 6,2ms/div.....	43
Figura 3. 14 – Esquema elétrico do segundo estágio. ....	44
Figura 3. 15 – Simulação do filtro em MATLAB com condensador de 1000 nF.....	47
Figura 3. 16 – Simulação do filtro em LTspice com condensador de 1000 nF. Ganho vertical de A é igual a 30V/div. Ganho vertical de B é igual a 1,48V/div. Ganho horizontal é igual a 20µs/div. ....	47
Figura 3. 17 – Simulação do filtro em MATLAB com condensador de 470 nF.....	48
Figura 3. 18 – Simulação do filtro em LTspice com condensador de 470 nF. Ganho vertical de A é igual a 30V/div. Ganho vertical de B é igual a 0,3V/div. Ganho horizontal é igual a 20µs/div. ....	49
Figura 3. 19 – Ondulação do sinal de saída com um fator de ciclo constante a 27kHz com uma carga de 1000 $\Omega$ . Ganho vertical de A é igual a 50V/div. Ganho vertical de B é igual a 0,62V/div. Ganho horizontal é igual a 20µs/div. ....	49
Figura 3. 20 – Resposta do filtro ao escalão. Ganho vertical de v27kHz é igual a 30V/div. Ganho vertical de Vout é igual a 080V/div. Ganho horizontal é igual a 4ms/div.....	50
Figura 3. 21 – Sinais de saída do segundo estágio.....	50
Figura 3. 22 – Geração dos sinais de controlo do segundo estágio.....	51
Figura 3. 23 – Geração do tempo morto na saída de 50Hz. Ganho vertical de A, B, C e D é igual a 5V/div. Ganho horizontal é igual a 2,5ms/div. Atraso em a) é igual a 55,5µs/div.....	52
Figura 3. 24 – Inversão do sinal PWM durante o tempo morto da onda quadrada de 50Hz. Ganho vertical de A, B, C e D é igual a 5V/div. Ganho horizontal é igual a 2,5ms/div. Atraso em a) é igual a 55,5µs.....	52
Figura 3. 25 – Sinais à saída do filtro passa-baixo. Ganho vertical de A, B e C é igual a 60V/div. Ganho vertical de D e E é igual a 50V/div. Ganho de F é igual a 200V/div. Ganho horizontal é igual a 2,3ms/div.....	53
Figura 3. 26 – Geração do tempo morto no sinal de 27kHz. Ganho vertical de A e B é igual a 2V/div. Ganho horizontal é igual a 1µs/div.....	54
Figura 4. 1 – Percorso da aquisição e processamento do sinal.....	55
Figura 4. 2 – Circuito de aquisição da tensão de saída. ....	56
Figura 4. 3 – Diagrama de Bode do filtro passa-baixo. ....	57
Figura 4. 4 – Circuito de aquisição da corrente de saída.....	58

Figura 4. 5 – Diagrama de Bode do filtro passa-baixo.....	59
Figura 4. 6 – Representação espectral unilateral da onda quadrada.....	60
Figura 4. 7 – Circuito de proteção de sobre corrente.....	62
Figura 4. 8 – Simulação do atraso no MATLAB.....	63
Figura 4. 9 – Simulação do atraso em LTspice.....	63
Figura 5. 3 – Máquina de estados em modo de painel solar.....	66
Figura 5. 6 – Resultados com uma lâmpada incandescente de 40 W. ....	68
Figura 5. 7 – Resultados com uma lâmpada economizadora de 8 W. ....	69
Figura 5. 8 – Resultados com uma lâmpada Led de 10 W.....	70
Figura 5. 9 – Resultados com o transformador do computador. ....	70
Figura 5. 10 – Curvas de eficiência.....	72
Figura A. 1 - Sequência de dados enviada pela aplicação.....	81
Figura A. 2 – Imagem inicial no visor LCD. ....	84
Figura A. 3 – Menu principal do visor LCD.....	85
Figura A. 4 – Menu secundário do visor LCD. ....	85
Figura B. 1 – Menu de Calibração.....	89
Figura B. 2 – Menu de Saída. ....	89
Figura B. 3 – Menu de Modo. ....	90
Figura B. 4 – Menu de Alarmes. ....	90
Figura B. 5 – Menu de Sinal.....	91
Figura B. 7 – Representação do algoritmo da DFT.....	92
Figura D. 1 – Simulação do snubber regenerativo. ....	100
Figura D. 2 – Simulação do filtro passa-baixo. ....	100
Figura D. 3 – Simulação da resposta do filtro a uma onda quadrada. ....	101
Figura D. 4 – Simulação dos sinais do ondulator. ....	101
Figura D. 5 – Simulação do atraso em caso de curto-circuito.....	102
Figura E. 1 – Visualização do circuito impresso em 3D.....	103
Figura E. 2 - Visualização na aplicação da corrente de uma lâmpada a Led.....	103
Figura E. 3 - Ligação do circuito a uma fonte de alimentação no laboratório.....	104



# 1 - INTRODUÇÃO

## 1.1 Motivação

As fontes renováveis, como os geradores eólicos e os sistemas fotovoltaicos, em aplicações autônomas, têm registado um crescimento significativo nos últimos anos, tornando-se uma solução cada vez mais viável e atrativa para um vasto número de utilizadores. Nestes contextos, o conversor de corrente contínua para corrente alternada assume um papel fundamental ao adaptar a energia disponível de uma fonte independente às exigências das cargas domésticas.

O presente trabalho tem como objetivo não só assegurar essa conversão de energia, mas também integrar um sistema de diagnóstico da corrente consumida pelas cargas, através de técnicas de processamento de sinal implementadas num microcontrolador e de uma aplicação desenvolvida para ambiente Windows. Esta funcionalidade permite a análise em tempo real do tipo de carga e da qualidade da corrente consumida, contribuindo para a eficiência e segurança do sistema.

A recente ocorrência de um apagão generalizado na Europa, a 28 de abril de 2025, veio reforçar a importância de soluções autônomas e inteligentes de produção e gestão de energia. Situações como esta evidenciam a vulnerabilidade das redes elétricas convencionais e sublinham a necessidade de desenvolver sistemas mais resilientes, com capacidade de monitorização e resposta local.

## 1.2 Objetivo

O objetivo deste trabalho consiste na Implementação de um conversor de corrente contínua para corrente alternada sinusoidal, composto por dois estágios, capaz de alimentar uma carga de forma autónoma, sem depender da rede elétrica. O sistema deve incluir aquisição e processamento da tensão e corrente de saída para efeitos de diagnóstico, com ligação a uma aplicação em ambiente Windows via Bluetooth.

Além de apresentar os valores das grandezas medidas pelo microcontrolador, a aplicação terá ainda de mostrar a forma de onda da corrente e as respetivas componentes espectrais. O circuito deverá dispor de dois modos de funcionamento: alimentação por bateria e alimentação por painel solar fotovoltaico. No modo de bateria, deverá implementar uma gestão inteligente da carga, limitando a descarga de acordo com os parâmetros definidos. No modo solar, deverá aplicar um algoritmo de máxima potência (MPPT).

### **1.3 Organização do documento**

Este trabalho está estruturado em seis capítulos principais. Para além deste capítulo, sumariza-se a seguir o conteúdo dos restantes capítulos: O Capítulo 2 expõe o estado da arte, com especial destaque para as principais topologias de conversores e conversores CC-CC e CC-CA, assim como os métodos de controlo e diagnóstico do sinal. No Capítulo 3 descreve-se a implementação prática do sistema e o respetivo dimensionamento, abrangendo os dois estágios do conversor e os seus circuitos de controlo e proteção. O Capítulo 4 dedica-se à aquisição e processamento dos sinais elétricos, onde se detalham os métodos de medição de tensão e corrente na carga, bem como os mecanismos de proteção. No Capítulo 5 são apresentados os modos de operação do sistema, juntamente com os resultados obtidos, incluindo a análise das componentes harmónicas, do fator de ciclo e da eficiência. Por fim, o Capítulo 6 sintetiza as principais conclusões do trabalho e propõe linhas de desenvolvimento futuro.

## 2 – ESTADO DA ARTE

### 2.1 O Conversor DC-AC

Um conversor DC-AC, ou inversor, é um dispositivo utilizado para converter energia elétrica de corrente contínua em corrente alternada, permitindo assim a utilização de fontes de energia como baterias ou painéis solares em aplicações que exigem corrente alternada [1].

Apresenta-se na Figura 2.1 um esquema bloco onde se representa a fonte de energia elétrica (neste caso uma bateria), e um bloco com um conversor DC-AC que converte a tensão DC em tensão alternada AC, e uma carga. Este sistema é por exemplo amplamente utilizado em aplicações residenciais e iluminação de edifícios. A forma da onda de saída é idealmente uma tensão sinusoidal, no entanto, devido ao processo de conversão, essa onda ainda contém algumas harmônicas.

Este tipo de configuração é também utilizado em aplicações portáteis ou em emergências, garantindo uma fonte de energia fiável quando a rede elétrica não se encontra disponível.

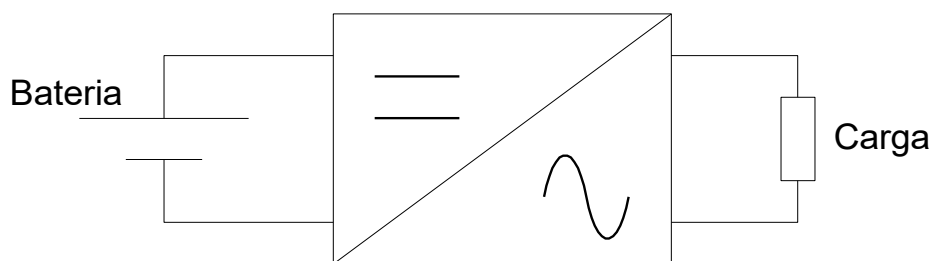


Figura 2. 1– Sistema de um conversor DC-AC alimentado por uma bateria.

Os conversores DC-AC podem ser classificados em dois tipos principais: de um estágio e de dois estágios. Os conversores de um estágio, conforme ilustrado na Figura 2.2, realizam a conversão de corrente contínua (DC) para corrente alternada (AC) num único estágio. Neste caso, a tensão de entrada é aplicada ao ondulador de 50 Hz e é elevada por um transformador. Estes sistemas são mais simples, têm menor custo e são geralmente mais compactos, mas podem apresentar menor eficiência em aplicações que exigem maior flexibilidade na tensão de entrada ou saída.

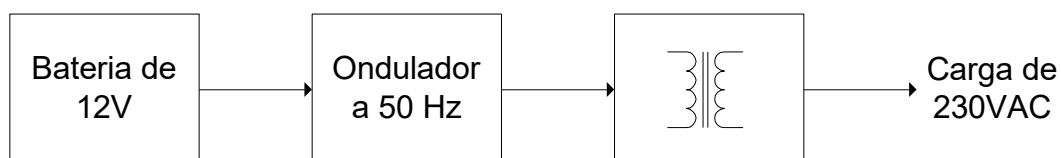


Figura 2. 2 – Esquema bloco de um conversor de um estágio.

O conversor de um estágio deve ser dimensionado para suportar a potência de pico exigida em determinados intervalos do ciclo da tensão alternada, nomeadamente entre  $\pi/2$  e  $3/4\pi$  radianos, o que corresponde a períodos específicos de cada ciclo de 10 milissegundos,

conforme ilustrado na Figura 2.3. Nestes instantes, de acordo com a equação 1, a potência instantânea atinge o dobro do valor da potência eficaz, o que significa que a corrente também atinge o seu valor de pico.

$$P = \frac{V^2}{R} \quad (1)$$

Nesta condição, a corrente de pico, ao ser amplificada pela relação de transformação do transformador, é refletida no lado de entrada do conversor, originando um aumento das perdas por efeito de Joule (aquecimento nos condutores). Assim, é essencial considerar este comportamento no dimensionamento do conversor, para garantir um funcionamento seguro e eficiente.

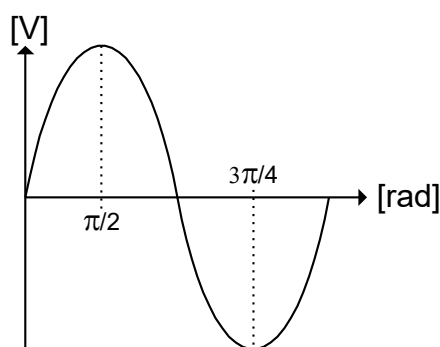


Figura 2. 3 – Representação dos momentos de potência de pico num período.

Por outro lado, os conversores de dois estágios diferem dos de um estágio, pois utilizam uma abordagem mais complexa, composta por dois processos distintos, conforme ilustrado na Figura 2.4. No primeiro estágio, a tensão DC é inicialmente convertida para uma tensão DC mais elevada, antes de ser convertida em AC no segundo estágio. Esta configuração permite uma maior flexibilidade na gestão das tensões de entrada e saída, oferecendo um desempenho superior em termos de eficiência em aplicações que exigem um controlo mais preciso da conversão, embora com maior complexidade e custo em comparação com os conversores de um estágio.

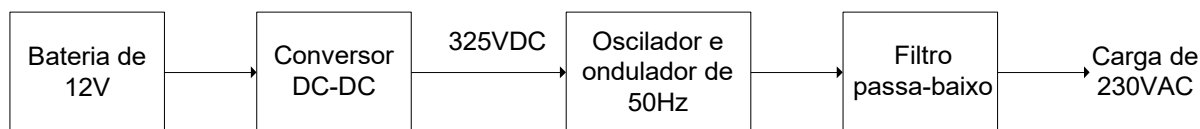


Figura 2. 4 – Esquema bloco de um conversor de dois estágios.

A configuração do conversor de dois estágios indicada na Figura 2.4 oferece maior flexibilidade e eficiência em aplicações com variação na tensão de entrada, como sistemas alimentados por painéis solares ou baterias. O primeiro estágio eleva a tensão de entrada por intermédio de um circuito de alta frequência. A tensão retificada e filtrada é aplicada ao segundo estágio, que converte a tensão contínua em alternada, variando a duração do

impulso de uma onda quadrada com a frequência constante, chamado de PWM ou *Pulse-Width Modulation*, descrito mais adiante.

Nesta topologia, existe um condensador de filtragem à saída da retificação do primeiro estágio. Durante os picos de potência aplicados à carga, a corrente é extraída deste condensador, conforme abordado no capítulo 3. Para isso, o condensador deve ser dimensionado para que ele tenha a energia necessária em  $\pi/2$  e em  $3/4\pi$  radianos, conforme a Figura 2.3, mantendo assim o primeiro estágio num regime de funcionamento quase constante. Consequentemente, a entrada terá também uma corrente quase constante, o que reduz os picos de corrente na entrada e as perdas daí decorrentes.

Neste tipo de topologia, durante os picos de potência aplicados à carga, a corrente necessária é extraída do condensador de filtragem após a retificação realizada no primeiro estágio. O dimensionamento do condensador é importante para garantir que ele forneça a energia necessária durante os picos de corrente em  $\pi/2$  e em  $3/4\pi$  radianos.

Os conversores de dois estágios destacam-se em aplicações que requerem uma tensão de saída estável e com baixo conteúdo harmónico, enquanto os de um estágio são mais indicados para aplicações simples e de menor custo, onde essas características não são críticas [2].

Com base nos requisitos do sistema, procede-se de seguida à análise das possíveis configurações para o primeiro estágio de conversão, o qual tem como principal função elevar a tensão contínua da fonte. Serão exploradas diferentes topologias adequadas a esta finalidade, de modo a fundamentar a escolha mais apropriada para o conversor a desenvolver.

## 2.2 O primeiro estágio

A elevação da tensão de entrada pode ser realizada por vários tipos de circuitos; o mais simples está representado na Figura 2.5 a) e é conhecido por conversor elevador ou *boost*. Neste circuito, a energia é inicialmente armazenada no campo magnético de uma bobina L, gerada por uma corrente crescente durante a condução do interruptor Q, neste caso, um transistor MOSFET. Esta corrente, dada pela Equação 2, é conhecida como corrente de magnetização do núcleo da bobina. A bobina armazena energia durante um determinado tempo (tempo de condução do interruptor Q) e liberta-a no tempo seguinte (tempo em que o interruptor Q se encontra ao corte) [3].

$$I_D = \frac{V_{CC}}{L} \cdot t_{ON} \quad (2)$$

Considerando que o núcleo da bobina é constituído por material ferromagnético, é essencial garantir que o valor médio da tensão aos seus terminais seja nulo ao longo de um ciclo de funcionamento. Caso contrário, o núcleo poderá entrar em saturação magnética devido à acumulação de fluxo magnético residual, o que compromete a eficiência do circuito. Assim, o tempo de carga ou magnetização é definido pela largura do impulso aplicado ao MOSFET ( $t_{on}$ ), e o tempo de desmagnetização ocorre durante o restante tempo do período ( $t_{off}$ ), quando o interruptor está desligado e a energia armazenada é transferida para o campo eletrostático de um condensador C da Figura 2.5 a).

A tensão na bobina durante esta fase de desmagnetização é descrita pela Equação 3, sendo fundamental para assegurar que a energia acumulada é totalmente transferida e o núcleo da bobina é desmagnetizado corretamente.

$$V_{CC} \cdot t_{on} = V_L \cdot t_{desmagnetização} \quad (3)$$

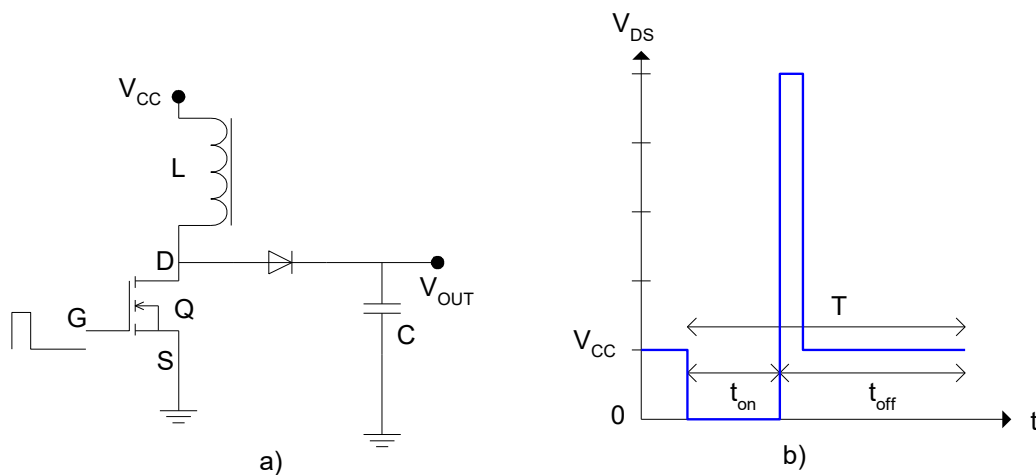


Figura 2. 5 – Circuito elevador em a). Forma de onda do circuito em b).

O uso de um transformador em vez de uma simples bobina traz várias vantagens, entre as quais se destaca a possibilidade de utilizar transístores com menor resistência de condução  $R_{DS_{ON}}$ , contribuindo para uma maior eficiência do conversor. Isto deve-se ao facto de o primário do transformador poder ser dimensionado para uma tensão inferior, o que reduz as exigências sobre a tensão de bloqueio  $V_{DS}$  do MOSFET. Transístores com menor  $V_{DS}$  máximo apresentam, em geral, um  $R_{DS_{ON}}$  mais baixo. Além disso, ao contrário dos conversores com apenas uma bobina, nos quais a tensão durante a desmagnetização pode atingir picos muito elevados, o transformador permite controlar esses picos de forma mais eficaz, protegendo os componentes e melhorando a fiabilidade do sistema. Adicionalmente, quando necessário, o transformador oferece isolamento galvânico entre a entrada e a saída do circuito, aumentando a segurança e permitindo a separação eléctrica entre diferentes partes do sistema.

Existem diversas topologias com transformador, que se descrevem a seguir.

## 2.2.1 Forward Converter

No conversor *forward* apresentado na Figura 2.6, o interruptor  $Q_1$  é colocado em série com o primário do transformador, modulando assim a tensão no primário do transformador e a energia é transferida do primário para o secundário durante o tempo de condução do MOSFET. O transformador é usado para elevar ou baixar a tensão, e quando necessário, pode fornecer também isolamento galvânico entre a tensão de entrada e saída [3].

Quando é aplicada uma tensão ao primário do transformador por intermédio do transistor  $Q_1$  da Figura 2.6 a), a corrente de magnetização aumenta linearmente de acordo com a equação 2. Esta corrente circula no MOSFET durante o período  $t_{on}$ . A tensão no secundário do transformador é igual à tensão do primário multiplicada pela relação de transformação conforme a equação 4. Assim, o transformador tem como principal função adaptar o nível de tensão à carga, podendo elevá-lo ou reduzi-lo conforme a relação de espiras.

$$V_S = V_P \cdot \frac{N_S}{N_P} \quad (4)$$

Durante o tempo de condução do interruptor  $Q_1$  (período  $t_{on}$ ), a tensão  $V_P$  é aplicada ao primário, e a corrente de magnetização no núcleo do transformador cresce linearmente de acordo com a Equação 2. Simultaneamente, ocorre a transferência direta de energia para o secundário, através do acoplamento magnético. A corrente induzida no secundário flui pelo diodo  $D_2$  e magnetiza a bobina de saída  $L_O$ , que armazena parte dessa energia no seu campo magnético. Este mecanismo permite que a energia seja transferida apenas durante o tempo em que o transistor  $Q_1$  está ligado, distinguindo o conversor *forward* de outras topologias como o *flyback*, onde a energia é transferida durante a desmagnetização.

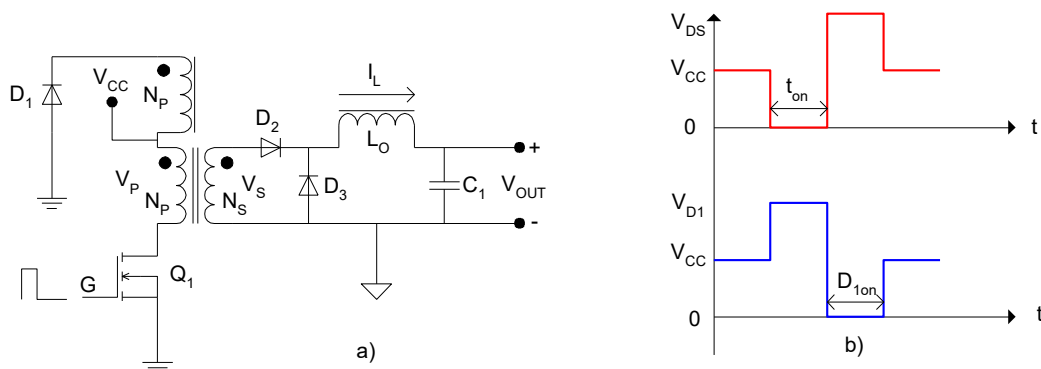


Figura 2. 6 – Circuito *forward* com um transistor e um transformador com ponto intermédio em a). Formas de onda do circuito em b).

No fim do período  $t_{on}$  (tempo de condução de  $Q_1$ ), o transistor MOSFET  $Q_1$  desliga-se e o diodo  $D_2$  passa ao corte, interrompendo a condução de corrente no secundário. Neste

momento, inicia-se a fase de desmagnetização do núcleo do transformador. A energia magnética ainda armazenada no núcleo é devolvida à fonte de alimentação através do diodo  $D_1$ , durante  $D_{ton}$  (tempo de condução de  $D_1$ ), conforme ilustrado na Figura 2.6 b).

Apesar do corte da corrente no secundário, a tensão de saída não é interrompida subitamente. Durante o  $t_{on}$ , a corrente do secundário do transformador flui através do diodo  $D_2$  e magnetiza a bobina de saída  $L_O$ , que atua como um filtro passa-baixo e armazena energia no seu campo magnético. Quando o transistor  $Q_1$  se desliga e  $D_2$  passa ao corte, a bobina  $L_O$  mantém a continuidade da corrente fornecida à carga, descarregando a energia acumulada na bobina  $L_O$  através do diodo  $D_3$ , que se torna diretamente polarizado nesta fase.

Desta forma, a bobina  $L_O$  assegura uma entrega contínua de energia à carga durante todo o ciclo, reduzindo a ondulação da corrente e contribuindo para uma tensão de saída mais estável. O seu papel é, portanto, essencial tanto na filtragem como na transferência controlada de energia entre os ciclos de condução e bloqueio do transistor  $Q_1$  [3].

É importante notar que, devido à transferência direta de energia durante a condução do transistor  $Q_1$ , um curto-circuito na saída do conversor *forward* pode provocar a circulação de uma corrente excessiva pelo enrolamento secundário, que se reflete imediatamente no enrolamento primário. Como consequência, o transistor  $Q_1$  fica diretamente sujeito a essa corrente elevada enquanto conduz, o que pode provocar a sua destruição caso não existam proteções adequadas no circuito.

A Figura 2.7 apresenta uma nova versão do circuito *forward*, que se distingue por utilizar um transformador com um primário sem ponto intermédio. Ao contrário da configuração indicada na Figura 2.6, onde a desmagnetização do transformador é realizada através do diodo  $D_1$  e exige um enrolamento com ponto intermédio, a topologia indicada na Figura 2.7 dispensa essa exigência estrutural.

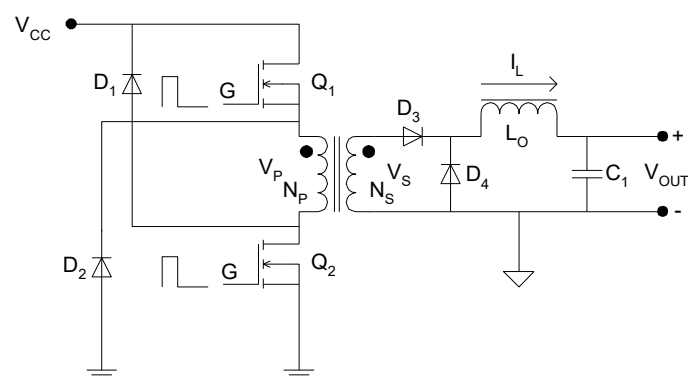


Figura 2. 7 – Conversor com dois transístores.

A topologia indicada na Figura 2.7 traz implicações práticas relevantes consoante a gama de tensões de entrada. Em aplicações com tensões mais baixas, o circuito da Figura 2.6 continua

a ser vantajoso, pois requer apenas um transistor, resultando em menos perdas por condução, dado que só é contabilizado um  $R_{DS(ON)}$ . Por outro lado, quando se trabalha com tensões de entrada mais elevadas e correntes menores, o circuito da Figura 2.7 revela-se mais favorável. A utilização de dois transistores em série no caminho do primário permite dividir a tensão aplicada entre ambos, reduzindo as exigências individuais de tensão ( $V_{DS}$ ) para cada transistor. Esta divisão da tensão facilita ainda o projeto do transformador, que já não precisa de um ponto intermédio.

Considerando o circuito da Figura 2.7, durante a fase de desmagnetização, a polaridade da tensão no primário ( $V_P$ ) inverte-se. Esta inversão força os díodos  $D_1$  e  $D_2$  a entrarem em condução, devolvendo a energia armazenada no núcleo ao circuito de alimentação. Este processo assegura a reposição adequada das condições iniciais do transformador e contribui para o correto funcionamento do conversor.

A Figura 2.8 apresenta uma topologia em *Push-Pull*. Este circuito utiliza dois transistores,  $Q_1$  e  $Q_2$ , que criam uma tensão pulsada no primário do transformador durante dois meios ciclos alternados. Os dois transistores devem gerar fluxos iguais e opostos no primário do transformador, assegurando que a tensão aplicada ao primário seja alternada de forma eficiente. Os sinais de comando dos transistores  $Q_1$  e  $Q_2$ ,  $G_1$  e  $G_2$  respetivamente, representam os sinais aplicados às gates dos transistores  $Q_1$  e  $Q_2$ , e são semelhantes à tensão induzida no primário do transformador. O sinal  $V_S$  representa a forma de onda à saída do secundário do transformador.

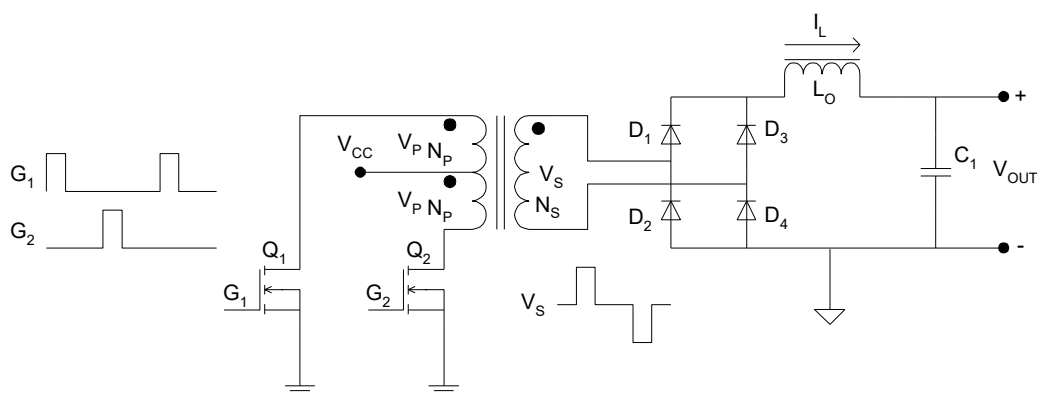


Figura 2. 8 – Conversor Push-Pull.

Considerando o circuito da Figura 2.8, e na situação do transistor  $Q_1$  à condução, os díodos  $D_1$  e  $D_4$  são polarizados diretamente, fechando o circuito através da bobina  $L_0$ , o que resulta na corrente  $I_L$ . Quando o transistor  $Q_2$  está ligado, os díodos  $D_2$  e  $D_3$  são polarizados diretamente, permitindo a circulação da corrente  $I_L$  no mesmo sentido da corrente gerada anteriormente [3]. A bobina  $L_0$  desempenha um papel fundamental, semelhante às bobinas nos circuitos das Figuras 2.6 e 2.7, funcionando como filtro e armazenando energia durante os períodos de condução dos transistores.

É importante destacar que, para evitar a condução simultânea dos transístores, o fator de ciclo aplicado aos sinais de controlo deve ser mantido abaixo de 50%. Isto assegura que não haja sobrecarga nos transístores e previne curto-circuitos no primário do transformador.

A Figura 2.9 apresenta a topologia em meia ponte (half-bridge), também baseada na utilização de um transformador. Tal como na configuração Push-Pull, os dois transístores  $Q_1$  e  $Q_2$  comutam alternadamente, sendo o fator de ciclo de cada um inferior a 50%, de forma a evitar condução simultânea [3].

Quando o transístor  $Q_1$  está à condução, os díodos  $D_1$  e  $D_4$  conduzem, enquanto que, durante a condução de  $Q_2$ , são os díodos  $D_2$  e  $D_3$  que estabelecem o caminho da corrente no secundário. O circuito do primário fecha-se através dos condensadores  $C_1$  e  $C_2$ , que equilibram o ponto médio da tensão de alimentação e garantem que a tensão aplicada ao primário do transformador oscile simetricamente em torno desse ponto médio.

A tensão  $V_S$  obtida no secundário apresenta uma forma de onda semelhante à do circuito *Push-Pull* e é posteriormente retificada pela ponte de díodos formada por  $D_1$  a  $D_4$ . Uma das principais características desta topologia é que a amplitude da tensão aplicada ao primário do transformador corresponde a aproximadamente metade da tensão da alimentação, o que permite a utilização de transístores MOSFET com um menor VDS.

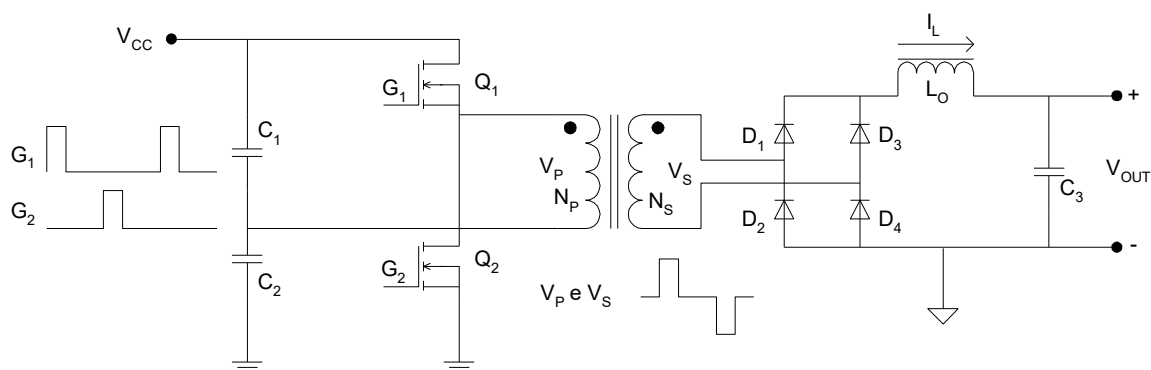


Figura 2. 9 – Conversor em meia ponte.

Se for utilizada a ponte de transístores representada na Figura 2.10, é possível aplicar ao primário do transformador uma amplitude igual à tensão de alimentação, isto é, o dobro da amplitude obtida com o circuito da Figura 2.9. Este aumento de amplitude traduz-se num acréscimo da potência transferida, uma vez que, para a mesma carga, duplicar a tensão implica quadruplicar a potência, de acordo com a equação 1.

Considerando o circuito da Figura 2.10, para um correto funcionamento, os transístores  $Q_1$ ,  $Q_2$ ,  $Q_3$  e  $Q_4$  comutam aos pares:  $Q_1$  com  $Q_4$  e  $Q_2$  com  $Q_3$ . Esta configuração cria uma tensão alternada no primário, com uma tensão de pico igual à tensão de alimentação. No secundário,

os diodos  $D_1$  e  $D_4$  conduzem em simultâneo durante uma metade do ciclo, enquanto  $D_2$  e  $D_3$  conduzem na outra metade, assegurando a retificação da tensão  $V_S$  representada na figura.

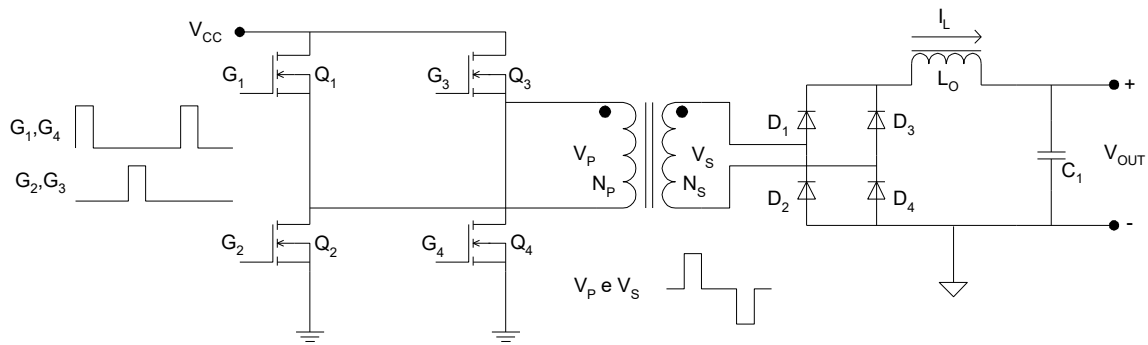


Figura 2. 10 – Conversor em ponte.

Tal como nas topologias das Figuras 2.8 e 2.9, o fator de ciclo aplicado aos transístores  $Q_1$ ,  $Q_2$ ,  $Q_3$  e  $Q_4$  do circuito da figura 2.10 deve ser inferior a 50% para evitar condução simultânea entre os pares e garantir a desmagnetização adequada do transformador. A forma de onda  $V_S$  no secundário é semelhante à dos circuitos anteriores, sendo retificada e posteriormente filtrada para alimentar a carga.

## 2.2.2 Flyback Converter

Na Figura 2.11, apresenta-se o circuito do conversor *flyback*. Este circuito é baseado num transformador onde o transístor  $Q_1$  está ligado durante um tempo  $t_{on}$ , durante o qual o diodo  $D_2$  está inversamente polarizado. Durante esse período, a corrente no primário aumenta e magnetiza o núcleo do transformador.

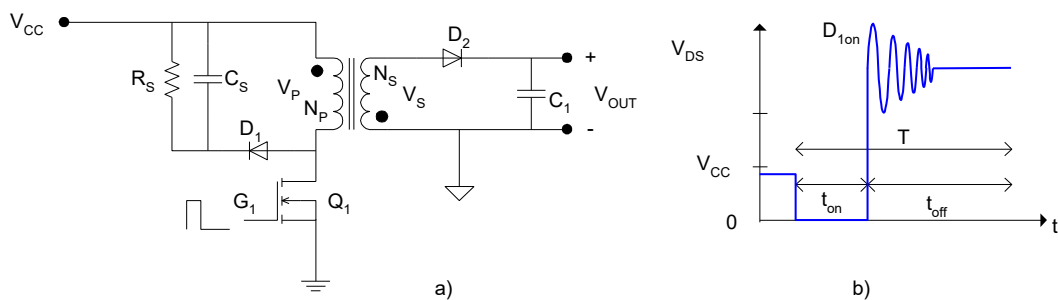


Figura 2. 11 - Conversor *flyback* com snubber passivo em a). Forma de onda VDS em b).

Considerando o circuito da Figura 2.11, após tempo de condução de  $Q_1$  ( $t_{on}$ ), a corrente aplicada ao transformador continua a circular no mesmo sentido e induz uma tensão oposta à que foi inicialmente aplicada. Uma parte da energia armazenada é transferida à carga através do diodo  $D_2$  ( $D_{t_{on}}$ ), que agora está polarizado diretamente. Outra parte da energia permanece ainda disponível no primário devido à indutância de fuga do transformador, conforme representado na Figura 2.12 [3].

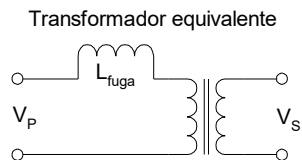


Figura 2. 12 – Representação da indutância de fuga no primário de um transformador.

A energia armazenada na indutância de fuga pode gerar uma diferença de potencial suficientemente alta para danificar o transístor  $Q_1$  quando este passa ao corte. A Figura 2.11 a) apresenta uma solução possível para proteger o transístor, utilizando um circuito *snubber* constituído por  $R_S$ ,  $C_S$  e  $D_1$ .

Observa-se na Figura 2.11 b) que, após o  $t_{on}$ , surge uma onda oscilante amortecida, que põe o díodo  $D_1$  à condução. Durante este processo, uma parte da energia é dissipada pela resistência  $R_S$ , e a tensão no primário é limitada pelo condensador  $C_S$ . Desta forma, o valor de VDS aplicado ao transístor  $Q_1$  é mitigado, evitando danos devido ao excesso de tensão.

Este circuito é particularmente usado em aplicações de baixa potência. Contudo, em potências elevadas, o circuito *snubber* começa a dissipar uma quantidade excessiva de energia, o que pode tornar-se ineficiente e exigir mais espaço para dissipadores de calor e resistências volumosas.

Para solucionar este problema, apresentam-se algumas soluções representadas nas Figuras 2.13, 2.14 e 2.15, com as formas de onda semelhantes à figura 2.11 b).

O circuito apresentado na Figura 2.13 assemelha-se ao circuito da Figura 2.6 a). Apesar de ambos terem a capacidade de lidar com a componente da indutância de fugas por intermédio do díodo  $D_1$ , o primário ligado ao transístor  $Q_1$  possui ainda uma indutância residual capaz de produzir picos de tensão indesejados [3].

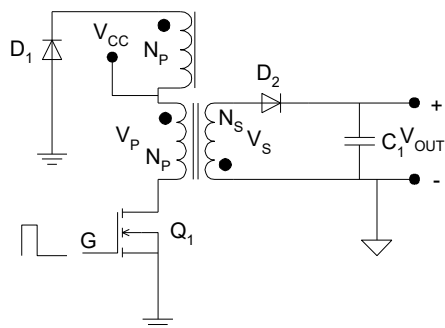


Figura 2. 13 – Conversor com *snubber* regenerativo.

Uma solução para o circuito da Figura 2.13 consiste em implementar um transístor e um díodo em cada extremidade do primário do transformador como apresentado na Figura 2.14 [3].

O circuito da Figura 2.14 possui a vantagem de utilizar apenas um enrolamento primário, mas apresenta a desvantagem de utilizar dois transístores em série,  $Q_1$  e  $Q_2$ , o que, devido à soma das suas resistências  $R_{DS_{ON}}$ , resulta num aumento das perdas.

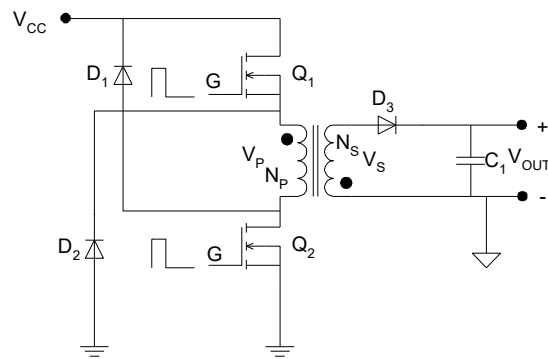


Figura 2. 14 – Conversor com dois transístores e *snubber* regenerativo.

Considerando a Figura 2.14, a tensão  $V_{DS}$  de cada interruptor é limitada ao valor de  $V_{CC}$  pelos díodos  $D_1$  e  $D_2$ .

Os interruptores  $Q_1$  e  $Q_2$  dos circuitos das Figuras 2.13 e 2.14 devem funcionar com o fator de ciclo limitado a 50%. O circuito de desmagnetização impõe um limite de tensão no primário, igual a  $V_{CC}$ , e aplica-se a equação 3 onde  $V_L$  corresponde a  $V_P$ . Como a tensão do primário está sempre limitada ao valor de  $V_{CC}$ , no limite,  $t_{on}$  é igual a  $t_{off}$ .

O circuito da Figura 2.15 apresenta uma solução com um transístor  $Q_2$  (NMOS) ligado ao primário do transformador e um transístor  $Q_1$  (PMOS) ligado ao *snubber* regenerativo com condensador [1]. O díodo  $D_1$  foi incluído na figura para explicitar o díodo intrínseco do MOSFET  $Q_1$ . Após  $t_{on}$  (tempo de condução de  $Q_2$ ), é adicionado um tempo morto,  $Q_1$  (PMOS) entra à condução e liga o condensador  $C_S$  em paralelo com o primário do transformador. Durante o tempo morto,  $D_1$  conduz e fecha o circuito através de  $C_S$ . Quando  $Q_1$  entra à condução, forma-se um circuito ressonante paralelo com a indutância de fuga do transformador, reduzindo assim o tempo de subida da tensão e, conseqüentemente, limitando a amplitude do pico produzido. A oscilação amortecida resulta numa troca de energia entre o condensador e a indutância de fuga, transferindo a energia restante para o secundário do transformador. Além disso, as perdas de condução no díodo  $D_2$  são menores, contribuindo assim para melhorar a eficiência geral. A frequência de oscilação entre o condensador  $C_S$  e a indutância de fuga é dada pela equação 5.

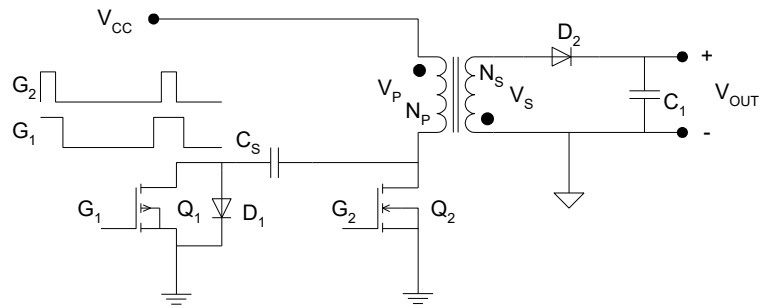


Figura 2. 15 – Conversor com *snubber* regenerativo por condensador.

$$f = \frac{1}{2\pi\sqrt{L_{fuga} \cdot C_s}} \quad (5)$$

No dimensionamento de um conversor *flyback*, deve-se levar em conta a indutância do primário, a relação de espiras entre o primário e o secundário, a tensão de alimentação e a energia aplicada ao primário, conforme indicado na equação 6. A tensão no secundário é dada pela equação 4.

$$E = \frac{1}{2}L_p I_p^2 \quad (6)$$

Para se obter o cálculo da potência aplicada ao primário, utiliza-se a equação 7.

$$P = \frac{1/2 L_p I_p^2}{T} \quad (7)$$

Com base nas equações 2, 6 e 7, deduz-se a equação 8.

$$P = \frac{1}{2}L_p \left( \frac{V_{CC}}{L_p} t_{on} \right)^2 \frac{1}{T} = \frac{(V_{CC} \cdot t_{on})^2}{2T \cdot L_p} \quad (8)$$

Considerando a equação 7, verifica-se que a potência varia em função do quadrado da corrente, e o transformador deve ser capaz funcionar com as correntes elevadas observada na Figura 2.16, sem chegar à saturação. Isso consegue-se com a escolha de materiais de baixa permeabilidade, como núcleos de ferrite, e a inclusão de um entreferro, um pequeno intervalo de ar no meio do núcleo [3].

Considerando os circuitos *flyback* aqui apresentados, a energia armazenada é transferida durante a desmagnetização quando o transístor está ao corte, possuindo a vantagem de o circuito suportar um curto-circuito na saída.

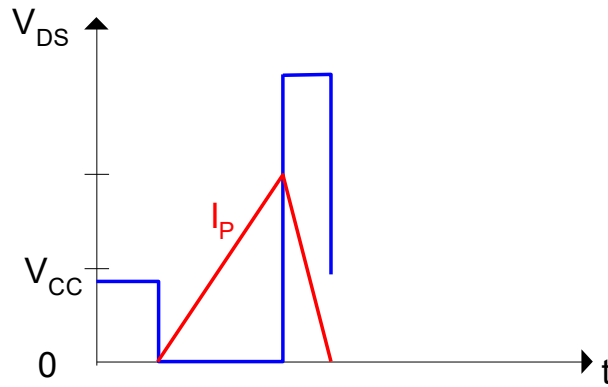


Figura 2. 16 – Tensão e corrente no primário do transformador.

### 2.3 O segundo estágio

O segundo estágio do conversor DC-AC em estudo (Figura 2.17), consiste em produzir uma tensão alternada sinusoidal com uma determinada amplitude e frequência, com base numa tensão DC proveniente da saída do primeiro estágio.

A conversão da tensão contínua do primeiro estágio em alternada sinusoidal é realizada por um circuito comutado, baseado em dois transístores em meia ponte, ou quatro transístores em ponte, controlados por sinais PWM.

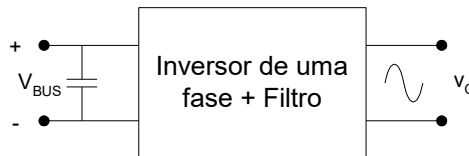


Figura 2. 17 – Conversor DC-AC monofásico.

$$v_o = V_{BUS}(2 \cdot \delta - 1) \quad (9)$$

Na Figura 2.18 é apresentada a topologia com dois transístores em meia ponte. Neste circuito, os transístores  $Q_1$  e  $Q_2$  comutam alternadamente. À saída, está presente um filtro passa-baixo composto por  $L_1$  e  $C_3$ , cuja função é eliminar as harmónicas do sinal PWM, permitindo obter a onda fundamental desejada.

A utilização de uma tensão simétrica é necessária para que o ponto médio da meia ponte oscile entre valores positivos e negativos relativamente à referência, permitindo gerar uma tensão alternada centrada em zero volts à saída.

No entanto, a utilização de uma tensão simétrica implica o aumento da complexidade do primeiro estágio, bem como a necessidade de transístores MOSFET capazes de suportar tensões mais elevadas. Como já foi referido anteriormente, transístores que suportam tensões

mais elevadas tendem a apresentar um valor de  $R_{DS_{ON}}$  mais elevado, o que contribui para o aumento das perdas por condução e comutação.

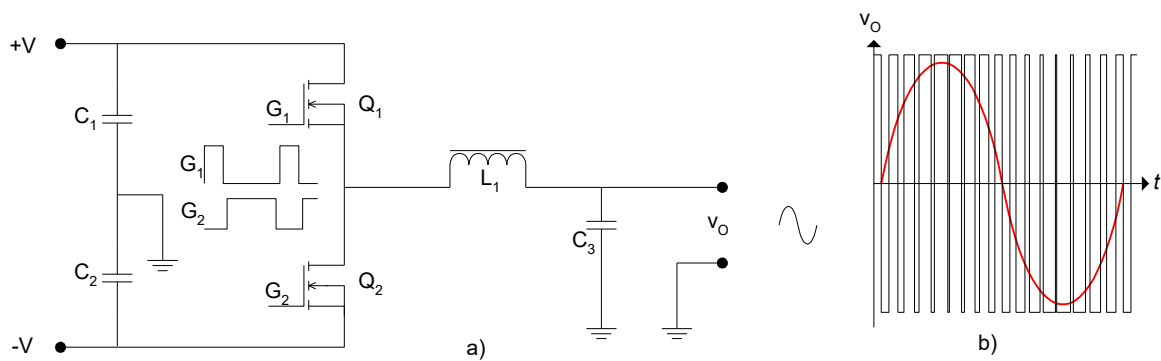


Figura 2. 18 – Conversor DC-AC com alimentação simétrica em a). Formas de onda em b).

A Figura 2.19 apresenta as componentes espectrais da tensão de saída distribuídas por uma banda larga. No entanto, o objetivo é extrair apenas a componente fundamental de 50 Hz [4]. Para esse efeito, recorre-se a um filtro passa-baixo constituído pela bobina  $L_1$  e pelo condensador  $C_3$ , conforme representado na Figura 2.18 a). Na Figura 2.18 b), observa-se o sinal PWM à saída da ponte, juntamente com a envolvente sinusoidal resultante a vermelho, evidenciando a modulação da tensão de saída para a obtenção da onda desejada.

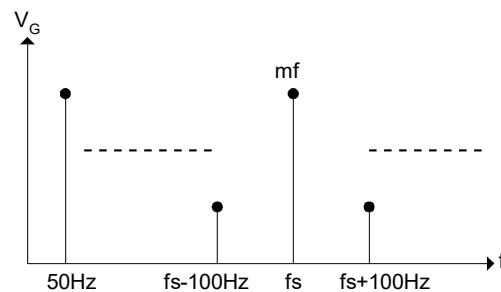


Figura 2. 19 – Componentes espectrais.

Quando ocorre a modulação de um sinal, são geradas frequências laterais em torno da portadora. Na Figura 2.19, "mf" representa a frequência do sinal da portadora do sinal modulador de 50 Hz, e as frequências laterais estão dispostas ao seu redor [6]. Essas frequências laterais são uma consequência direta da modulação. A frequência do sinal modulador, que é de 50 Hz, corresponde à frequência da onda fundamental desejada à saída do filtro. Após a filtragem, obtém-se uma onda de 50 Hz, que é o sinal de saída do conversor DC-AC. O objetivo do filtro passa-baixo é eliminar todas as frequências superiores a 50 Hz, permitindo que apenas a componente fundamental de 50 Hz, que coincide com a frequência do sinal modulador, seja mantida.

A Figura 2.20 apresenta o filtro com a carga ligada à saída, sendo que esta pode ter uma natureza complexa.

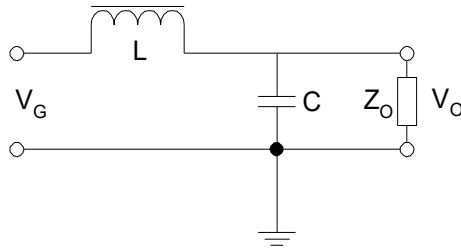


Figura 2. 20 – Filtro passa-baixo.

Dependo da carga ligada à saída do inversor ou conversor DC-AC, a carga  $Z_O$  pode assumir uma gama de valores, desde a carga máxima ( $Z_O$  menor) até ao circuito aberto ou sem carga. Quando a saída está em vazio (sem carga), a impedância vista pela saída do circuito pode ser calculada pela equação 10. Observa-se que a impedância é baixa à frequência de ressonância, que é determinada pela equação 5. Assim, torna-se necessário dimensionar o circuito de forma que a frequência de ressonância esteja fora das componentes espectrais geradas pelos transístores.

$$Z = sL + \frac{1}{sC} = j\omega L - j\frac{1}{\omega C} \quad (10)$$

A colocação de uma carga na saída do filtro altera as suas características, e a sua impedância passa a ser calculada pela equação 11.

$$Z = sL + Z_O // \frac{1}{sC} = sL + \frac{Z_O \cdot \frac{1}{sC}}{Z_O + \frac{1}{sC}} \quad (11)$$

$$Z = \frac{Z_O \cdot s^2 \cdot C \cdot L + Z_O + sL}{Z_O \cdot sC + 1} = \frac{C \cdot Z_O \cdot L \cdot \omega^2 + Z_O + jL \cdot \omega}{jC \cdot Z_O \cdot \omega + 1}$$

A função de transferência do filtro passa-baixo é dada pela equação 12. A partir desta equação, é possível obter o seu ganho e o seu desfasamento em função da frequência.

$$H(s) = \frac{V_O(s)}{V_G(s)} = \frac{\frac{Z_O \cdot \frac{1}{sC}}{Z_O + \frac{1}{sC}}}{sL + \frac{Z_O \cdot \frac{1}{sC}}{Z_O + \frac{1}{sC}}} = \frac{Z_O}{Z_O \cdot s^2 C \cdot L + Z_O + sL} \quad (12)$$

Como já foi mencionado, o circuito da Figura 2.18 a) apresenta um inconveniente. Para o mitigar, pode-se reduzir a tensão  $V_{DS}$ , o que permite a utilização de transístores MOSFET com um valor de  $R_{DS_{ON}}$  mais baixo, diminuindo assim as perdas por condução.

A Figura 2.21 ilustra uma alternativa que resolve esse problema. Embora a topologia continue a ser uma ponte de quatro transístores, os transístores  $Q_1$  e  $Q_2$  operam a alta frequência com

modulação PWM, enquanto os transístores  $Q_3$  e  $Q_4$  comutam à frequência da rede, isto é, 50 Hz. Esta abordagem tira partido do facto de que, quanto menor for a frequência de comutação, menores serão as perdas associadas. Assim, comutando os transístores  $Q_3$  e  $Q_4$  a 50 Hz, minimizam-se significativamente as perdas por comutação neste braço do circuito.

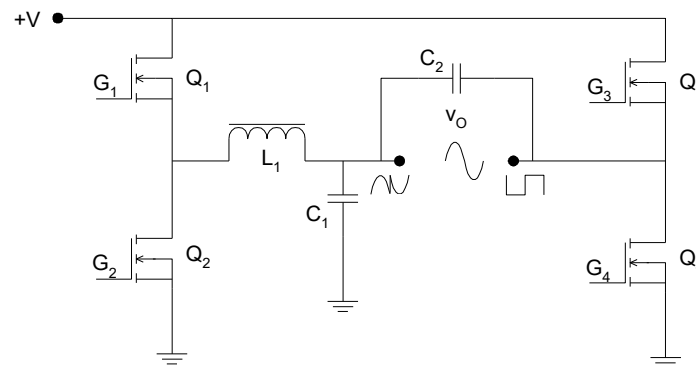


Figura 2. 21 – Conversor DC-AC com alimentação simples.

A saída  $V_o$  sinusoidal de 50Hz corresponde à diferença entre o sinal de saída do filtro passa-baixo em  $C_1$  e o sinal de saída do braço direito [5].

### 2.3.1 Geração dos sinais de controlo

A variação da duração de um impulso periódico é designada por modulação de largura de impulso, tal como mencionado anteriormente, mais conhecida como *Pulse-Width Modulation* (PWM). Embora existam diversos métodos para gerar um sinal PWM, neste projeto serão abordados três: o método com um comparador, com um contador e com um flip-flop D.

A Figura 2.22 a) ilustra um circuito típico para a geração de um sinal PWM. Este é composto por um amplificador de erro, um comparador, um gerador de onda em dente de serra ou triangular e uma tensão de referência. O amplificador de erro recebe uma amostra da tensão de saída, amplifica o erro entre esta tensão e a tensão de referência, e aplica o sinal resultante ao comparador, produzindo o sinal PWM ilustrado na Figura 2.22 b).

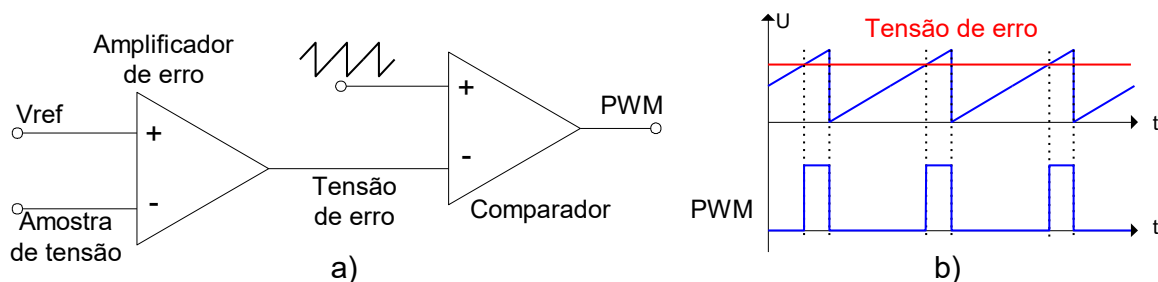


Figura 2. 22 – Geração de um sinal PWM com um comparador.

A Figura 2.23 ilustra outro método para gerar um sinal com largura de impulso variável. Neste caso, a duração e o período do impulso são controlados através de um contador. A frequência de clock, juntamente com o número de bits do contador, determina o período do impulso. O

valor programado no registo define o intervalo de contagem correspondente à duração do impulso.

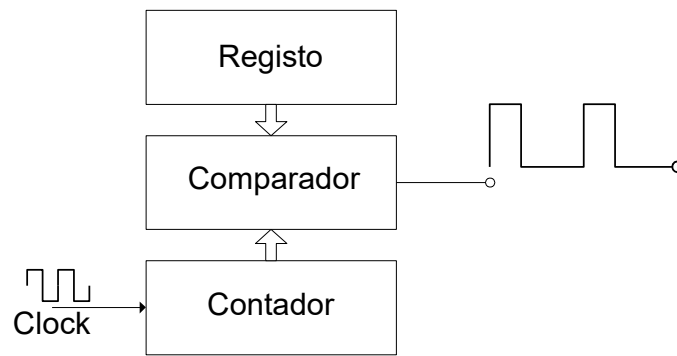


Figura 2. 23 – Geração de um sinal PWM com um contador.

Este método é amplamente utilizado em sistema embebidos, uma vez que estes incluem periféricos específicos para a geração de PWM baseados em contadores. Estes periféricos permitem configurar a frequência do sinal PWM, o valor de comparação e gerar interrupções para sincronização com outras tarefas do sistema [7].

A resolução do circuito que se reflete na resolução do sinal PWM é dada pela equação 13, onde  $n$  representa o número de bits do contador e  $T$  representa o período do sinal PWM. A resolução corresponde ao período do *clock*.

$$Resolução = T \cdot \frac{1}{2^n} \quad (13)$$

A Figura 2.24 a) ilustra um circuito para a geração de PWM utilizando um flip-flop D e um comparador analógico. Neste método, parte-se de um sinal de *clock* com um ciclo de trabalho fixo. O comparador analógico gera o sinal de controlo para o flip-flop D com base numa tensão de controlo e numa referência, enquanto o flip-flop D divide a frequência do sinal de *clock* gerado. A saída do flip-flop alterna entre os estados lógico alto e baixo a cada transição do *clock*, resultando num PWM com a frequência ajustada.

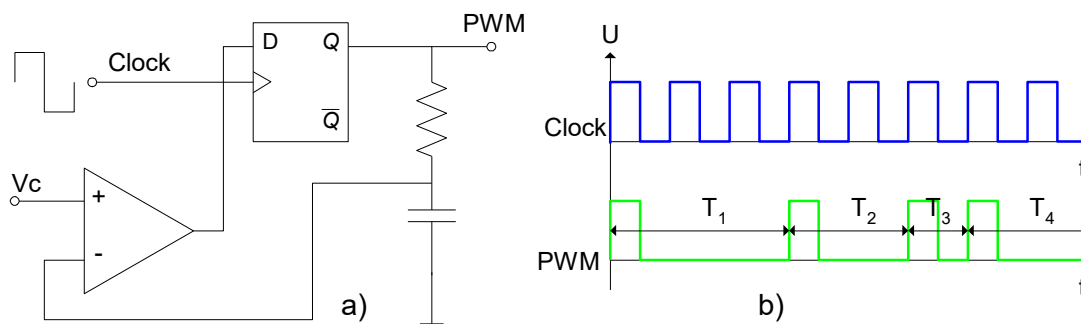


Figura 2. 24 – Geração de um sinal PWM com modulação por divisão de frequência em a). Diagrama temporal em b).

A Figura 2.24 b) apresenta o diagrama temporal correspondente ao funcionamento do circuito. O sinal PWM gerado mantém o tempo em estado alto constante, enquanto o período total ( $T$ )

varia. No período  $T_1$ , o valor do período é maior e resulta num tempo em estado baixo mais longo e, conseqüentemente, numa tensão média mais baixa. No período  $T_2$ , o período diminui, o que reduz o tempo em estado baixo e aumenta a tensão média. Durante o período  $T_3$ , o período reduz-se novamente, encurtando ainda mais o tempo desligado e aumentando a tensão média. Por fim, no período  $T_4$ , o período aumenta, prolongando o tempo em estado baixo e reduzindo a tensão média [8].

### 2.3.2 Funcionamento com painel solar fotovoltaico

Durante o desenvolvimento de um dispositivo alimentado por um sistema solar, é essencial analisar as características das células fotovoltaicas [9]. Elas baseiam-se no comportamento de um semicondutor, que funciona como uma fonte de corrente quando expostas à radiação solar. A Figura 2.25 ilustra o funcionamento da célula fotovoltaica. A tensão do gerador de corrente é limitada pelo diodo, e apresenta uma resistência interna  $R_i$  em série, de baixo valor. Este circuito tem uma característica típica, semelhante à apresentada na Figura 2.25.

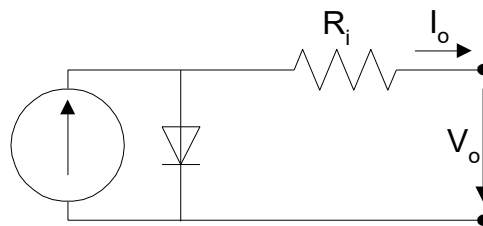


Figura 2. 25 – Modelo simplificado de uma célula fotovoltaica.

Quando a célula é exposta a uma luz solar, mas sem carga, não há corrente a circular, e a tensão limitada pelo diodo atinge o seu valor máximo. Em caso de curto-circuito, a tensão cai sobre  $R_i$ , a saída reduz-se a zero e a corrente  $I_o$  atinge o seu valor máximo.

Na Figura 2.26 observa-se ainda a existência de um ponto de máxima potência, que corresponde ao ponto ideal de funcionamento.

A utilização de um sistema fotovoltaico incapaz de extrair a máxima potência resulta no desperdício da energia disponível no painel solar.

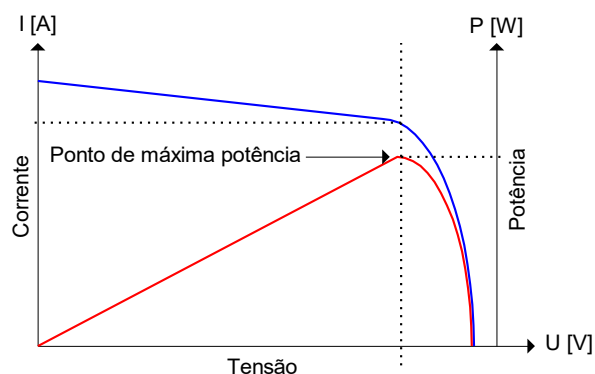


Figura 2. 26 – Características de uma célula fotovoltaica.

A determinação do ponto ideal de funcionamento das células fotovoltaicas é realizada por um algoritmo executado num microcontrolador, normalmente designado por MPPT (Maximum Power Point Tracking).

Existem diversos algoritmos para alcançar o ponto de máxima potência, sendo um deles o *Perturb and Observe*. Este algoritmo varia um dos parâmetros, tensão ou corrente, verifica a potência gerada e compara-a com a leitura anterior. Com base nessa comparação, ele decide em que sentido deve prosseguir até alcançar o pico da curva vermelha [9].

O conversor DC-AC em estudo requer um algoritmo mais robusto, capaz de determinar, em tempo real, o valor exato da tensão em função da corrente do painel solar.

Na Figura 2.27 apresentam-se as curvas de potência da irradiação solar por  $m^2$  de superfície. Aqui, é possível comparar o ponto de máxima potência com vários níveis de intensidade solar, representados pelo vetor de Poynting. Na física, o vetor de Poynting é um vetor que indica a direção e propagação de uma onda, e corresponde à potência total transportada pela onda por unidade de área.

O valor máximo da potência de irradiação solar da Figura 2.27,  $1000W/m^2$ , foi estabelecido em 1931 pela Comissão Internacional de Iluminação e corresponde à radiação solar máxima num dia sem nuvens, incidente numa superfície perpendicular aos raios solares ao nível do mar.

Tal como se observa na Figura 2.26, à direita do ponto de máxima potência, uma pequena variação de tensão produz uma grande variação de potência. À esquerda do ponto de máxima potência, uma pequena variação de corrente provoca uma grande variação de potência.

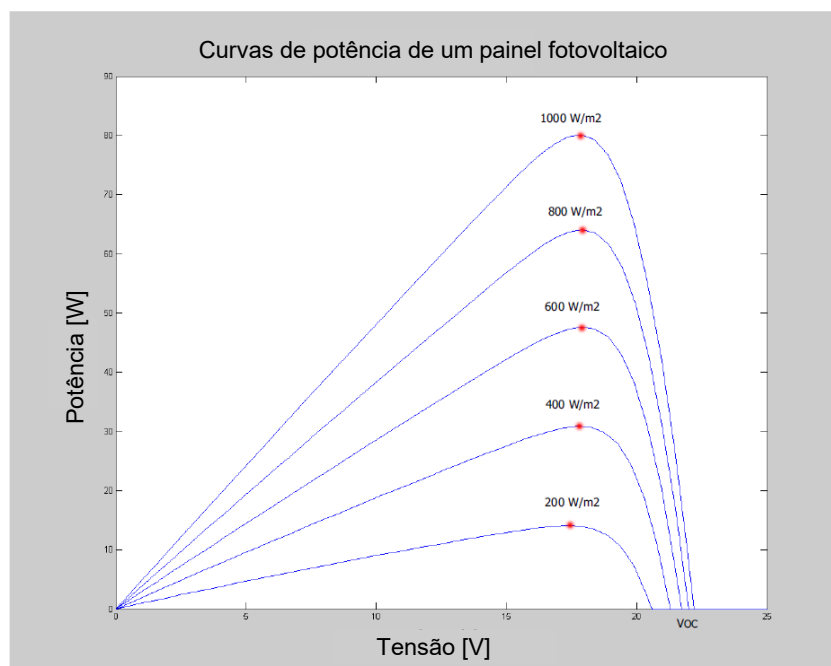


Figura 2. 27 – Curvas de potência. [Adaptado de DS00001521A - Microchip Technology Inc.,2013].

Pela análise das Figuras 2.26 e 2.27, é possível implementar um algoritmo de cálculo robusto que relacione as três grandezas: tensão, corrente e potência.

Sabendo que a tensão de uma fonte de tensão cai com o aumento da corrente, o regulador MPPT definirá um valor mínimo da tensão do painel solar, que coincidirá com o seu valor de máxima potência.

## **2.4 Diagnóstico do Sinal**

A maioria dos sinais encontrados em sistemas eletrônicos são analógicos, como a intensidade da luz, a tensão ou a corrente que variam com o tempo, a temperatura, entre outros. Para que esses sinais possam ser processados, é necessário convertê-los para um formato discreto.

A conversão analógica-digital (ADC) e a conversão digital-analógica (DAC) são processos que permitem a interação dos processadores com os sinais analógicos.

A informação digital difere da informação contínua ou analógica em dois aspectos importantes: o sinal é amostrado e quantificado. Ambos os processos impõem limitações à quantidade de informação que um sinal digital pode conter, além de determinar a quantidade de informação perdida no processo de conversão.

### **2.4.1 Amostragem**

Por definição, a amostragem é um processo simples que consiste na recolha de amostras de um sinal contínuo, de forma a permitir a sua reconstrução fiel do sinal original. Em outras palavras, a amostragem transforma um sinal contínuo num sinal discreto no domínio do tempo.

A onda representada na Figura 2.28 é composta por um número limitado de amostras, que são suficientes para representar e reconstruir o sinal de origem. Estas amostras contêm informações sobre a amplitude, a fase e a frequência do sinal contínuo.

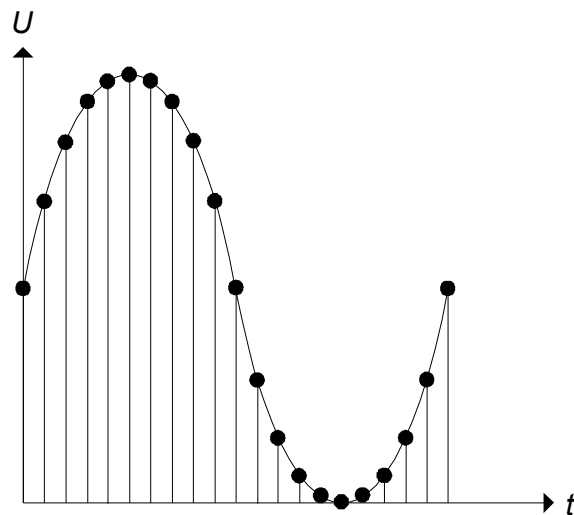


Figura 2. 28 – Amostragem de uma onda sinusoidal com componente contínua.

O número mínimo de amostras necessário é definido pelo teorema de amostragem de Nyquist-Shannon, que estabelece que são requeridas, no mínimo, duas amostras por ciclo de um sinal. Ou seja, a frequência de amostragem deve ser, no mínimo, igual ao dobro da frequência máxima presente no sinal a ser amostrado. Este critério garante que o sinal original possa ser corretamente reconstruído a partir das suas amostras [10].

Para satisfazer este requisito e evitar o fenômeno de *aliasing* — que corresponde à sobreposição de espectros e à consequente distorção da informação —, é indispensável utilizar um filtro passa-baixo antes da conversão analógica-digital. Este filtro, designado por filtro *anti-aliasing*, limita a largura de banda do sinal de entrada, garantindo que nenhuma componente de frequência superior à metade da frequência de amostragem (frequência de Nyquist) atinja o conversor. O dimensionamento do filtro *anti-aliasing* será abordado posteriormente.

### 2.4.2 Quantificação

A quantificação é o processo pelo qual os valores contínuos de um sinal analógico são convertidos em valores discretos, permitindo a sua representação digital. Este processo ocorre após a amostragem e envolve a atribuição de níveis de quantificação, que são os valores possíveis dentro de um intervalo finito [10].

Os valores de quantificação são determinados pelos valores de decisão, que, geralmente se encontram no ponto médio entre dois valores consecutivos de quantificação. Estes valores de decisão determinam o nível mais adequado a atribuir a cada valor do sinal.

Durante este processo, surge o erro de quantificação, que é a diferença entre o valor contínuo original e o valor quantificado. Este erro é inevitável e resulta da aproximação do sinal contínuo aos níveis discretos. O seu valor depende da resolução do conversor analógico-digital (ADC), e é menor quando se utilizam mais níveis de quantificação.

### 2.4.3 Conversão Analógica-Digital

O conversor analógico-digital (ADC) tem como função gerar um valor binário que representa a amplitude de um sinal analógico. As suas características são, em grande medida, semelhantes às de um conversor digital-analógico (DAC), sendo a resolução uma das principais, definida pelo número de bits da saída binária [11].

Nos conversores ADC, destaca-se também o tempo de conversão, que depende do tipo de conversor utilizado. Neste contexto, serão analisados três tipos: o conversor de comparadores paralelos, ilustrado na Figura 2.29; o conversor de dupla rampa, na Figura 2.30; e o conversor de aproximações sucessivas, representado na Figura 2.31.

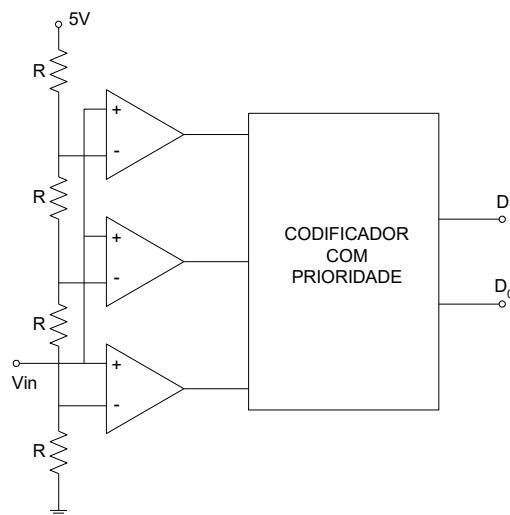


Figura 2. 29 – Conversor FLASH ou de comparadores paralelos.

O conversor de comparadores paralelos, ilustrado na Figura 2.29 e normalmente conhecido como FLASH, utiliza um divisor de tensão ligado às entradas de cada comparador. Os valores de tensão fornecidos pelo divisor resistivo correspondem aos valores de decisão que determinam o nível de quantificação [11].

Quando a tensão de entrada  $V_{in}$  excede o valor de decisão de um comparador, a saída desse comparador assume o nível lógico alto. Se  $V_{in}$  atinge o valor máximo, todos os comparadores apresentam saída com nível lógico alto. O codificador de prioridade converte estas saídas na representação binária do sinal analógico de entrada.

A principal vantagem deste tipo de conversor é a sua elevada velocidade, limitada apenas pelo tempo de propagação dos componentes utilizados. Contudo, a sua principal desvantagem é a necessidade de um grande número de componentes, o que aumenta a complexidade e o custo do circuito.

Devido à sua elevada resolução e baixo custo, o conversor ADC de dupla rampa, ilustrado na Figura 2.30 a), é amplamente utilizado em multímetros digitais [11].

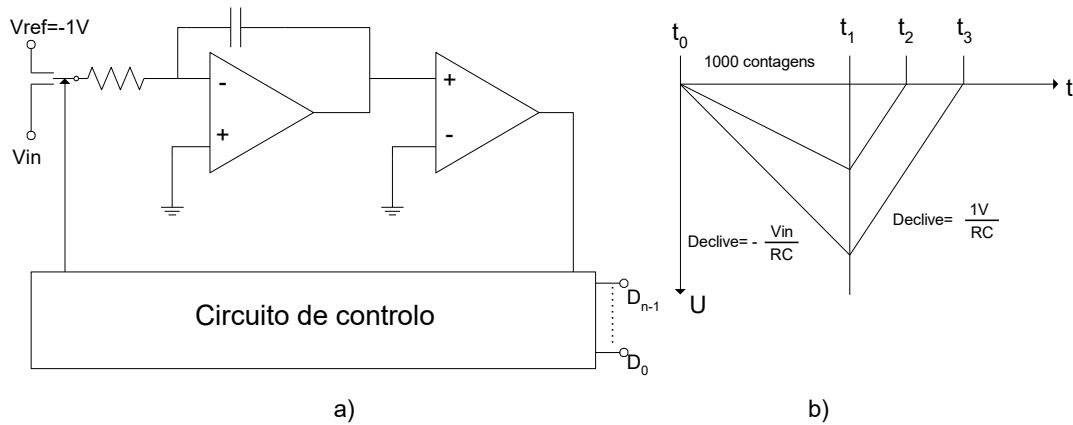


Figura 2. 30 – Conversor de dupla rampa.

No conversor de dupla rampa, no início da conversão, os contadores são inicializados a zero, e a entrada do integrador é ligada ao  $V_{in}$ . Assumindo que a tensão de entrada é positiva, a tensão na saída do integrador começa a diminuir durante um intervalo de tempo fixo, equivalente a 1000 ciclos de *clock*, representado como  $t_1$  na Figura 2.30 b). Após  $t_1$ , o contador é reiniciado, e a entrada do integrador é conectada a uma tensão de referência de  $-1\text{ V}$ . Nesse momento, a saída do integrador começa a aumentar.

Quando a tensão de saída do integrador atinge zero volt, a saída do comparador comuta e regista o valor do contador. Esse valor corresponde ao resultado da conversão.

Embora este tipo de conversor apresente a vantagem de alta resolução, a sua principal desvantagem é a baixa velocidade de conversão.

O conversor de aproximações sucessivas, ilustrado na Figura 2.31, oferece uma excelente relação entre resolução e complexidade. Este tipo de conversor armazena uma amostra do sinal de entrada no módulo *Sample & Hold* (S&H) e realiza a conversão com base no peso de cada bit [11].

De forma simplificada, pode-se afirmar que o tempo de conversão é aproximadamente igual a dois mais o número de bits multiplicado pelo período do *clock* [11].

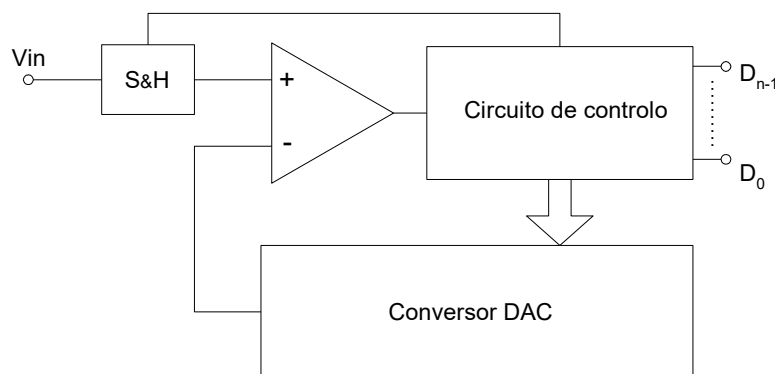


Figura 2. 31 – Conversor de aproximações sucessivas (SAR).

Após o armazenamento da amostra, o circuito de controlo ativa o bit mais significativo e aplica-o ao conversor DAC. A tensão de saída do DAC é então comparada com a amostra para

decidir se o bit é mantido ou desativado: caso a tensão do DAC seja superior à amostra, o bit é desativado; caso seja inferior, o bit é mantido.

Este processo é repetido sequencialmente com os restantes bits, até ao último bit. O resultado da conversão corresponde sempre ao valor mais próximo por defeito. Consequentemente, o erro médio de quantificação é igual a metade da resolução do conversor.

#### 2.4.4 Transformada de Fourier Discreta

A transformada de Fourier é o resultado do contributo de Jean Baptiste Joseph Fourier e permite analisar um sinal no domínio da frequência [12].

A Figura 2.32 ilustra o seguimento do sinal, desde a sua discretização até ao cálculo da DFT. O sinal contínuo de entrada é amostrado e convertido num sinal discreto. Neste projeto, a análise no domínio da frequência será realizada a partir de um sinal discreto e finito.

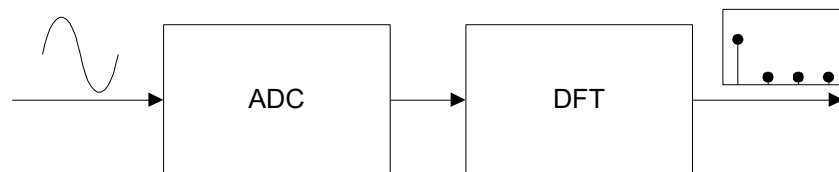


Figura 2. 32 – Diagrama de discretização e processamento de sinal.

Para se calcular as componentes espectrais de um sinal amostrado, utiliza-se a equação 14.

$$X(k) = \sum_{n=0}^{N-1} x(n)e^{-\frac{2\pi}{N}knj} \quad (14)$$

A decomposição do sinal nas suas componentes reais e imaginárias é efetuada com as equações 15, onde o cosseno representa o eixo direto e o seno o eixo em quadratura. Nesta equação,  $N$  representa o número de amostras,  $k$  representa cada uma das amostras da transformada discreta de Fourier e o  $n$  refere-se a cada uma das amostras do sinal amostrado.

$$\begin{aligned} Re(k) &= \sum_{n=0}^{N-1} x(n) \cdot \cos\left(\frac{2\pi \cdot k \cdot n}{N}\right) \\ Im(k) &= \sum_{n=0}^{N-1} x(n) \cdot \sin\left(\frac{2\pi \cdot k \cdot n}{N}\right) \end{aligned} \quad (15)$$

Como exemplo de cálculo, será utilizada a Figura 2.33, que representa uma onda sinusoidal com uma amplitude de 3 volts e uma componente contínua de 1 volt, discretizada com duas amostras por ciclo.

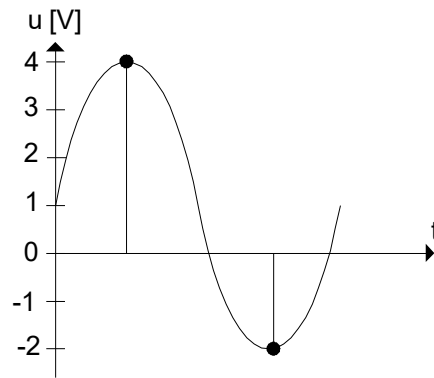


Figura 2. 33 – Discretização de uma onda sinusoidal.

Como o sinal amostrado é constituído por duas amostras, a transformada de Fourier fornece apenas duas componentes harmónicas: a componente contínua e a fundamental. A demonstração é apresentada através do cálculo 16.

$$\begin{aligned}
 X(0) &= \sum_{n=0}^1 x(n)e^{-j\frac{2\pi}{2}\cdot 0\cdot n} \\
 X(0) &= 4e^{-j\frac{2\pi}{2}\cdot 0\cdot 0} - 2e^{-j\frac{2\pi}{2}\cdot 0\cdot 1} = 2 \\
 X(1) &= \sum_{n=0}^1 x(n)e^{-j\frac{2\pi}{2}\cdot 1\cdot n} \\
 X(1) &= 4e^{-j\frac{2\pi}{2}\cdot 1\cdot 0} - 2e^{-j\frac{2\pi}{2}\cdot 1\cdot 1} = 6
 \end{aligned} \tag{16}$$

Em  $X(0)$  e  $X(1)$  obtêm-se os coeficientes de cada componente espectral. Para calcular a respetiva amplitude, deve-se dividir o valor pelo número de amostras. Desta forma, confirma-se que o valor da componente contínua em  $X(0)$  é igual a 1 V e da amplitude da onda fundamental em  $X(1)$  é igual a 3V.

### 3 - IMPLEMENTAÇÃO E DIMENSIONAMENTO

O projeto do conversor DC-AC desenvolvido é composto por dois estágios, realizando uma dupla conversão. O primeiro estágio utiliza dois circuitos *flyback* desfasados 180 graus, responsáveis pela elevação da tensão contínua até ao valor desejado. O segundo estágio consiste numa ponte de transístores, que converte a tensão contínua em alternada sinusoidal.

O sistema é totalmente dependente de um microcontrolador, que gera todos os sinais de controlo, realiza o processamento de dados, executa o algoritmo MPPT, efetua a aquisição e o processamento de sinal, estabelece a comunicação com a aplicação em ambiente Windows e controla o *display* LCD.

A Figura 3.1 apresenta o circuito completo na forma de um esquema de blocos. No interior do processador, encontram-se dois módulos PWM responsáveis pela geração dos sinais necessários para cada um dos dois estágios.

Estes módulos de hardware são configurados durante a inicialização do microcontrolador e funcionam de forma autónoma. O módulo PWM, responsável pela geração da onda sinusoidal, requer o acesso a uma tabela armazenada na memória, de forma a obter as respetivas amostras.

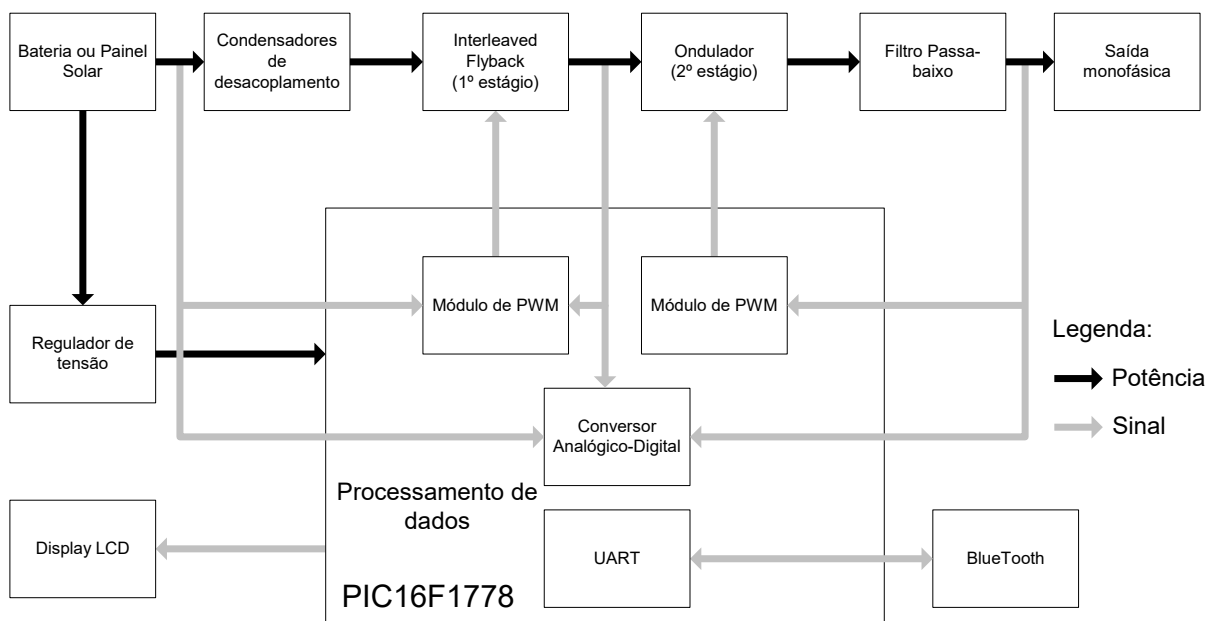


Figura 3. 1 – Esquema bloco.

O circuito foi projetado para operar com uma alimentação de 12V, permitindo uma variação da tensão de entrada entre 11V e 20V. Para alimentar o microcontrolador e os restantes circuitos, foram implementados três reguladores de tensão representados na Figura 3.2: o MCP16331 e dois 7805.

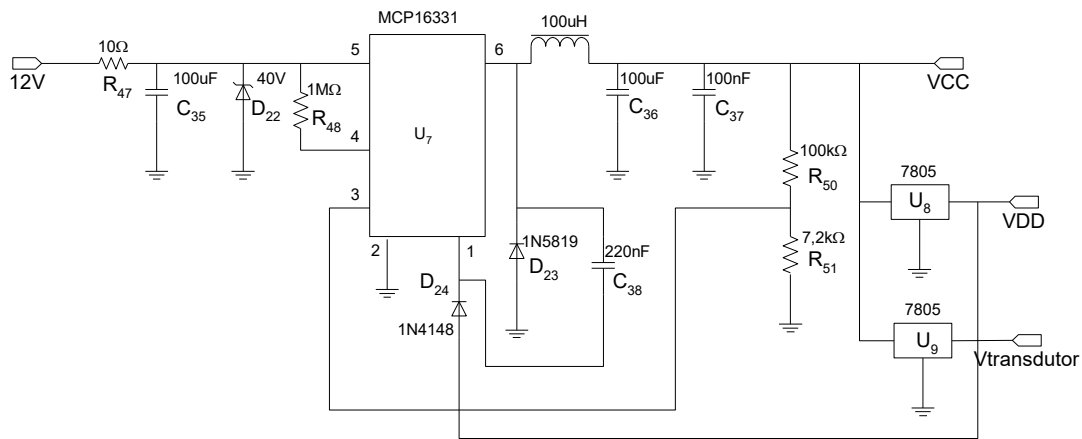


Figura 3. 2– Fonte de alimentação do circuito.

O regulador de tensão 7805 é linear e fornece uma tensão fixa de saída de 5V. Por sua vez, o regulador de tensão MCP16331 é do tipo PWM, e a sua tensão de saída é calculada de acordo com a equação 17. À exceção das resistências  $R_{47}$ ,  $R_{50}$ ,  $R_{51}$  e do díodo  $D_{22}$ , os restantes componentes são recomendados pelo fabricante.

A resistência  $R_{47}$ , de carvão, funciona como fusível caso a tensão de entrada exceda a tensão suportada pelo díodo  $D_{22}$ .

$$V_{CC} = \frac{0,8 \cdot (R_{50} + 1)}{R_{51}} = \frac{0,8 \cdot (100k\Omega + 1)}{7,2k\Omega} = 11,11V \quad (17)$$

O projeto utiliza o microcontrolador PIC16F1778 da Microchip. Embora seja um microcontrolador de 8 bits, ele apresenta um elevado nível de integração, e está equipado com diversos periféricos adequados à implementação de circuitos complexos baseados em PWM. Este microcontrolador é responsável pela geração de todos os sinais de controlo, bem como pela comunicação com o display e com a aplicação via Bluetooth.

O esquema das ligações do microcontrolador encontra-se representado na Figura 3.3.

Para reduzir o número de pinos utilizados, a comunicação com o display é realizada em modo de quatro bits. A intensidade da luz de fundo do display pode ser ajustada automaticamente pelo microcontrolador através do pino RC1 e da resistência  $R_{41}$  (C) da Figura 3.3.

A comunicação com o módulo Bluetooth é feita através do UART do microcontrolador, e opera a uma velocidade de 9600 Baud. Para diminuir o consumo de energia, o microcontrolador pode, através do transístor  $Q_{11}$  (D) da Figura 3.3, decidir ligar ou desligar a alimentação do módulo Bluetooth conforme necessário.

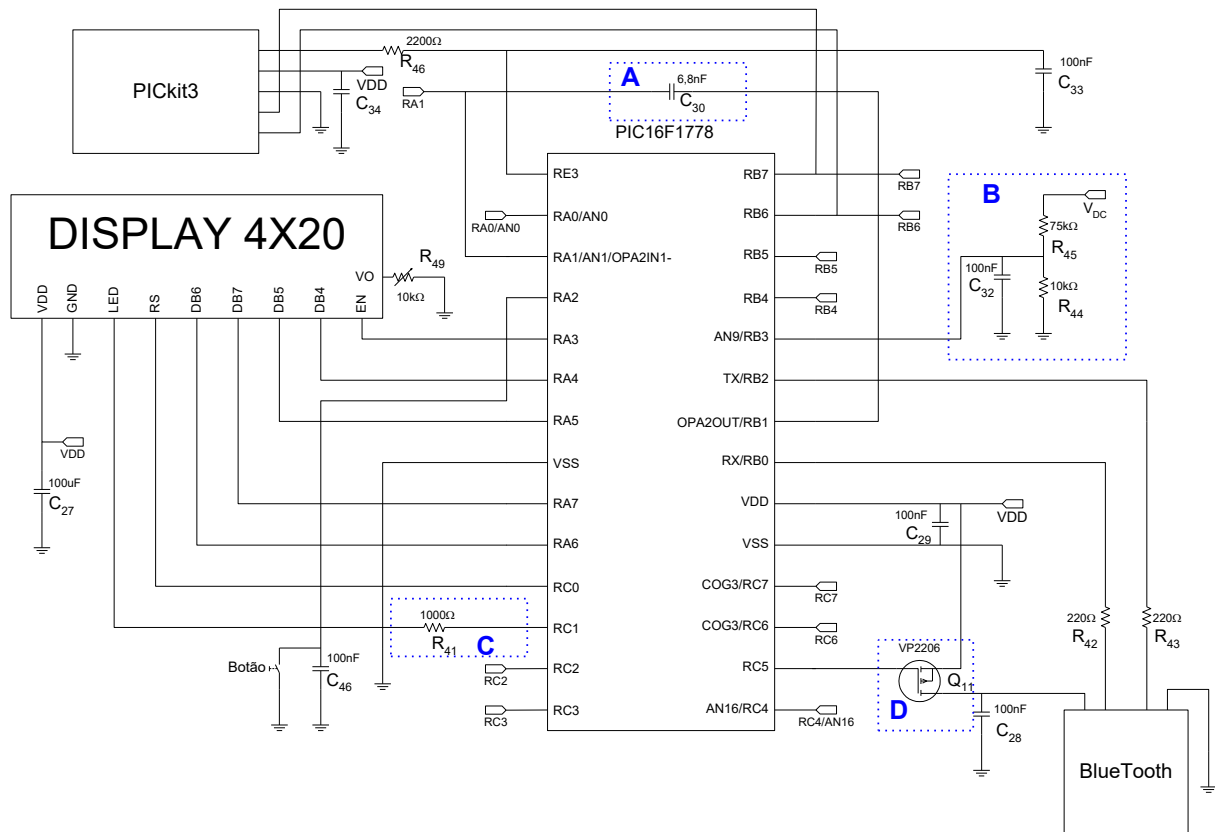


Figura 3. 3 – Esquema de ligações do microcontrolador.

Existe ainda uma entrada de um botão de pressão ligada ao pino RA2, que permite alternar entre os ecrãs do display e ativar o módulo Bluetooth, possibilitando assim a comunicação com a aplicação.

Os pinos RB4 a RB7 são utilizados para controlar os transístores do primeiro estágio, enquanto os pinos RC2, RC3, RC6 e RC7 são responsáveis pelo controlo dos transístores do segundo estágio.

### 3.1 O primeiro estágio

No presente projeto, é necessário elevar a tensão dos 12 V até aos 330 V. Para este efeito, o circuito da Figura 2.5 não é adequado. O elevado pico de tensão aos terminais da bobina implicaria a utilização de um MOSFET com um VDS acima dos 350 V. Um MOSFET com o VDS de 400 V tem um  $R_{DS\text{ON}}$  aproximado de 0,5  $\Omega$  e um MOSFET com o VDS de 75 V tem um  $R_{DS\text{ON}}$  de alguns miliohm. Neste estágio, a corrente atinge picos superiores a 10 A; por isso, um transístor com  $R_{DS\text{ON}}$  igual a 0,5  $\Omega$  produziria quedas de tensão no MOSFET superiores a 5 V e causaria perdas demasiado elevadas.

Assim, para implementar o primeiro estágio da Figura 3.1, foram adotadas as topologias apresentadas nas Figuras 2.13 e 2.15, obtendo-se assim o circuito da Figura 3.4. Este circuito está ligado ao microcontrolador da Figura 3.3 e contém dois conversores *flyback* desfasados 180 graus. O sinal para os transístores é enviado através de um *driver* TC4468, que amplifica

a tensão de saída do microcontrolador, aumenta a corrente e, conseqüentemente, diminui tempo de comutação dos MOSFET.

Quando os MOSFET são desligados, parte da energia armazenada na indutância de fugas é devolvida à alimentação pelos díodos  $D_5$  e  $D_6$  (A) da Figura 3.4, enquanto a restante energia resulta numa oscilação amortecida, a qual é determinada pelo valor da indutância e pela capacidade do *snubber* regenerativo (B) da Figura 3.4, composto por dois conjuntos de três condensadores de 22 nF cada.

A comutação no primário dos transformadores é realizada pelos transístores NMOS  $Q_1$  e  $Q_3$ . O *snubber* regenerativo capacitivo (B), da Figura 3.4, é acionado pelos transístores PMOS  $Q_2$  e  $Q_4$ . Os respetivos sinais de controlo são descritos posteriormente.

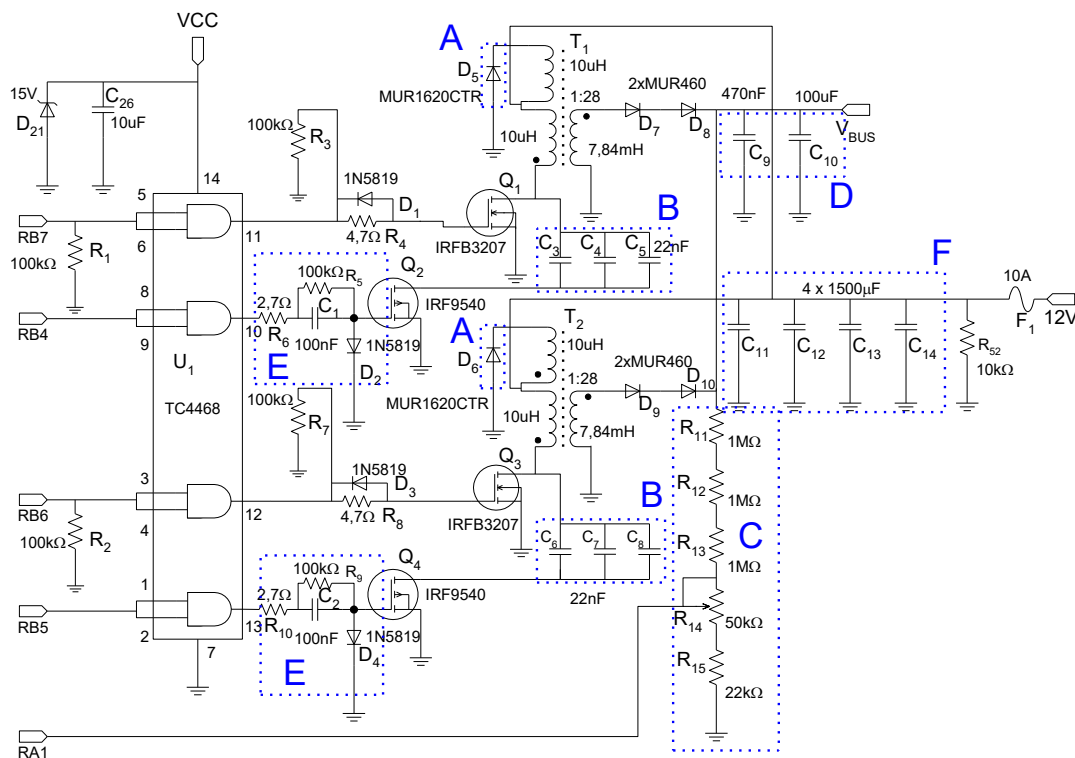


Figura 3. 4 – Esquema do primeiro estágio.

A malha de resistências  $R_{11}$  a  $R_{15}$  (C), da Figura 3.4, forma um divisor de tensão utilizado para fornecer uma amostra da tensão de saída ao conversor analógico-digital e ao amplificador de erro dentro do microcontrolador. A amostra de tensão é obtida pela equação 18.

$$V_{RA1} = V_{BUS} \cdot \frac{R_{14} + R_{15}}{R_{11} + R_{12} + R_{13} + R_{14} + R_{15}} = V_{BUS} \cdot \frac{R_{14} + 22k\Omega}{R_{14} + 3022k\Omega} \quad (18)$$

### 3.1.1 Geração dos sinais de controlo e regulação

O microcontrolador é constituído por vários módulos autónomos, que podem ser usados na implementação de circuitos lógicos ou lineares, nomeadamente circuitos PWM de 10 ou 16 bits, geradores de rampa, células lógicas configuráveis, amplificadores operacionais,

comparadores analógicos e circuitos de saídas complementares com geração de tempos mortos.

O circuito da Figura 3.5 é caso prático disso. Apesar da sua complexidade, ele gera os sinais de comutação dos transístores de potência e dos transístores do *snubber* ativo. A regulação do sinal PWM baseia-se em duas tensões distintas: a amostra da tensão contínua de saída  $V_{BUS}$  e a amostra da tensão de alimentação.

O DAC1, apresentado na Figura 3.5, contém o valor que determina a tensão de saída  $V_{BUS}$  da Figura 3.4. O amplificador de erro OPA2 utiliza externamente um condensador ligado entre a saída e a entrada inversora. Este condensador, identificado como  $C_{30}$  (A) na Figura 3.3, é utilizado como integrador. A tensão de erro é aplicada ao comparador CMP1 da Figura 3.5, que determina a largura do impulso em função da rampa gerada em PRG1.

A tensão contínua de entrada é aplicada ao comparador CMP2 da Figura 3.5, onde é comparada com a tensão do DAC2. O resultado desta comparação determina o período do impulso, tal como explicado na Figura 2.24.

Tem-se assim dois tipos de PWM, a regulação da largura do impulso e a regulação do período.

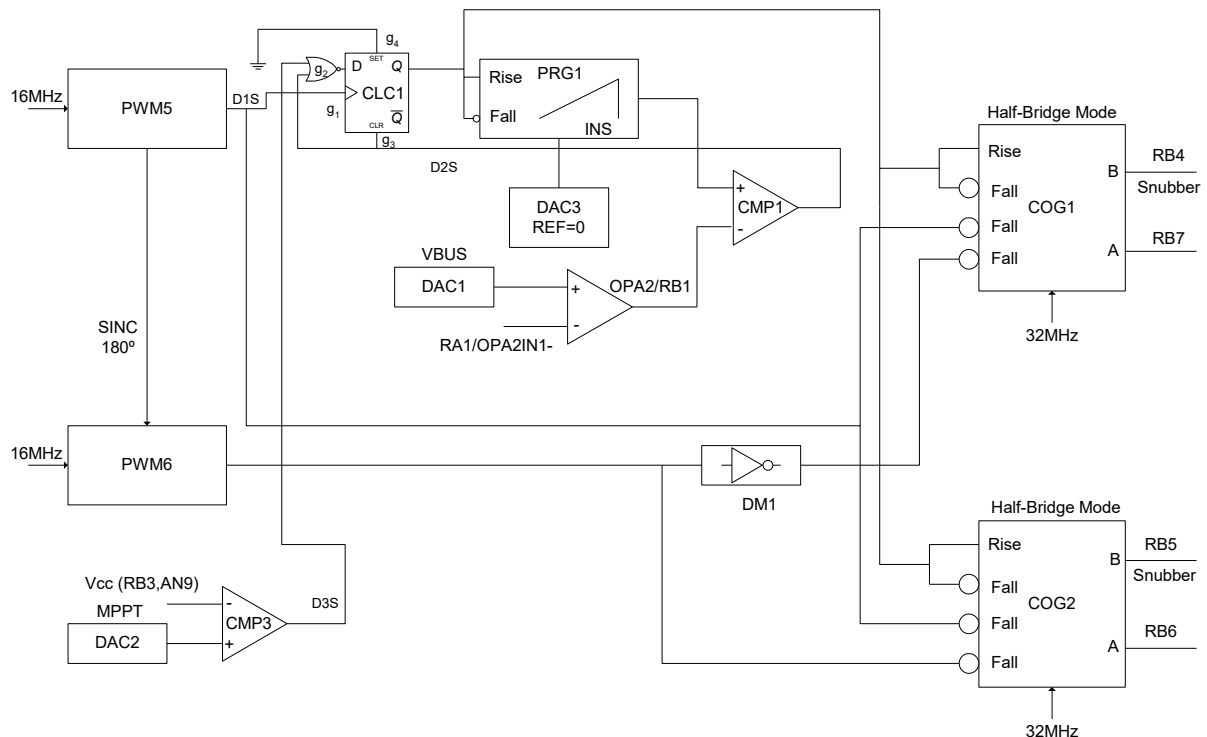


Figura 3. 5 – Geração dos sinais de controlo do primeiro estágio.

O circuito contém ainda dois módulos de PWM de 16 bits, o PWM5 e o PWM6. O fator de ciclo do PWM5 é ajustável por software e determina uma janela de tempo máxima em função das tensões de entrada e de saída, garantindo que não haja saturação do núcleo do transformador. O PWM6, por sua vez, possui um fator de ciclo constante igual a 50%, com metade da frequência de PWM5.

O PWM6 está sincronizado com o PWM5 e comuta os sinais PWM de forma a gerar dois sinais de saída desfasados 180 graus. Desta forma, a retificação e a filtragem à saída dos transformadores  $T_1$  e  $T_2$  da Figura 3.4 são facilitadas.

O gerador de rampa baseia-se num gerador de corrente constante capaz de carregar ou descarregar um condensador, formando assim um integrador. Pode ser configurado para produzir uma rampa com uma taxa de variação compreendida entre  $0,2V/\mu s$  e  $0,95V/\mu s$ . O período da onda gerada é determinado pela taxa de variação e pela amplitude da onda.

A amplitude máxima da onda em dente de serra é aproximadamente igual a  $4,8V$ , o que permite calcular o tempo máximo de subida com a equação 19.

$$f \cong \frac{0,2V/\mu s}{4,8V} = 41666\text{Hz} \quad (19)$$

A Figura 3.6 representa os sinais gerados internamente na criação do sinal PWM ilustrado na Figura 3.5. A onda em dente de serra inicia-se na transição ascendente do sinal de PWM5. Com o decorrer do tempo, a tensão aumenta até atingir o valor da tensão de erro presente na saída do OPA2. Nesse momento, o comparador CMP1 comuta, limpa o flip-flop D de CLC1, e o condensador de PRG1 é descarregado de forma imediata. A rápida descarga do condensador provoca uma nova comutação na saída de CMP1, originando o pico visível na Figura 3.6 (C). A saída de CLC1 fornece diretamente o sinal PWM. Por intermédio do COG1 e COG2, o PWM5 funciona também como uma janela de tempo e é usado para limitar a duração do impulso PWM.

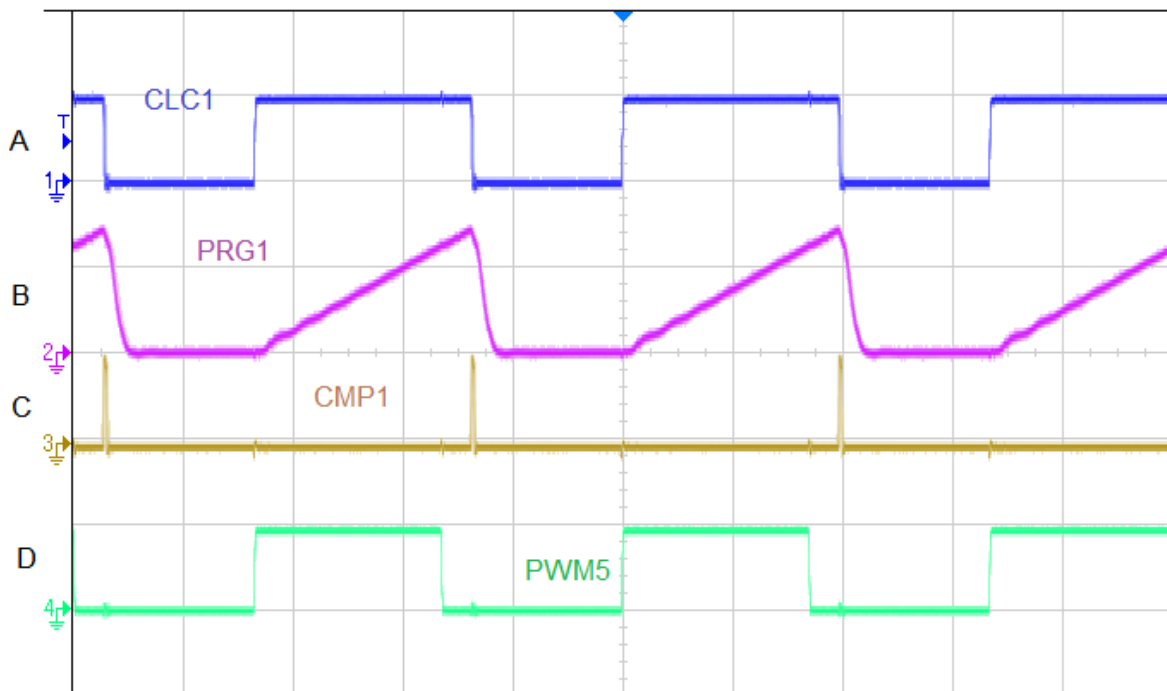


Figura 3. 6 – Geração do sinal de PWM dentro do microcontrolador. Ganho vertical de A,C e D igual a  $5V/div$ . Ganho vertical de B igual a  $2V/div$ . Ganho horizontal igual a  $5\mu s/div$ .

Para gerar os sinais ilustrados na Figura 3.6, foi aplicada uma tensão de 3,57 V à entrada inversora do comparador CMP1. O gerador de rampa foi configurado com uma taxa de variação de 0,25 V/ $\mu$ s. De acordo com a equação 20, calcula-se um tempo de subida de 14,28  $\mu$ s. Contudo, na Figura 3.6, pode-se observar um tempo de subida medido igual a 12,5  $\mu$ s. Os valores fornecidos pelo fabricante são caracterizados, mas não foram previamente testados. Isto leva a concluir que a frequência calculada na equação 19 é inferior à obtida experimentalmente.

$$t = \frac{3,5V}{0,25V/\mu s} = 14\mu s \quad (20)$$

Na Figura 3.7 observam-se os sinais do CLC1 (A), PWM6 (B) e os sinais de controlo dos transístores (C) e (D). O CLC1 fornece a duração do impulso com um fator de ciclo que definido pela duração da rampa gerada em PRG1. Para que o sinal de PWM gerado pelo CLC1 possa ser aplicado aos transístores, o PWM6, em conjunto com os módulos COG1 e COG2 da Figura 3.5, operam como um *demultiplexer*. Desta forma, o sinal de CLC1 é dividido em dois sinais desfasados 180 graus. A frequência obtida é metade da frequência do gerador de rampa, enquanto a duração do impulso à saída dos módulos COG1 e COG2 é definida pelo gerador de PWM.

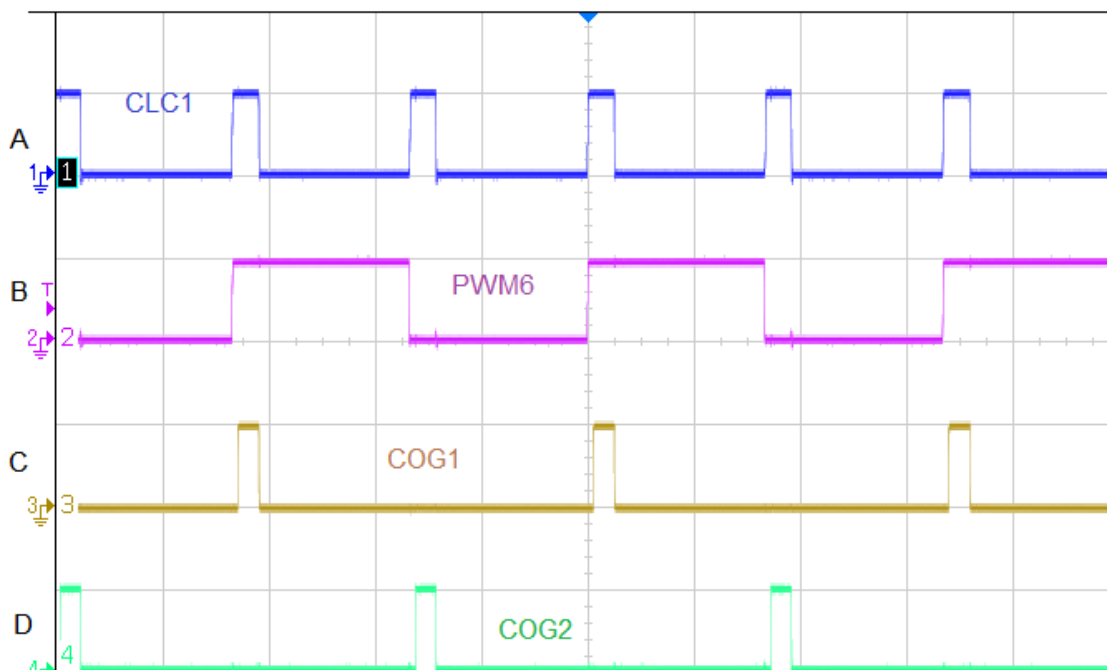


Figura 3. 7 – Geração dos sinais de controlo dos transístores. Ganho vertical de todos os canais igual a 5V/div. Ganho horizontal igual a 10 $\mu$ s/div.

O circuito da Figura 3.4 utiliza um *snubber* regenerativo, cuja descrição é apresentada mais adiante. O sinal aplicado a cada par de transístores requer a inserção de um tempo morto, configurado nos módulos COG1 e COG2 da Figura 3.5.

Na Figura 3.8 observam-se os sinais associados aos quatro transístores MOSFET: Q<sub>1</sub> e Q<sub>3</sub> são NMOS, enquanto Q<sub>2</sub> e Q<sub>4</sub> são PMOS. Consequentemente, o sinal aplicado aos

transistores PMOS deve ter a polaridade invertida relativamente aos NMOS. Esse deslocamento de sinal é obtido através dos componentes  $C_1$  e  $D_2$  no transistor  $Q_2$ , e  $C_2$  e  $D_4$  no transistor  $Q_4$  (E), conforme apresentado na Figura 3.4. Desta forma, na Figura 3.8, é possível observar os sinais negativos de  $Q_2$  e  $Q_4$ .

O tempo morto aplicado entre os pares de transistores,  $Q_1$  e  $Q_2$ , e  $Q_3$  e  $Q_4$ , é determinado pela frequência de *clock* de 32 MHz associada aos módulos COG1 e COG2. Esse tempo é calculado com base num contador de seis bits, que define o número de períodos da frequência de *clock* utilizados para criar o intervalo desejado com uma resolução de 31,25 ns.

Ao analisar os sinais de controlo dos transistores  $Q_1$ ,  $Q_2$ ,  $Q_3$  e  $Q_4$  (A, B, C e D respetivamente), apresentados na Figura 3.8, verifica-se a presença de um intervalo de tempo entre os impulsos. Este intervalo ampliado e representado em a), é configurado por software e impede a sobreposição durante a comutação dos transistores.

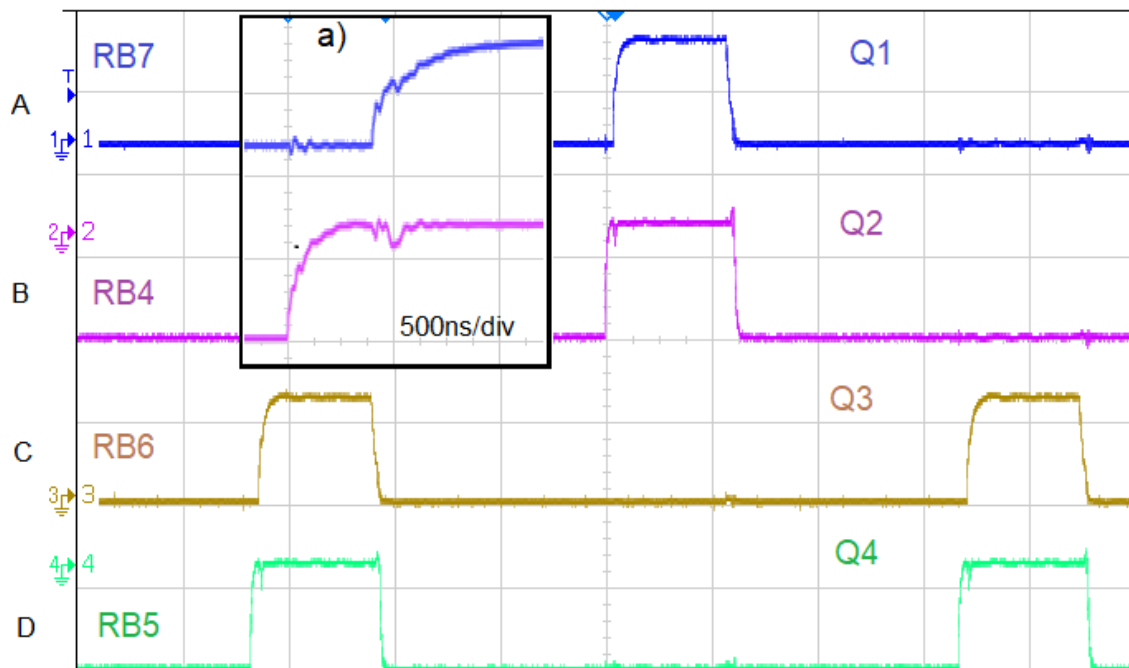


Figura 3. 8 – Sinais de controlo dos transistores do primeiro estágio. Ganho vertical de todos os canais igual a 10V/div. Ganho horizontal igual a 5µs/div.

O módulo CLC1 da Figura 3.5 recebe os sinais dos comparadores CMP1 e CMP3. Como já foi observado, o CMP1 utiliza o gerador de rampa para regular a duração do impulso em função da tensão de erro. O CMP3 compara a tensão de alimentação com o valor definido no DAC2. Quando a amostra da tensão de alimentação é inferior à tensão do DAC2, a saída do CMP3 comuta para nível lógico alto. Este sinal é aplicado à função lógica NOR de CLC1, que, por sua vez, gera um nível lógico zero na entrada do flip-flop D de CLC1. Na próxima transição ascendente de PWM5, a saída do flip-flop permanece zero, impedindo que um impulso seja gerado no próximo período, conforme a Figura 2.24. Este comportamento repete-se sucessivamente enquanto a comparação no CMP3 se mantiver. Desta forma, reduz-se a energia enviada à carga, garantindo que a tensão de alimentação se mantenha acima do valor

definido no DAC2. O DAC2 será utilizado no algoritmo MPPT, em modo de painel solar, e define um valor mínimo da tensão da bateria, em modo de bateria.

Os conversores DAC1 e DAC2 são de 10 bits e utilizam uma tensão de referência de 5 V. Assim, é possível obter uma tensão máxima de 4,995V, com uma resolução de 4,8828 mV, conforme o cálculo 21.

$$V_{max}(DAC) = \frac{2^{10} - 1}{2^{10}} \cdot 5V = 4,995V \quad (21)$$

$$Resolução (DAC) = \frac{5V}{2^{10}} = 4,8828mV$$

Para se poder aplicar estes valores à tensão de alimentação e à tensão contínua em  $V_{BUS}$ , é necessário relacioná-los com a respetiva malha divisora de tensão. O DAC1 está associado à equação 18; no entanto, falta o valor de  $R_{14}$ , que é ajustável de forma a permitir um ajuste fino da tensão em  $V_{BUS}$ . No projeto, considerou-se que  $V_{BUS}$  pode subir até aos 350 V. Assim, a tensão máxima no DAC1 equivalerá a 350 V. A resolução obtida em  $V_{BUS}$  é dada pela equação 22.

$$Resolução = \frac{350V}{2^{10}} = 0,341V \quad (22)$$

O valor aproximado de  $R_{14}$  é dado pela equação 23, deduzida da equação 18.

$$R_{14}[\Omega] = \frac{V_{RA1} \cdot 3022k\Omega - V_{bus} \cdot 22k\Omega}{V_{bus} - V_{RA1}} = \frac{5 \cdot 3022 - 350 \cdot 22}{350 - 5} = 21,478k\Omega \quad (23)$$

Os valores representados pelo DAC2 estão associados à malha de resistências  $R_{44}$  e  $R_{45}$  (B) da Figura 3.3.

O valor da tensão máxima de alimentação e a resolução do DAC2 obtêm-se pelo cálculo 24.

$$V_{max}[V] = V_{max}(DAC) \cdot \left(1 + \frac{R_{45}}{R_{44}}\right) = 4,995V \cdot \left(1 + \frac{75k\Omega}{10\Omega}\right) = 42,45V \quad (24)$$

$$Resolução[V] = \frac{V_{max}}{2^n} = \frac{42,45V}{2^{10}} = 41,46mV$$

O amplificador de erro OPA2 está associado ao condensador  $C_{30}$  (A) da Figura 3.3. Eles formam um integrador que será calculado posteriormente.

### 3.1.2 Dimensionamento do primeiro estágio

Aqui será dimensionada a frequência e os seguintes componentes: o condensador  $C_{10}$ , a indutância dos transformadores  $T_1$  e  $T_2$ , e o paralelo de condensadores  $C_{11}$ ,  $C_{12}$ ,  $C_{13}$  e  $C_{14}$  (F) da Figura 3.4.

No dimensionamento de um transformador, será considerada o seu fator de indutância igual a 400 nH/espiras<sup>2</sup>, a sua frequência (30kHz), a potência de 50 W e a tensão de alimentação, que pode descer até 11 V.

Na equação 17, verificou-se que a frequência mínima do oscilador em dente de serra é 41.666 Hz, mas a frequência do sinal aplicado aos transformadores é metade, isto é, aproximadamente 21.000 Hz. Tal como já foi mencionado, os valores calculados dependem de parâmetros caracterizados, mas não previamente testados pelo fabricante. Na prática, conforme mostrado na Figura 3.6, a frequência é superior. Onde se deveria medir 14,28 µs, mediu-se aproximadamente 12,5 µs, resultando numa frequência maior. Assim, pretende-se que a frequência de operação do transformador seja superior a 21 kHz, permitindo uma margem de tolerância aos valores caracterizados pelo fabricante.

A equação 25 foi deduzida da equação 8. Foram realizados dois cálculos com frequências de 25 kHz e 30 kHz. Obteve-se um valor de 12,1 µH para 25 kHz e de 10 µH para 30 kHz.

$$L_p = \frac{V^2}{8 \cdot f \cdot P}$$

$$L_p = \frac{11^2}{8 \cdot 25\text{kHz} \cdot 50} = 12.1\mu\text{H} \quad (25)$$

$$L_p = \frac{11^2}{8 \cdot 30\text{kHz} \cdot 50} = 10\mu\text{H}$$

Para calcular o número de espiras do transformador modelo ER35/21/11-3C94-G200, utiliza-se o cálculo 26. Para simplificar a construção dos transformadores T<sub>1</sub> e T<sub>2</sub> da Figura 3. 9, foi escolhida a frequência de 30 kHz, com 2×5 espiras no primário, um enrolamento ligado ao transístor de comutação e outro enrolamento ligado a um díodo, D<sub>5</sub> ligado a T<sub>1</sub> e D<sub>6</sub> ligado a T<sub>2</sub>.

$$N_p = \sqrt{\frac{L}{A_L}} = \sqrt{\frac{10\mu\text{H}}{4 \cdot 10^{-7}}} = 5 \quad (26)$$

$$N_p = \sqrt{\frac{12,1\mu\text{H}}{4 \cdot 10^{-7}}} = 5.5$$

Para que a tensão no secundário atinja os 330 V, valor necessário ao segundo estágio, conforme será descrito posteriormente, o enrolamento secundário do transformador é constituído por 140 espiras, o que corresponde a 28 vezes o número de espiras do primário.

O primeiro estágio foi dimensionado para uma potência máxima de 100 W, mas, numa onda sinusoidal, tal como mencionado anteriormente, a potência de pico é o dobro da potência eficaz. Assim, além da ação de filtragem, o condensador C<sub>30</sub> deve ser capaz de produzir a energia necessária durante o período entre os  $\pi/2$  e em  $3/4 \pi$  radianos de cada meio ciclo,

conforme a Figura 2.3. Durante o restante tempo, o primeiro estágio deverá repor a carga no condensador.

Idealmente, quanto maior a capacidade de  $C_{30}$ , melhor será o desempenho, mas existe um limite físico e um custo associado, e o seu valor deve ser determinado com base no bom senso.

A tensão em  $V_{BUS}$  é aproximadamente igual a 330 V, o que resulta numa corrente nominal de 0,3 A para 100 W e numa corrente de pico de 0,6 A para 200 W. Com um condensador de 100  $\mu\text{F}$ , obtém-se uma variação da tensão em  $V_{BUS}$  de 12 V, conforme a equação 27. Para reduzir a variação para 1,2 V, seria necessário aumentar a capacidade para 1000  $\mu\text{F}$ .

$$\Delta V[\text{V}] = \frac{1}{C_{30}} \int_{2,5 \cdot 10^{-3}}^{7,5 \cdot 10^{-3}} 0,6 \cdot \sin(2\pi \cdot 50 \cdot t) - 0,3 dt = \frac{1}{100 \cdot 10^{-6}} \cdot (-1,4) \cdot 10^{-3} = -12\text{V} \quad (27)$$

Por motivo de espaço e preço, foi decidido o uso de um condensador de 100  $\mu\text{F}$ .

Os condensadores de desacoplamento  $C_{11}$ ,  $C_{12}$ ,  $C_{13}$  e  $C_{14}$ , da Figura 3.4, são utilizados para reduzir ou eliminar o ruído elétrico resultante da comutação dos transístores, conforme ilustrado na Figura 3.9, e para estabilizar a tensão de alimentação. Embora o condensador  $C_{30}$  contribua para reduzir as flutuações de potência do primeiro estágio, de acordo com a equação 27, ainda persistem algumas variações de tensão, consequentemente, na corrente consumida da bateria ou do painel solar. Os quatro condensadores de desacoplamento, ligados em paralelo, ajudam a mitigar essas variações, garantindo menor indutância e uma melhor resposta dinâmica do sistema.

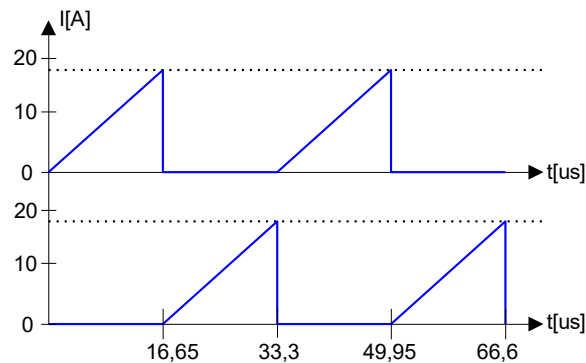


Figura 3. 10 – Corrente nos transístores de comutação.

Na máxima potência, os transístores de comutação do primeiro estágio podem atingir uma corrente de dreno de 18,3 A, conforme indicado na equação 28. Esta variação de corrente, associada à variação de corrente solicitada pelo segundo estágio, provoca flutuações na tensão da bateria ou do painel solar.

$$I = \frac{V_{DC} \cdot t_{on}}{L_p} = \frac{11 \cdot 16,65 \mu\text{s}}{10 \mu\text{H}} = 18,3\text{A} \quad (28)$$

A variação de tensão nos terminais dos condensadores dependerá da frequência, da reatância dos condensadores e da resistência interna da bateria ou do painel solar. Dentro das grandezas mencionadas, são conhecidas duas componentes espectrais, assim como a capacidade dos condensadores, mas a resistência interna da fonte de alimentação permanece desconhecida.

Pelo cálculo 29, é possível determinar a impedância dos condensadores em relação a cada uma das principais componentes espectrais da corrente. Constata-se que a flutuação de tensão provocada pela componente de 60 kHz é desprezável.

$$\begin{aligned} X_c(100\text{Hz})[\Omega] &= \frac{1}{2\pi \cdot 100 \cdot 6000\mu\text{F}} = 0,265\Omega \\ X_c(60\text{kHz})[\Omega] &= \frac{1}{2\pi \cdot 60\text{kHz} \cdot 6000\mu\text{F}} = 0,442\text{m}\Omega \end{aligned} \quad (29)$$

Na Figura 2.26, observa-se que, no ponto de máxima potência, a variação da tensão está associada a uma grande variação da corrente. Pretende-se que a flutuação da tensão nos terminais do painel solar seja minimizada. Para tal, a capacidade dos condensadores de desacoplamento deve ser maximizada dentro dos limites físicos e práticos do projeto.

Pela equação 27, verifica-se que, na máxima potência, poderá ocorrer uma flutuação de 12V na tensão  $V_{\text{BUS}}$ . Em função deste valor, pela equação 30, determinou-se uma variação aproximada da tensão à entrada do primeiro estágio, com um valor de aproximadamente 0,1V, o que é adequado ao funcionamento do painel solar. Neste cálculo, não foi considerada a resistência da fonte de alimentação, e por isso, a flutuação de tensão será sempre menor do que o valor calculado.

$$\begin{aligned} R_{\text{carga}}(\text{equivalente}) &= \frac{V^2}{P} = \frac{330^2}{100\text{W}} = 1089\Omega \\ \Delta I(\text{saída do 1º estágio}) &= \frac{14\text{V}}{1089\Omega} = 12,855\text{mA} \\ \Delta I(\text{entrada do 1º estágio}) &= 12,855\text{mA} \cdot 29 = 0,373\text{A} \\ \Delta V(\text{entrada do 1º estágio}) &= 0,373\text{A} \cdot 0,265\Omega = 0,0988\text{V} \end{aligned} \quad (30)$$

Na escolha dos transístores de comutação  $Q_1$  e  $Q_3$  da Figura 3.4, considerou-se que estes devem suportar as correntes de pico de 18,3A. Para garantir reduzidas perdas de condução, foram selecionados transístores com um  $R_{\text{DS(ON)}}$  de 4,5m $\Omega$ ,  $I_{\text{D}}=180\text{A}$  e um  $V_{\text{DSS}}$  de 75V.

### 3.1.3 O snubber regenerativo.

Um *snubber* regenerativo é um circuito de proteção utilizado em conversores comutados, concebido para limitar sobretensões nos transístores durante o processo de comutação. Ao contrário dos *snubbers* dissipativos, que convertem a energia excedente em calor, o *snubber* regenerativo redireciona essa energia de volta para o circuito de alimentação, permitindo a sua reutilização e melhorando a eficiência do sistema.

O *snubber* é constituído pelos díodos  $D_5$  e  $D_6$  (A), pelos condensadores  $C_3$ ,  $C_4$ ,  $C_5$ ,  $C_6$ ,  $C_7$  e  $C_8$  (B) e pelos transístores PMOS  $Q_2$  e  $Q_4$  da Figura 3.4.

Em caso de falha da malha de realimentação, com o aumento descontrolado da largura do impulso e a conseqüente elevação da energia aplicada ao transformador, os díodos  $D_5$  e  $D_6$  (A) da Figura 3.4 mitigam os efeitos e descarregam o excesso de energia nos condensadores do circuito de alimentação. Dentro de um tempo de latência, o microcontrolador deteta a falha na malha de realimentação, entra em alarme e gera um impulso de largura muito reduzida, com um fator de ciclo igual a 6%. Desta forma, mantem-se as tensões  $V_{BUS}$  e  $V_{DS}$  sob controlo e evita-se a destruição dos transístores. Esta abordagem oferece uma proteção adicional ao sistema, prevenindo danos significativos em caso de falhas no circuito de controlo.

A indutância de fuga no primário, ilustrada na Figura 2.12, pode causar problemas de sobretensão indesejada entre o dreno e a fonte dos transístores  $Q_1$  e  $Q_3$  da Figura 3.4. Para mitigar esse efeito, são aplicados condensadores em paralelo (B) com o primário do transformador através dos transístores  $Q_2$  e  $Q_4$  da Figura 3.4, a mesma topologia usada na Figura 2.15.

A Figura 3.10 apresenta os sinais de VDS, comando dos transístores de comutação, do *snubber* ativo, tensões do primário e do secundário do transformador respetivamente. A Figura 3.10 a) mostra os resultados obtidos por simulação em LTspice de acordo com o anexo D.1, enquanto a Figura 3.10 b) apresenta as formas de onda obtidas experimentalmente com o osciloscópio. Embora os sinais sejam semelhantes, verifica-se que, na Figura 3.10 b), as oscilações têm um período ligeiramente maior, o que se deve às capacidades parasitas do circuito, inexistentes na simulação.

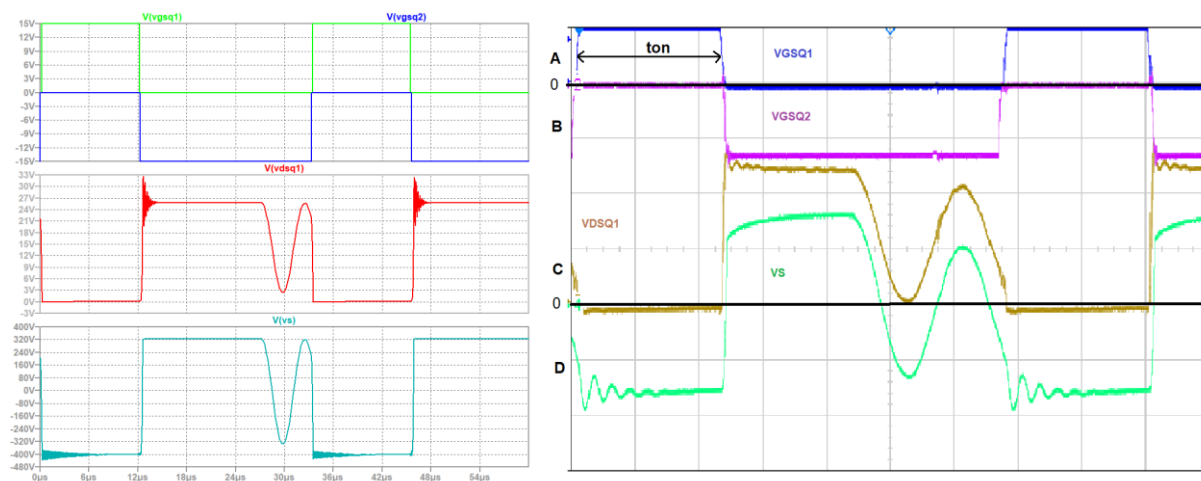


Figura 3. 11 – Sinais de comando dos transístores  $Q_1$  e  $Q_2$ , e tensões do primário e secundário do transformador. Ganho vertical de A, B e C, 10V/div e D, 200V/div. Ganho horizontal, 5µs/div.

Durante  $t_{on}$ , ocorre o tempo de magnetização pelos transístores  $Q_1$  e  $Q_3$ . Dentro do restante tempo, ocorre desmagnetização do transformador e os transístores  $Q_2$  e  $Q_4$  da Figura 3.4 são ligados, colocando os condensadores  $C_3$ ,  $C_4$  e  $C_5$  (B) da Figura 3.4 em paralelo com o primário

de  $T_1$ , e os condensadores  $C_6$ ,  $C_7$  e  $C_8$  (B) da Figura 3.4 em paralelo com o primário de  $T_2$ . Os díodos  $D_7$ ,  $D_8$ ,  $D_9$  e  $D_{10}$  entram em condução e transferem a energia do transformador para a saída e para os condensadores  $C_9$  e  $C_{10}$  (D).

No início do tempo de desmagnetização, regista-se uma oscilação resultante da indutância de fuga em paralelo com a capacidade de 66 nF (B) da Figura 3.4. O cálculo da indutância de fuga está indicado na equação 31.

$$f = \frac{1}{2\pi\sqrt{L \cdot 66\text{nF}}} = 1,2 \text{ MHz} \quad (31)$$

$$L = 0,399 \text{ } \mu\text{H}$$

Após o tempo de desmagnetização, regista-se outra oscilação resultante da indutância do primário em paralelo com a capacidade de 66 nF (B) da Figura 3.4. A frequência de ressonância e o respetivo período são indicados na equação 32. Nos cálculos das equações 32 e 33, foram ignoradas as capacidades parasitas do circuito.

$$f = \frac{1}{2\pi\sqrt{10\mu\text{H} \cdot 66\text{nF}}} = 196\text{kHz} \quad (32)$$

$$T = \frac{1}{196\text{kHz}} = 5,1 \text{ } \mu\text{s}$$

A tensão no secundário do transformador é vinte e oito vezes superior à tensão no primário, obtendo-se assim uma tensão nos terminais de  $C_{10}$  aproximadamente igual a 330 V, valor correspondente à amplitude do sinal D da Figura 3.10 b).

A Figura 3.10 permite ainda determinar as características exigidas para os díodos  $D_7$ ,  $D_8$ ,  $D_9$  e  $D_{10}$  representados na Figura 3.4. Durante o tempo de magnetização, estes díodos encontram-se polarizados inversamente e sujeitos à diferença entre a tensão do condensador e a tensão induzida no secundário do transformador.

No modo de funcionamento com painel solar, a tensão de alimentação pode atingir os 20 V. Neste caso, durante o tempo de magnetização, a tensão no secundário poderá ascender a 560 V, o que leva a que a tensão inversa nos díodos atinja aproximadamente 890 V. Para permitir a utilização de díodos com uma tensão máxima admissível de 600 V — embora também possam ser usados díodos de 1200 V — foram colocados dois díodos em série:  $D_7$  com  $D_8$  e  $D_9$  com  $D_{10}$ .

### 3.1.4 O Controlador PI

A principal função do controlador PI é manter a tensão de saída constante, mesmo perante variações na carga ou na tensão de entrada. Para isso, ele compara o sinal de realimentação da tensão de saída com uma referência fixa, gerando um sinal de erro que representa a diferença entre ambos. O erro é então processado pelo controlador PI, que aplica uma

correção proporcional ao erro atual (componente P) e acumulada ao longo do tempo (componente I).

A componente proporcional garante uma resposta rápida às variações do sinal de erro, enquanto a componente integral elimina o erro estacionário causado pela constante de tempo do sinal de comutação. Desta forma, o controlador PI consegue minimizar o erro de forma eficiente, mantendo a estabilidade do regulador PWM e a precisão da tensão de saída.

No cálculo do controlador PI ilustrado na Figura 3.11, considera-se malha de resistências  $R_{11}$ ,  $R_{12}$ ,  $R_{13}$ ,  $R_{14}$  e  $R_{15}$ , o condensador  $C_{30}$ , o condensador  $C_{10}$  e a carga ligada à saída.

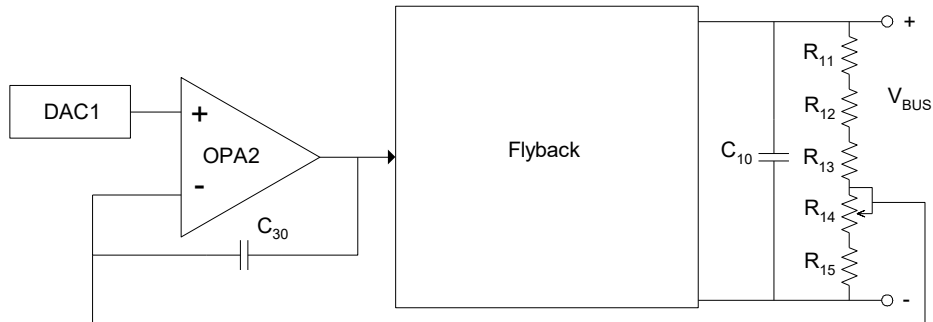


Figura 3. 12 – Ligação do amplificador erro em malha fechada.

Neste circuito, utiliza-se o ganho estático que é obtido em função da malha de resistências à saída do circuito. Pela equação 18 obtém-se a equação 33 e o respetivo ganho estático.

$$K = \frac{R_{14} + 22k\Omega}{R_{14} + 3022k\Omega} = \frac{25k\Omega + 22k\Omega}{25k\Omega + 3022k\Omega} = \frac{1}{64,8} \quad (33)$$

A Transformada de Laplace baseia-se na linearidade e na invariância temporal com a finalidade de simplificar a resolução de equações diferenciais em equações algébricas no domínio da frequência. No entanto, o circuito retificador com díodos do *flyback* é inerentemente não linear, uma vez que os díodos apresentam um comportamento de comutação, conduzem quando polarizados diretamente e bloqueiam quando polarizados inversamente. Devido a essa não linearidade, não é possível representar diretamente o circuito completo com a Transformada de Laplace.

A Figura 3.12 apresenta o comportamento da regulação em malha fechada sem e com controlo integral no barramento de 330 V. No laboratório, devido a limitações da fonte de alimentação, foi usada uma carga de resistiva 3000  $\Omega$  ligada ao barramento  $V_{BUS}$ . No sinal B, observa-se um sinal com um período de 1,25 ms, mantendo-se desligado durante aproximadamente 250  $\mu$ s. Dentro de cada divisão, existem 15 ciclos de menor amplitude, correspondendo a um período de 33,3  $\mu$ s ou 30 kHz.

Para se retirar a oscilação com o período de 1,25 ms, pode-se anular a constante de tempo de 250  $\mu$ s com o cálculo da equação 34, o que impedirá a sua descida rápida e mantê-la-á constante.

$$\tau = R \cdot C \Rightarrow 250\mu\text{s} = 46275\Omega \cdot C_{30}$$

$$C_{30} > \frac{250\mu\text{s}}{46275\Omega} = 5,4 \text{ nF} \quad (34)$$

No circuito com controlo integral, foi usado um condensador de 6,8 nF.

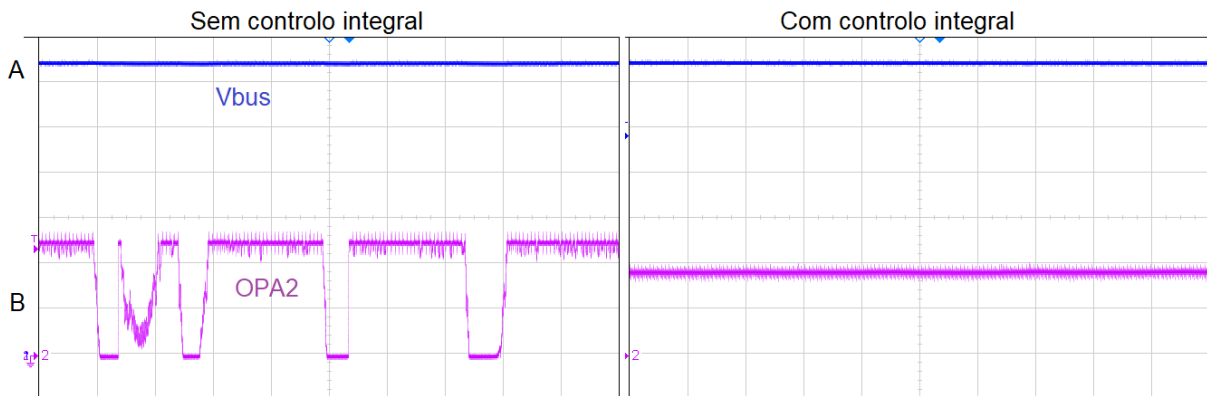


Figura 3. 13 – Regulação sem e com controlo integral. Ganho vertical de A é igual a 50V/div. Ganho vertical de B é igual a 2V/div. Ganho horizontal é igual a 500 $\mu$ s/div.

Quando o segundo estágio alimenta uma carga AC, a corrente absorvida do primeiro estágio varia ao longo do tempo. Para que a tensão à saída do primeiro estágio se mantenha constante, o amplificador de erro (OPA2), com controlo integral, efetua as devidas correções no fator de ciclo do primeiro estágio. A Figura 3.13 apresenta a onda sinusoidal aplicada a uma carga resistiva de 2000  $\Omega$  e a variação da tensão de erro do primeiro estágio. Esta variação da tensão de erro origina uma correspondente variação do fator de ciclo do primeiro estágio.

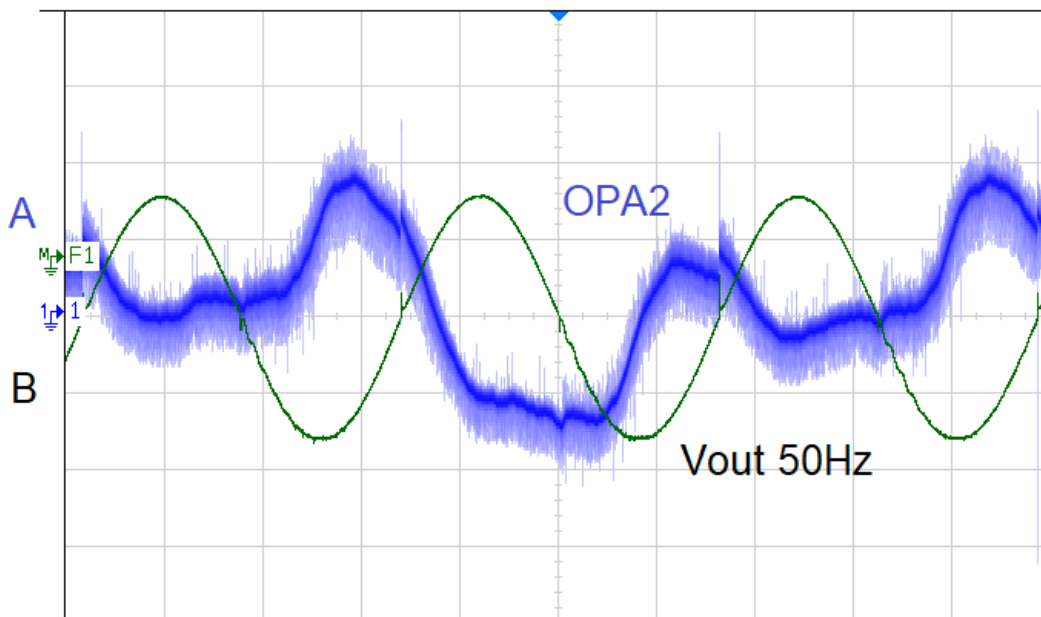


Figura 3. 14 – Regulação com controlo integral e uma carga AC de 2000. Ganho vertical de A é igual a 200V/div. Ganho vertical de B é igual a 400mV/div. Ganho horizontal é igual a 6,2ms/div.

### 3.2 Dimensionamento do segundo estágio

O segundo estágio do conversor DC-AC da Figura 3.1, tem como principal objetivo transformar a tensão contínua elevada, proveniente do primeiro estágio, numa tensão alternada sinusoidal adequada ao fornecimento da energia à carga. Para tal, utiliza-se uma ponte comutada (meia ponte ou ponte completa), onde transístores são comandados por sinais PWM modulados a alta frequência, sincronizados com uma forma de onda de referência sinusoidal. A filtragem adequada à saída permite reconstruir uma onda sinusoidal limpa a partir do sinal comutado.

Após a elevação da tensão de entrada para 330V DC, é necessário convertê-la numa onda sinusoidal de 50Hz através do circuito da Figura 3.14. Para esse efeito, é utilizada uma ponte de transístores controlada por um sinal PWM e por uma onda quadrada de 50Hz. Um filtro à saída da ponte (C) elimina as componentes espectrais indesejadas resultantes do sinal PWM. As amostras da tensão e da corrente de saída são aplicadas aos respetivos transdutores e, posteriormente, enviadas por filtros *anti-aliasing* ao microcontrolador.

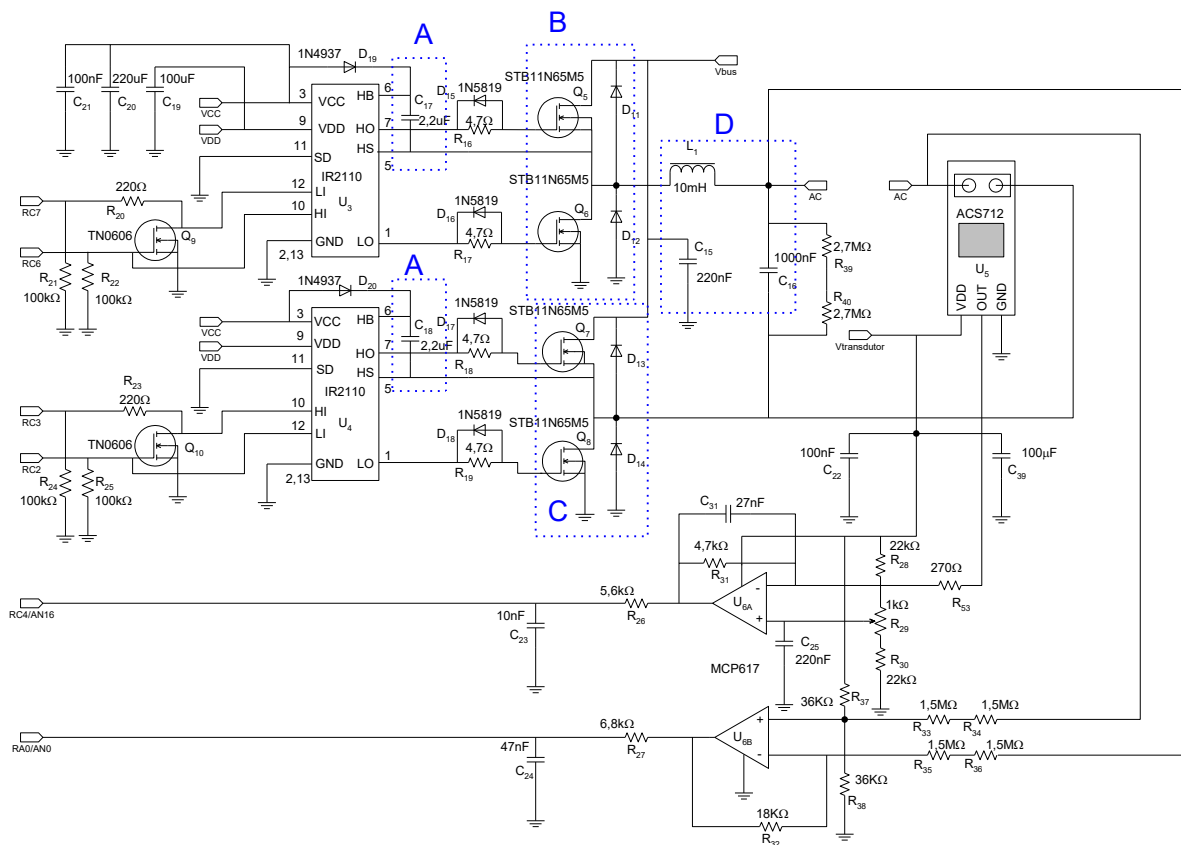


Figura 3. 15 – Esquema elétrico do segundo estágio.

Cada braço da ponte de transístores é comandado por um circuito driver IR2110. Este circuito integrado é composto por dois drivers: um lado superior e um lado inferior. Após a translação do sinal de entrada, o lado superior torna-se flutuante, tendo a sua referência ligada ao respetivo transístor. A alimentação do lado superior é garantida pelos condensadores de *bootstrap* C<sub>17</sub> e C<sub>18</sub> (A), da Figura 3.14, carregados por D<sub>19</sub> e D<sub>20</sub> quando o lado inferior é

ativado ( $Q_6$  em B e  $Q_8$  em C). A sua capacidade é dada pela equação 35 [13]. A carga armazenada nesse condensador é utilizada quando o transistor do lado superior é acionado. No cálculo de  $C_{17}$  e  $C_{18}$  (A) da Figura 3.14, foi usado o valor da frequência fundamental de 50Hz.

$$C \geq \frac{2 \left( 2Qg + \frac{Iqbs}{f} + Qis + \frac{Icbs(Leak)}{f} \right)}{Vcc - Vf - V_{LS} - Vmin} \quad (35)$$

$$C \geq \frac{2 \left( 2 \times 17 \times 10^{-9} + \frac{100 \times 10^{-9}}{50} + 5 \times 10^{-9} \right)}{12 - 0,7 - 0,4 - 10}$$

$$C \geq 91nF$$

$Qg$  = gate charge of high-side MOSFET (17 nC for STB11N65M5).

$Icbs(Leak)$  = bootstrap capacitor leakage current (neglected).

$Iqbs(max)$  = Maximum VBS quiescent current (100 nA for STB11N65M5)

$VCC$  = Logic section section voltage source (12V)

$Vf$  = Forward voltage drop across the bootstrap diode (0,7 V)

$VLS$  = Voltage drop across the low-side MOSFET or LOAD (0,4 V)

$VMin$  = Minimum voltage between VB and VS (10 V)

$Qis$  = Level shift charge required per cycle (typically 5nC for 500 V/600V MGDs and 20nC for 1200V MGDs)

O fabricante do MOSFET STB11N65M5 sugere uma resistência de entrada igual 5  $\Omega$ , por isso, as resistências  $R_{16}$ ,  $R_{17}$ ,  $R_{18}$  e  $R_{19}$  são de 4,7  $\Omega$  com os díodos *Schottky*  $D_{15}$ ,  $D_{16}$ ,  $D_{17}$  e  $D_{18}$  em paralelo.

O MOSFET tem uma capacidade de entrada  $C_{ISS}$  igual a 644 pF e um  $VGS_{TH}$  igual a 5 V. A sua carga é efetuada pela resistência de 4,7  $\Omega$  e a descarga é efetuada pelo diodo.

O tempo de carga é dado pela corrente máxima do IR2110 igual a 2 A e pela constante de tempo durante a carga é dada pela equação 36, cujo tempo corresponde a 63% da carga do condensador.

$$\tau = R \cdot C = 4,7 \Omega \cdot 644 \text{ pF} = 3,026 \text{ ns} \quad (36)$$

$$I = C \frac{dv_C}{dt} \Rightarrow t = \frac{v_C(t) \cdot C}{2 \text{ A}} \Rightarrow t = \frac{(12 \text{ V} - 2 \text{ A} \cdot 4,7 \Omega) \cdot 644 \text{ pF}}{2 \text{ A}} + 3,026 \text{ ns} = 4,7 \text{ ns}$$

Durante a descarga, o diodo Schottky está diretamente polarizado e o tempo de descarga pode ser determinado com a corrente máxima de 2 A do IR2110, pela equação 37.

$$t = \frac{v_C(t) \cdot C}{2 \text{ A}} = \frac{(12 - 5) \cdot 644 \text{ pF}}{2 \text{ A}} = 2,254 \text{ ns} \quad (37)$$

As formas de onda no circuito serão estudadas nos pontos seguintes.

### 3.2.1 Dimensionamento do filtro passa-baixo

O filtro passa-baixo, anteriormente representado na Figura 2.20, é um circuito RLC. Na Figura 3.14, é constituído pela bobina  $L_1$ , pelo condensador  $C_{16}$  (D) e pela carga ligada ao circuito.

O estudo do filtro será realizado no domínio do tempo e da frequência. Tal como observado nas equações 10, 11 e 12, o filtro possui uma função de transferência e uma impedância dependente da frequência. A função de transferência determina a amplitude de cada componente espectral aplicada à carga, enquanto a impedância define a carga vista à saída da ponte de transístores em função de cada componente espectral.

O circuito RLC em estudo apresenta uma frequência de ressonância, na qual a sua impedância é reduzida nos seus terminais. Assim, é essencial que a frequência de ressonância esteja equidistante das componentes espectrais representadas na Figura 2.19.

A impedância do filtro a 50 Hz e a 27 kHz também contribui para as perdas de comutação e condução. Assim, pretende-se que a sua impedância reativa seja tão elevada quanto possível às frequências mencionadas. A impedância a 50 Hz, com uma componente resistiva e outra capacitiva, pode ser aumentada com uma menor capacidade de  $C_{16}$ , enquanto a impedância a 27 kHz, predominantemente indutiva, pode ser aumentada com uma maior indutância de  $L_1$ .

Na construção de  $L_1$ , foram considerados o espaço disponível no transformador e a secção do fio. O aumento da secção reduz as perdas por efeito de Joule, mas também diminui o número de espiras e, conseqüentemente, a indutância.

Foi utilizado o mesmo tipo de núcleo do circuito *flyback*, e implementou-se uma bobina com 158 espiras dadas pela equação 38, apresentando uma indutância de 10 mH e uma resistência de 0,12  $\Omega$ .

$$N = \sqrt{\frac{L}{A_L}} = \sqrt{\frac{10\text{mH}}{4 \cdot 10^{-7}}} = 158 \quad (38)$$

Foram efetuadas simulações em MATLAB, conforme o anexo C.1, com as equações 9 e 10, utilizando condensadores disponíveis no mercado. Tal como mencionado anteriormente, pretende-se que a frequência de ressonância seja equidistante, de forma a obter impedâncias altas nas frequências de 50 Hz e 27 kHz. Com um condensador de 1000 nF e uma carga resistiva de 1000  $\Omega$ , obteve-se o resultado simulado em MATLAB apresentado na Figura 3.15. A impedância à frequência de ressonância de 1591 Hz é aproximadamente igual a 10  $\Omega$ , um valor extremamente baixo. A impedância a 50 Hz é igual a 910 - j283  $\Omega$  e a 27 kHz é igual a

0,03 + j1691  $\Omega$ , ou seja, tem uma componente resistiva e outra capacitiva a 50Hz e tem uma componente indutiva a 27kHz. Verifica-se ainda na Figura 3.15 à frequência de ressonância, o aumento do ganho do filtro. Este aumento deve-se à existência de dois polos complexos conjugados, neste caso, -1 + j9.9499 e -1 - j9.9499.

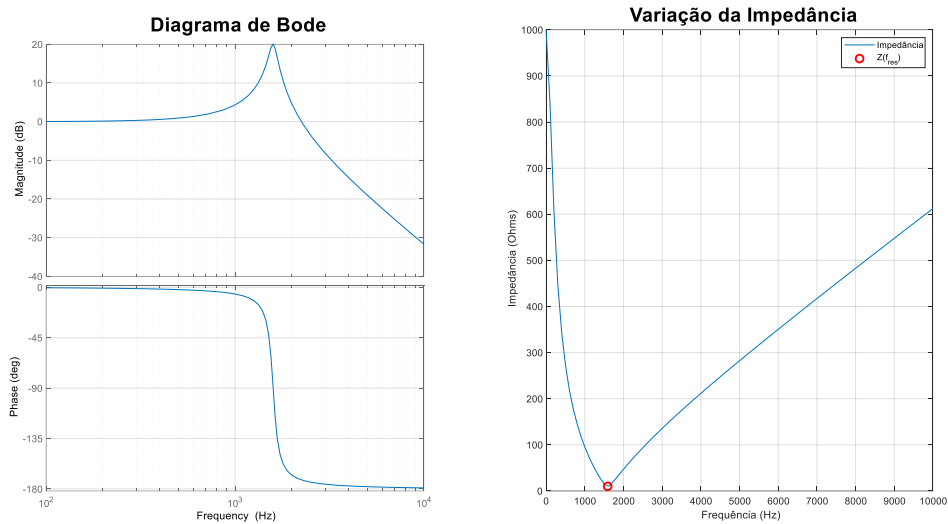


Figura 3. 16 – Simulação do filtro em MATLAB com condensador de 1000 nF.

Da simulação em MATLAB, em função da equação 12, obteve-se um ganho de -49,15 dB a 27kHz. Com a equação 39, obtém-se a amplitude da componente de 27kHz.

$$\frac{-49.15}{20} = \log_{10} \left( \frac{V_{out}}{325} \right) \Rightarrow V_{out} = 1,133 \text{ V} \quad (39)$$

Foi realizada uma simulação no LTspice do filtro com um sinal de 27 kHz aplicado à entrada do filtro, e obteve-se uma ondulação de aproximadamente 1,4 V à saída do filtro, próximo do valor obtido na equação 40, conforme se observa na Figura 3.16.

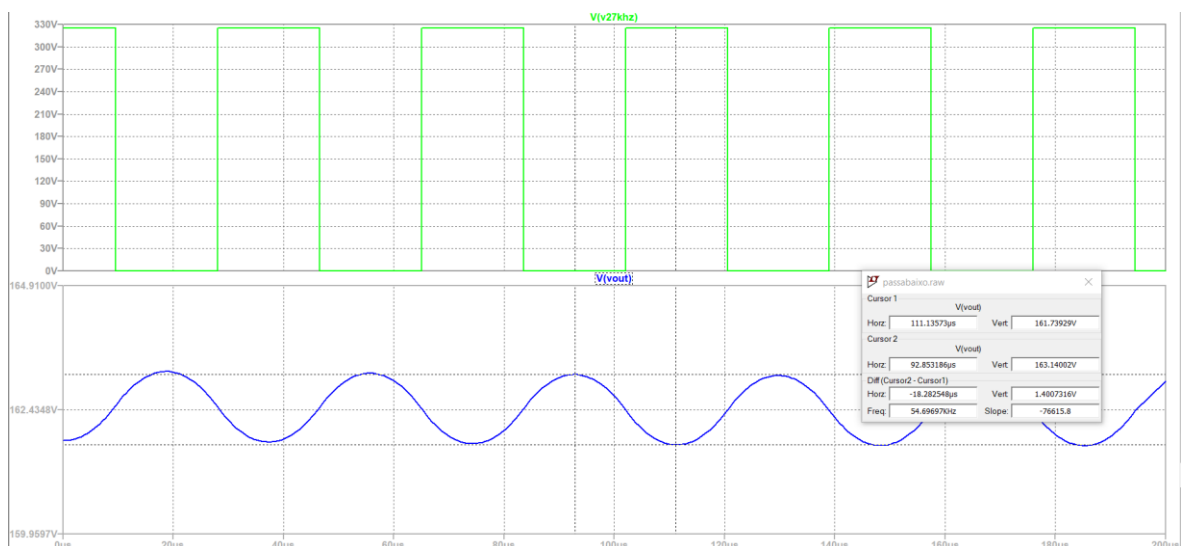


Figura 3. 17 – Simulação do filtro em LTspice com condensador de 1000 nF. Ganho vertical de A é igual a 30V/div. Ganho vertical de B é igual a 1,48V/div. Ganho horizontal é igual a 20 $\mu$ s/div.

Adicionalmente, foi testado outro condensador com uma capacidade igual a 470 nF. O resultado da simulação em MATLAB está representado na Figura 3.17, e o resultado da simulação em LTspice está representado na Figura 3.18.

Na simulação em MATLAB da Figura 3.17, verifica-se que a frequência de ressonância subiu para 2321 Hz. No cálculo das impedâncias efetuadas pelo MATLAB, à frequência de ressonância apresenta uma impedância de aproximadamente 21  $\Omega$ , a 50 Hz apresenta uma impedância de 978 – j141  $\Omega$  e a 27 kHz apresenta uma impedância de 0,16 + j1684  $\Omega$ .

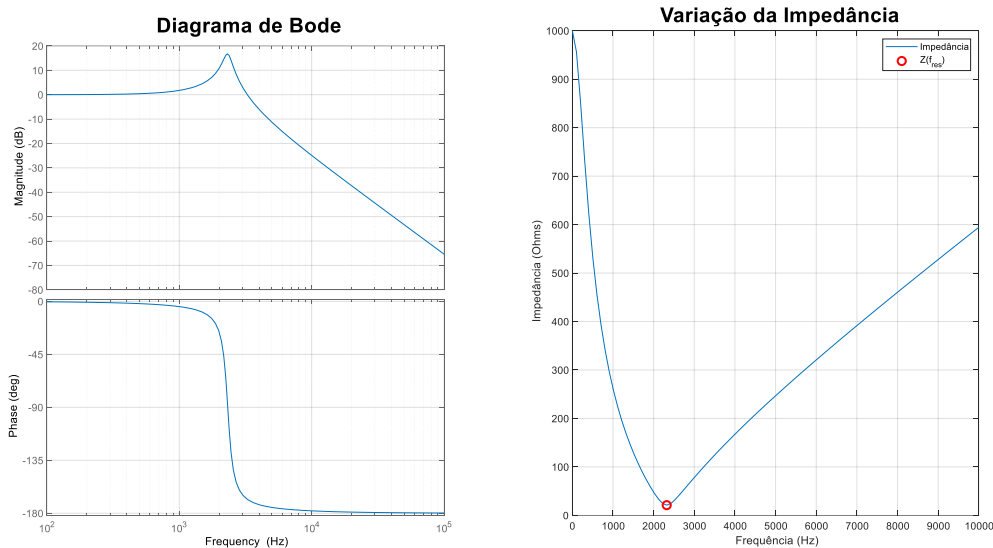


Figura 3. 18 – Simulação do filtro em MATLAB com condensador de 470 nF.

A partir da equação 11 que dá a função de transferência do filtro, foi calculado com o MATLAB o respetivo ganho em função da frequência. Obteve-se um ganho do filtro de -42,56 dB a 27kHz. Com o ganho obtido no MATLAB e com a equação 40, obtém-se a amplitude da componente de 27kHz.

$$-42.56 \text{ dB} = 20 \log_{10} \frac{V_{out}}{V_{in}} \Rightarrow \frac{-42.56}{20} = \log_{10} \left( \frac{V_{out}}{325} \right) \Rightarrow V_{out} = 2,43 \text{ V} \quad (40)$$

Na simulação em LTspice da Figura 3.18, verifica-se que a ondulação subiu para aproximadamente 2.9 V, também não muito distante do valor obtido na equação 40. Constatase, assim, que a diminuição da capacidade não trouxe um benefício apreciável na impedância a 50 Hz e provocou um aumento da ondulação à saída.

Verifica-se ainda, pelas Figuras 3.15 e 3.17, que o atraso provocado pelo condensador nos dois casos não é determinante na escolha da capacidade.

A frequência de ressonância com o condensador escolhido de 1000 nF aproxima-se da frequência equidistante obtida pela equação 41.

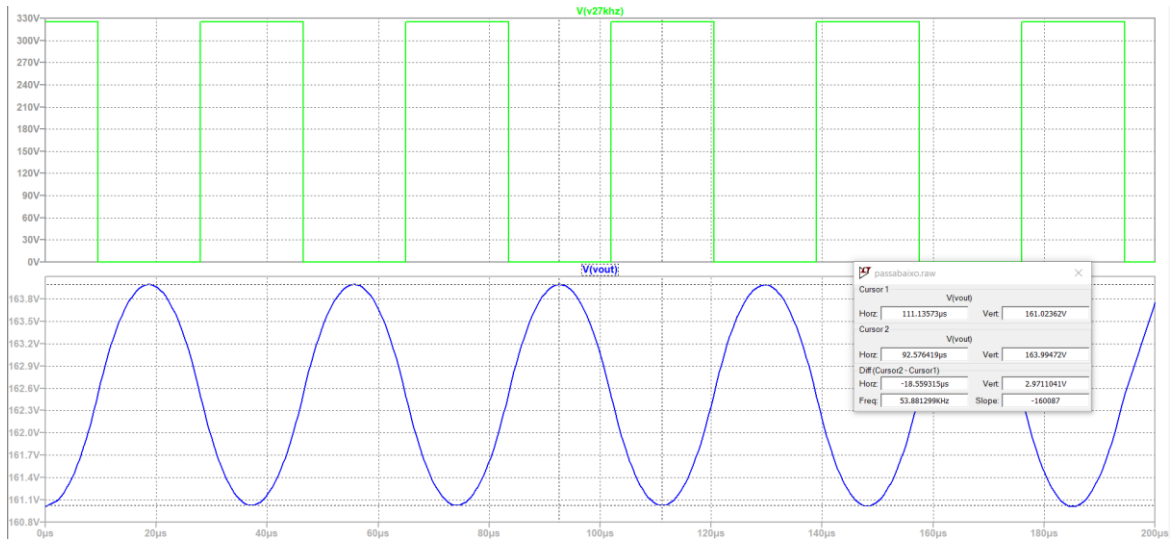


Figura 3. 19 – Simulação do filtro em LTspice com condensador de 470 nF. Ganho vertical de A é igual a 30V/div. Ganho vertical de B é igual a 0,3V/div. Ganho horizontal é igual a 20µs/div.

$$f = 10^{\frac{\log_{10} 50 + \log_{10} 27000}{2}} = 1161 \text{ Hz} \quad (41)$$

Para medir a ondulação real à saída do filtro, foi aplicado ao circuito um sinal de onda quadrada de 27 kHz com um fator de ciclo igual a 50%, com a mesma amplitude do sinal simulado, e obteve-se a Figura 3.19. Aqui, foi medida uma ondulação com 1,2 V aproximadamente, próximo dos valores simulados. Esta ondulação vai aparecer como ruído sobreposto à onda sinusoidal de 50 Hz.

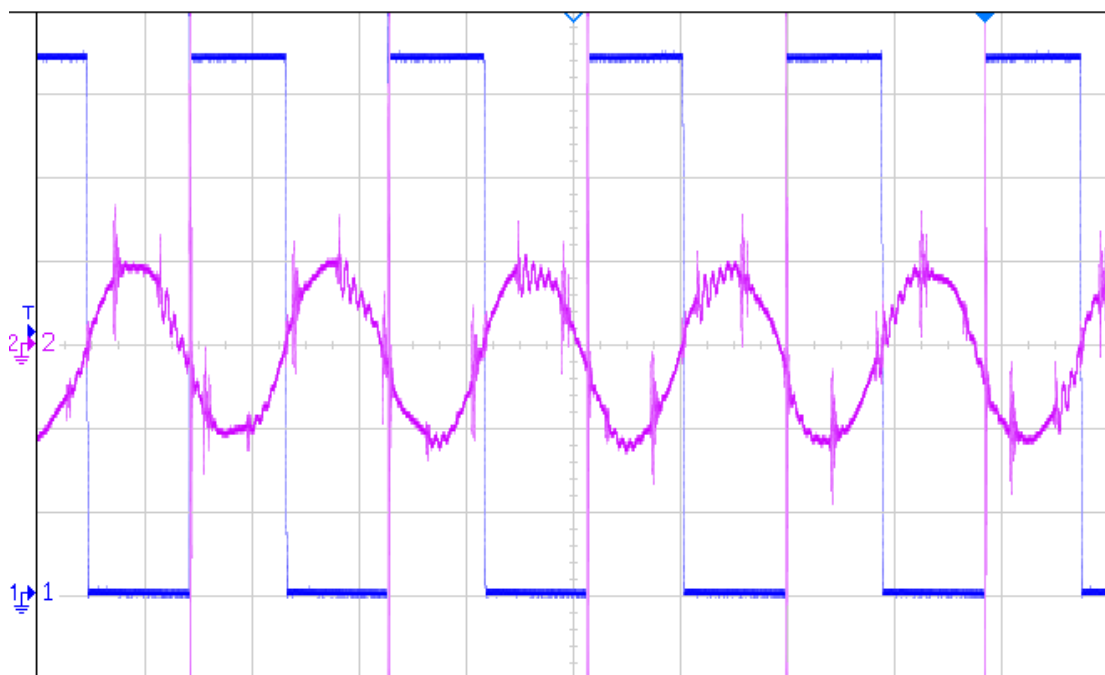


Figura 3. 20 – Ondulação do sinal de saída com um fator de ciclo constante a 27kHz com uma carga de 1000 Ω. Ganho vertical de A é igual a 50V/div. Ganho vertical de B é igual a 0,62V/div. Ganho horizontal é igual a 20µs/div.

Para se analisar a resposta do filtro ao escalão, aplica-se uma onda quadrada de 50Hz. Devido aos polos complexos conjugados do filtro, ocorre uma oscilação amortecida com a

frequência previamente calculada de 1591 Hz, conforme se observa na simulação do LTspice do anexo D.3, apresentada na Figura 3.20. Este efeito será observado e mitigado na geração dos sinais de controlo, de modo a garantir o desempenho estável do sistema.

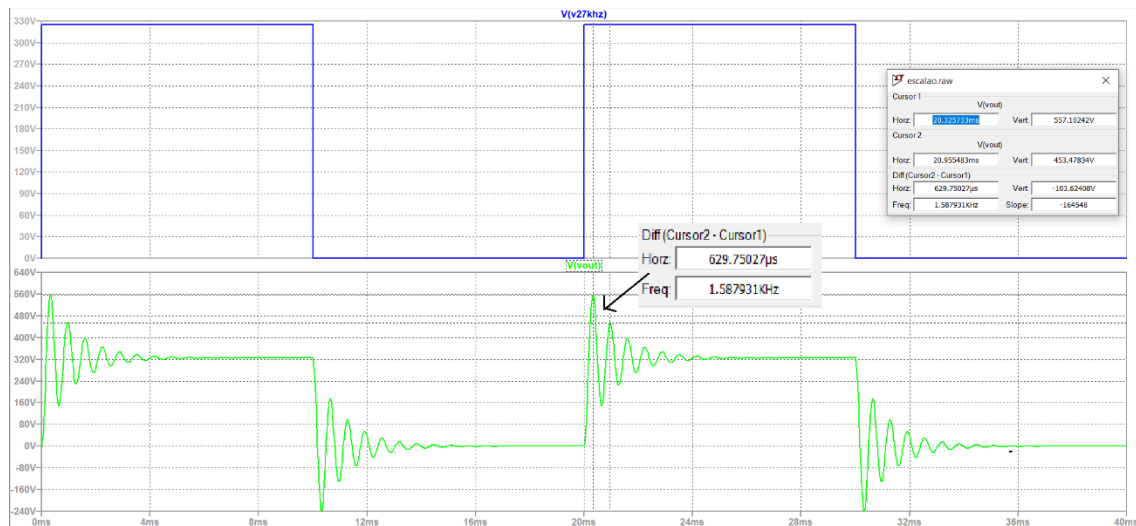


Figura 3. 21 – Resposta do filtro ao escalão. Ganho vertical de v27kHz é igual a 30V/div. Ganho vertical de Vout é igual a 080V/div. Ganho horizontal é igual a 4ms/div.

### 3.2.2 Geração dos sinais de comando e da onda sinusoidal

Pretende-se obter uma onda sinusoidal a partir da tensão contínua do primeiro estágio. Para esse efeito, utiliza-se uma ponte de transístores. Um dos braços comuta a 50 Hz e o outro comuta com um sinal PWM a 27 kHz. Como resultado, após o filtro, obtém-se um sinal semelhante ao apresentado na Figura 3.21. A diferença entre os dois sinais é uma onda sinusoidal aplicada à carga.

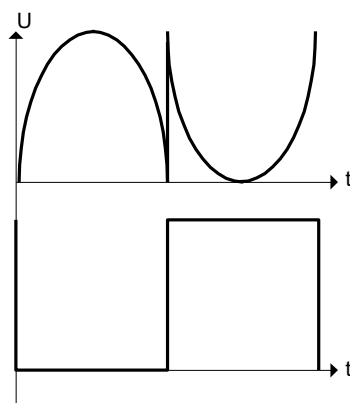


Figura 3. 22 – Sinais de saída do segundo estágio.

Os sinais de controlo do segundo estágio são produzidos por vários módulos do microcontrolador, conforme apresentado na Figura 3.22, e consistem em dois sinais distintos: uma onda quadrada de 50 Hz com um fator de ciclo de 50% nas saídas RC2 e RC3 e um sinal PWM de 27 kHz nas saídas RC6 e RC7, cujo fator de ciclo varia com a função seno.

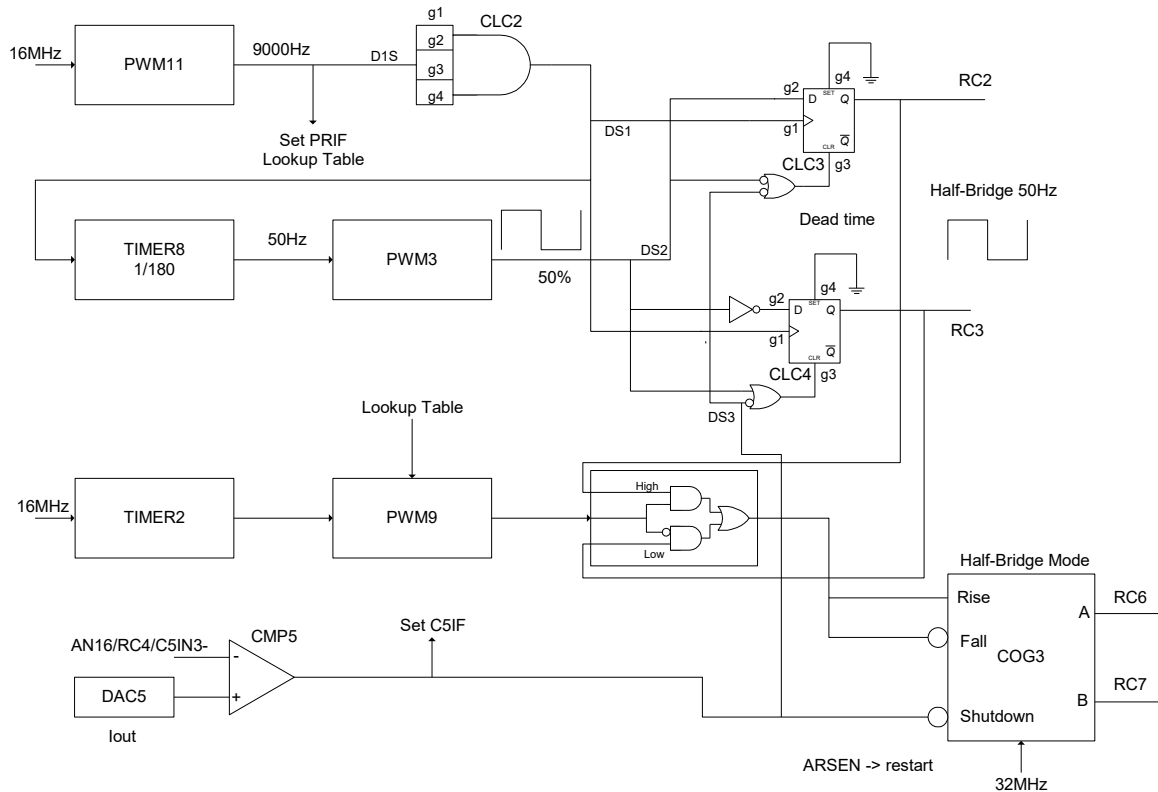


Figura 3. 23 – Geração dos sinais de controlo do segundo estágio.

O sinal de 9000 Hz à saída do PWM11 aciona cento e oitenta interrupções por cada ciclo da onda sinusoidal, correspondendo a uma resolução de dois graus. Em cada interrupção, um valor é retirado de uma tabela armazenada na memória e colocado no PWM9, que gera o sinal PWM. Pretende-se que, dentro de cada ciclo do PWM11, sejam completados ciclos inteiros do PWM9. Assim, a frequência do PWM9 deve ser um múltiplo da frequência do PWM11. Como as perdas de comutação aumentam com a frequência, optou-se pelo valor de 27 kHz em vez de 36 kHz.

As saídas RC2 e RC3 ligam-se a um braço da ponte com um tempo morto de 55,5  $\mu$ s, enquanto as saídas RC6 e RC7 ligam-se ao outro braço da ponte com um tempo morto de 300 ns. O tempo morto das saídas RC2 e RC3, usado para mitigar o efeito observado na Figura 3.20, é gerado pelos módulos CLC3 e CLC4, baseando-se em meio período do sinal de 9000 Hz à saída do módulo CLC2, conforme se observa na Figura 3.23. Durante este tempo morto, o sinal nas saídas RC6 e RC7 é invertido.

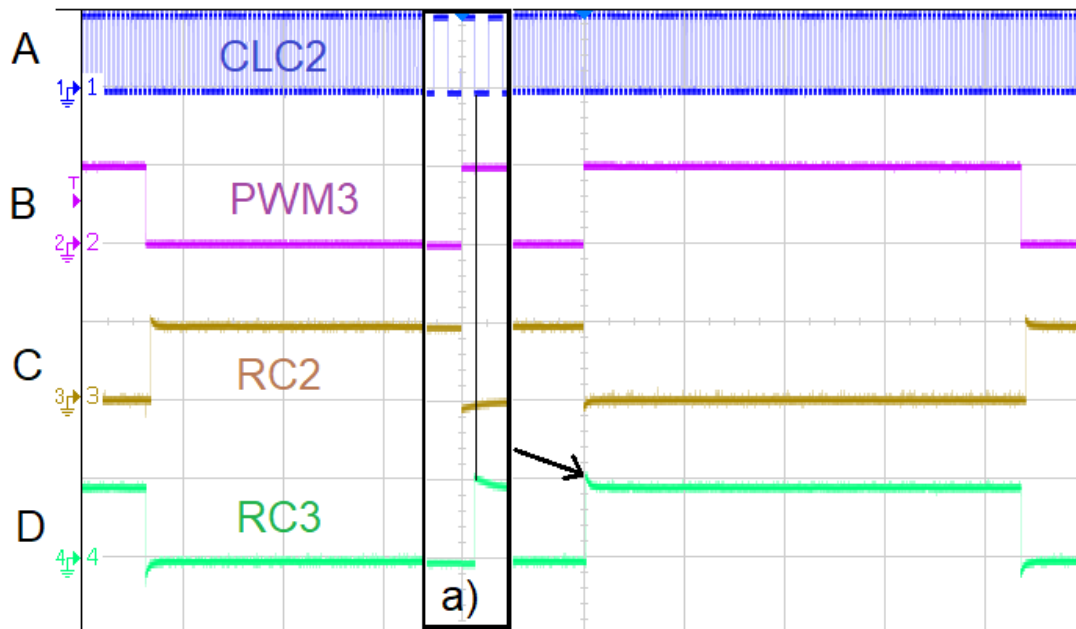


Figura 3. 24 – Geração do tempo morto na saída de 50Hz. Ganho vertical de A, B, C e D é igual a 5V/div. Ganho horizontal é igual a 2,5ms/div. Atraso em a) é igual a 55,5µs/div.

A Figura 3.24 a) apresenta o momento onde o sinal PWM é invertido. Este momento ocorre sempre durante o tempo morto do sinal em RC2 e RC3 correspondendo aos zeros da onda sinusoidal, a zero e a cento e oitenta graus.

No caso de a carga ligada após o filtro ser reativa, a sua corrente estará desfasada da tensão. Durante o tempo morto de 55,5 µs, a saída da ponte de transístores fica momentaneamente em aberto, mas o condensador C<sub>16</sub> assegurará a continuidade da corrente reativa a zero e a cento e oitenta graus.

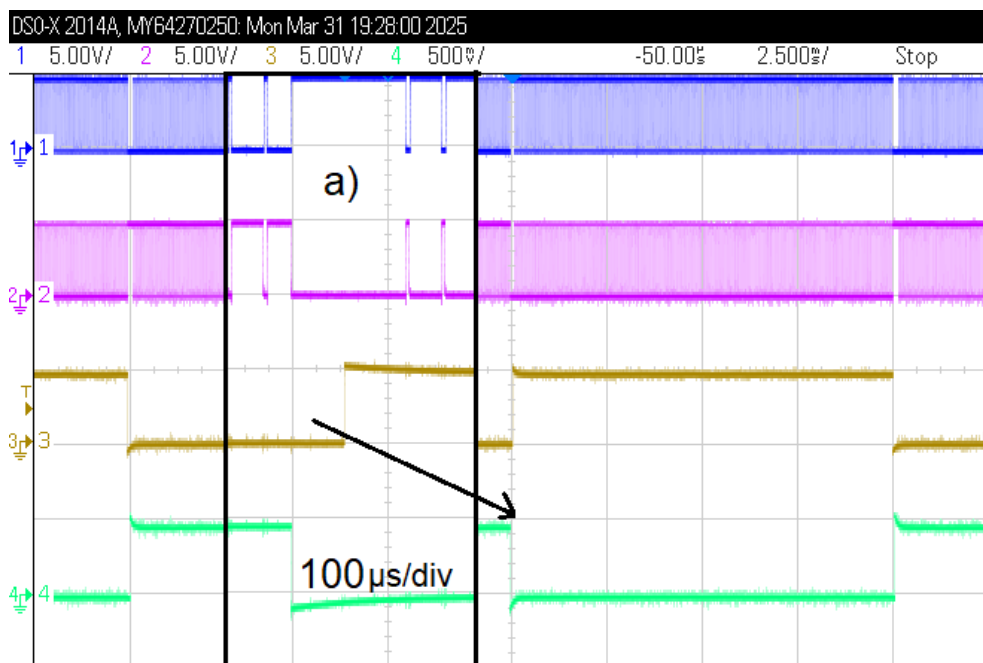


Figura 3. 25 – Inversão do sinal PWM durante o tempo morto da onda quadrada de 50Hz. Ganho vertical de A, B, C e D é igual a 5V/div. Ganho horizontal é igual a 2,5ms/div. Atraso em a) é igual a 55,5µs.

Após o filtro, obtém-se os sinais observados na Figura 3.25.

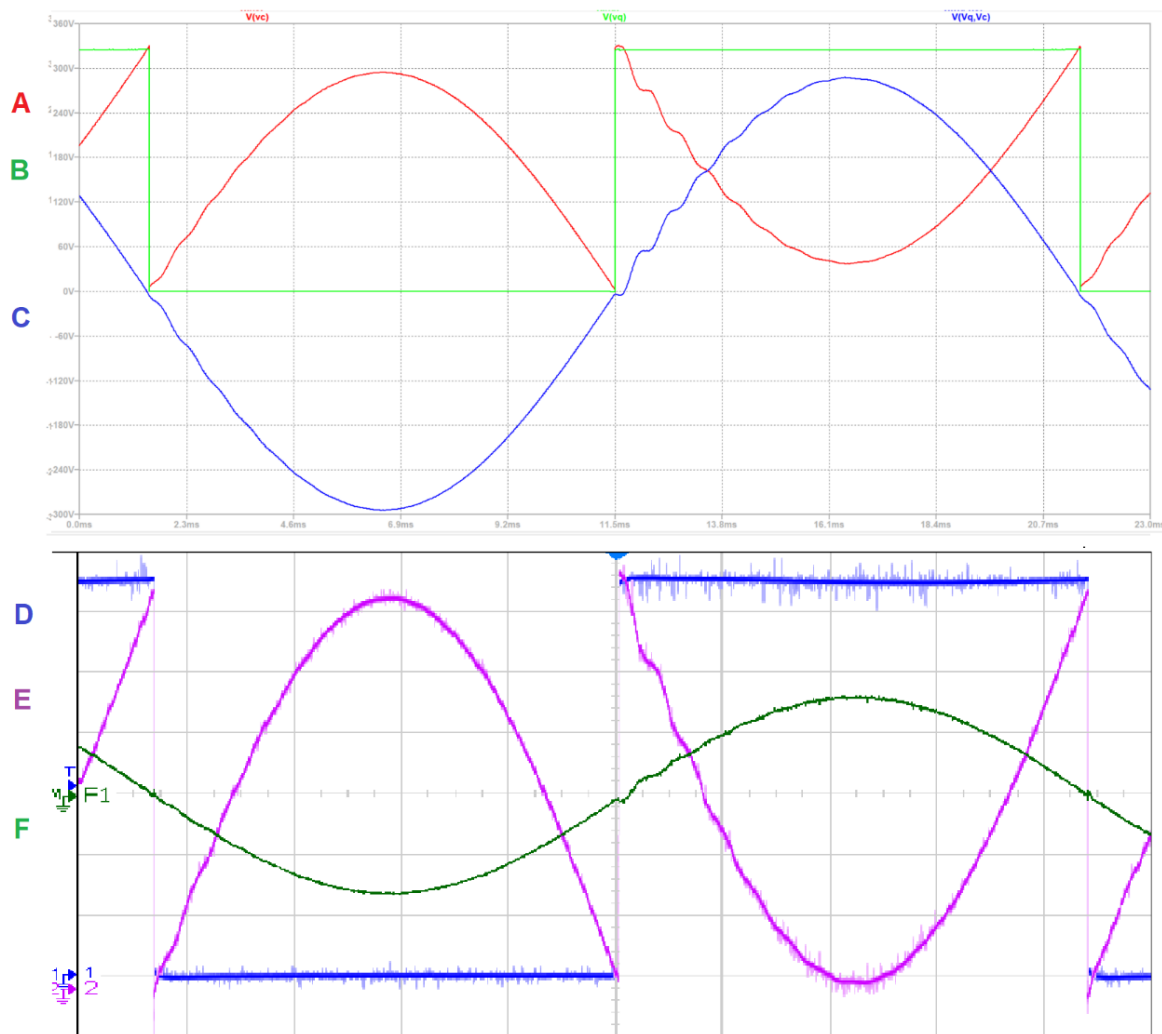


Figura 3. 26 – Sinais à saída do filtro passa-baixo. Ganho vertical de A, B e C é igual a 60V/div. Ganho vertical de D e E é igual a 50V/div. Ganho de F é igual a 200V/div. Ganho horizontal é igual a 2,3ms/div.

Os sinais A, B e C da Figura 3.25 são o resultado da simulação em LTspice, conforme o anexo D.4, e os sinais D, E e F foram obtidos com o osciloscópio. A ponte de transístores gera os sinais A e B, o sinal C é a diferença dos dois sinais gerados na ponte. Apesar de ter sido aplicado o tempo morto de  $55,5\mu\text{s}$ , verifica-se que na inversão da onda quadrada existe ainda um vestígio da resposta do filtro ao escalão observado na Figura 3.20.

Para que não haja sobreposição na comutação dos MOSFET  $Q_5$  e  $Q_6$  (B) na Figura 3.14. foi aplicado um tempo morto observado na Figura 3.26. Assim, o sinal PWM a 27kHz é aplicado ao módulo COG3 onde é gerado um tempo morto antes de ser aplicado aos MOSFET  $Q_5$  e  $Q_6$ .

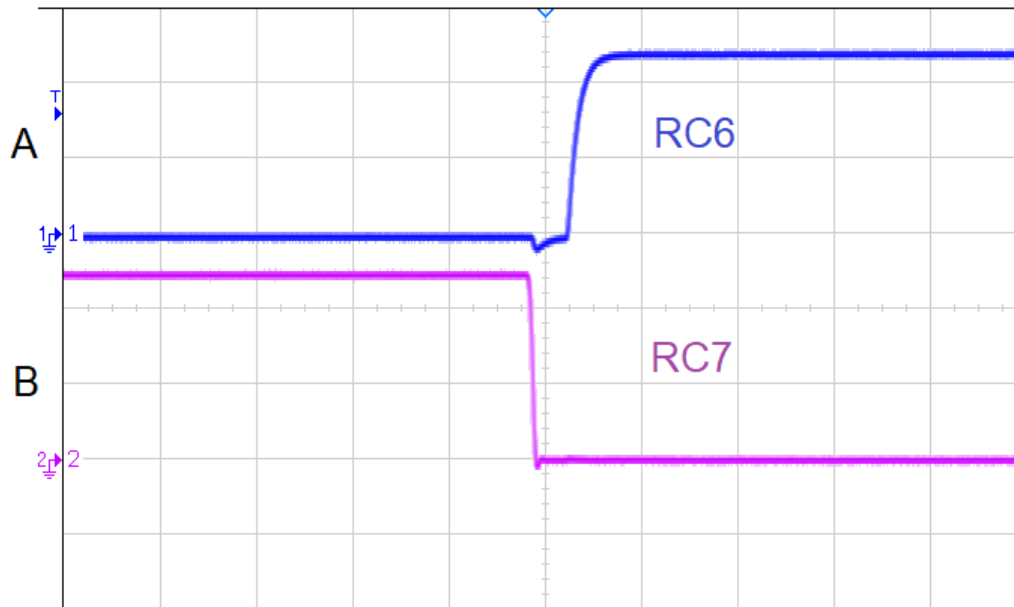


Figura 3. 27 – Geração do tempo morto no sinal de 27kHz. Ganho vertical de A e B é igual a 2V/div. Ganho horizontal é igual a 1μs/div.

Os dois transístores  $Q_5$  e  $Q_6$  têm tempos de atraso inferiores a 25 ns, e os tempos de carga da capacidade de entrada dados pelas equações 34 e 35 são inferiores a 5 ns. Há a destacar os tempos de comutação do IR2110 com  $t_{on}$  igual a 120 ns e  $t_{off}$  igual a 94 ns. Considerando todos os atrasos mencionados, o módulo COG3 foi configurado para gerar um atraso de 300 ns.

## 4 - AQUISIÇÃO E PROCESSAMENTO DE SINAL

A Figura 4.1 representa o caminho percorrido pelo sinal, desde a sua discretização ao seu processamento final.

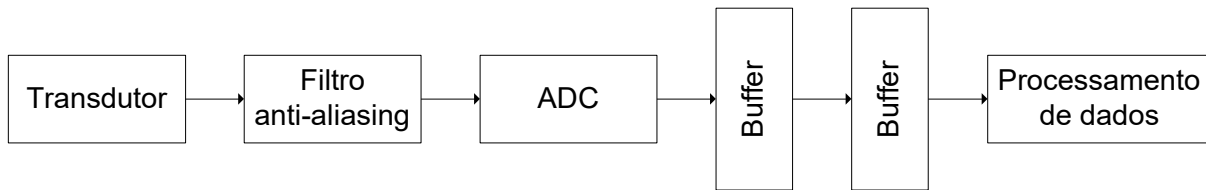


Figura 4. 1 – Percurso da aquisição e processamento do sinal.

A organização da memória de dados do microcontrolador, a frequência de funcionamento do conversor ADC, o número de amostras por ciclo e o número de pontos da DFT estão diretamente relacionados e serão usados nos cálculos deste capítulo.

A memória de dados está organizada em trinta e dois bancos de memória de cento e vinte e oito bytes cada. Dentro de cada banco, existem oitenta bytes destinados a uso geral. Aqui são definidas todas as variáveis usadas no programa e os buffers destinados à aquisição do sinal.

Para facilitar e acelerar o processamento do microcontrolador, foram definidos buffers de oitenta bytes para a corrente e quarenta bytes para a tensão.

O conversor ADC faz a aquisição multiplexada, a uma frequência de 4 kHz, das amostras da corrente e tensão de saída AC, tensão de alimentação, tensão do barramento DC e temperatura do microcontrolador.

Devido ao acesso concorrential à memória, foram ainda criados buffers adicionais para a corrente e tensão, que estão disponíveis no código do microcontrolador.

Antes de o sinal ser aplicado à entrada do conversor ADC, é submetido a um filtro passa-baixo. Ele é dimensionado com uma frequência de corte igual à frequência máxima permitida pelo critério de Nyquist, segundo o qual são necessárias, no mínimo, duas amostras para representar um ciclo completo. Quando é aplicado um sinal cuja frequência não respeita este critério, ocorre uma sobreposição espectral, e as componentes espectrais obtidas na DFT poderão apresentar erros. O filtro responsável por evitar este fenómeno é do tipo passa-baixo e é chamado por filtro *anti-aliasing*.

O microcontrolador efetua a discretização de cinco entradas analógicas: a amostra da corrente é realizada a 2 kHz, a da tensão a 1 kHz, a do barramento DC ( $V_{BUS}$ ) a 500 Hz, e as amostras da tensão da bateria e da temperatura do microcontrolador são realizadas a 250 Hz.

### 4.1 Aquisição da tensão de saída AC

Apresenta-se na Figura 4.2 o circuito de aquisição da tensão de saída AC.

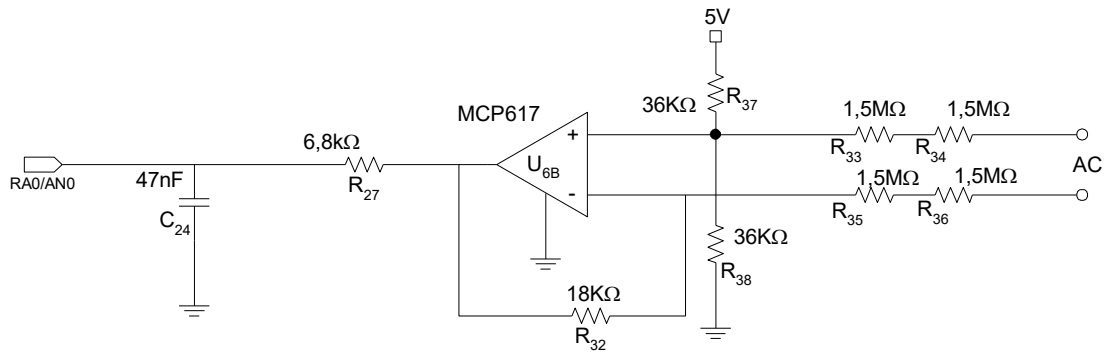


Figura 4. 2 – Circuito de aquisição da tensão de saída.

O circuito da Figura 4.2 é constituído por um subtrator e um filtro passa-baixo de primeira ordem. O subtrator realiza a diferença dos sinais apresentados na Figura 3.25 e soma uma componente contínua de 2,5 V. Esta componente contínua desloca a onda sinusoidal de forma que possa ser lida dentro do intervalo de tensões do conversor ADC.

O subtrator deve ser capaz de adaptar a amplitude da tensão de saída - que é igual a duas vezes 325V - ao intervalo de funcionamento do conversor ADC, que varia entre 0 e 5 V.

O ganho máximo pretendido para o subtrator é calculado pela equação 42.

$$Av < \frac{\text{Tensão máxima do ADC}}{2 \cdot \text{Amplitude da onda sinusoidal}} = \frac{5}{2 \cdot 325} = \frac{1}{130} \quad (42)$$

Para que o circuito funcione como subtrator, ele deve ter o mesmo ganho em ambas as entradas, isto é possível quando:

- A resistência  $R_{32}$  deve ser igual ao valor do paralelo de  $R_{37}$  com  $R_{36}$
- A soma de  $R_{33}$  com  $R_{34}$  deve ser igual à soma de  $R_{35}$  com  $R_{36}$ .

Para satisfazer a primeira condição, foi utilizada uma resistência de 18 kΩ e duas de 36 kΩ.

Os valores das restantes resistências foram definidos para satisfazer a equação 42 e tendo em conta os valores comerciais disponíveis. Para esse efeito, consideraram-se duas opções: uma resistência de 1 MΩ em série com uma de 1,5 MΩ, ou as duas de 1,5 MΩ. Com o objetivo de garantir um intervalo de segurança no sinal à saída do subtrator, optou-se por utilizar duas resistências de 1,5 MΩ. Assim, o ganho do subtrator é calculado através da equação 43.

$$Av = \frac{R_{32}}{R_{35} + R_{36}} = \frac{18 \text{ k}\Omega}{3 \text{ M}\Omega} = \frac{1}{166} \quad (43)$$

O filtro passa-baixo é constituído pela resistência  $R_{27}$  e pelo condensador  $C_{24}$ . Pelo critério de Nyquist, a frequência de corte deste filtro deve ser igual a metade da frequência de amostragem, ou seja, 500 Hz.

De acordo com as especificações do fabricante, a impedância externa do conversor ADC deve ser inferior a 10 kΩ. Tendo isto em conta, bem como os valores disponíveis no mercado e a equação 44, foram escolhidos os seguintes componentes: R<sub>27</sub> com 6,8 kΩ e C<sub>24</sub> com 47 nF.

$$f = \frac{1}{2\pi \cdot R \cdot C} = \frac{1}{2\pi \cdot 6,8 \text{ k}\Omega \cdot 47 \text{ nF}} = 497,98 \text{ Hz} \quad (44)$$

A partir da transformada de Laplace, é possível obter a função de transferência do filtro, representada na equação 45, e simular o seu comportamento em MATLAB, conforme o anexo C.3.

$$AN0(s) = \frac{\frac{1}{sC_{24}}}{\frac{1}{sC_{24}} + R_{27}} = \frac{1}{sC_{24} \cdot R_{27} + 1} \quad (45)$$

A partir da simulação, obteve-se o diagrama de Bode representado na Figura 4.3. Confirma-se a frequência de corte a 498 Hz com o desfasamento característico de 45 graus. Verifica-se ainda o aumento da atenuação em 20 dB por década, característica de um filtro de primeira ordem.

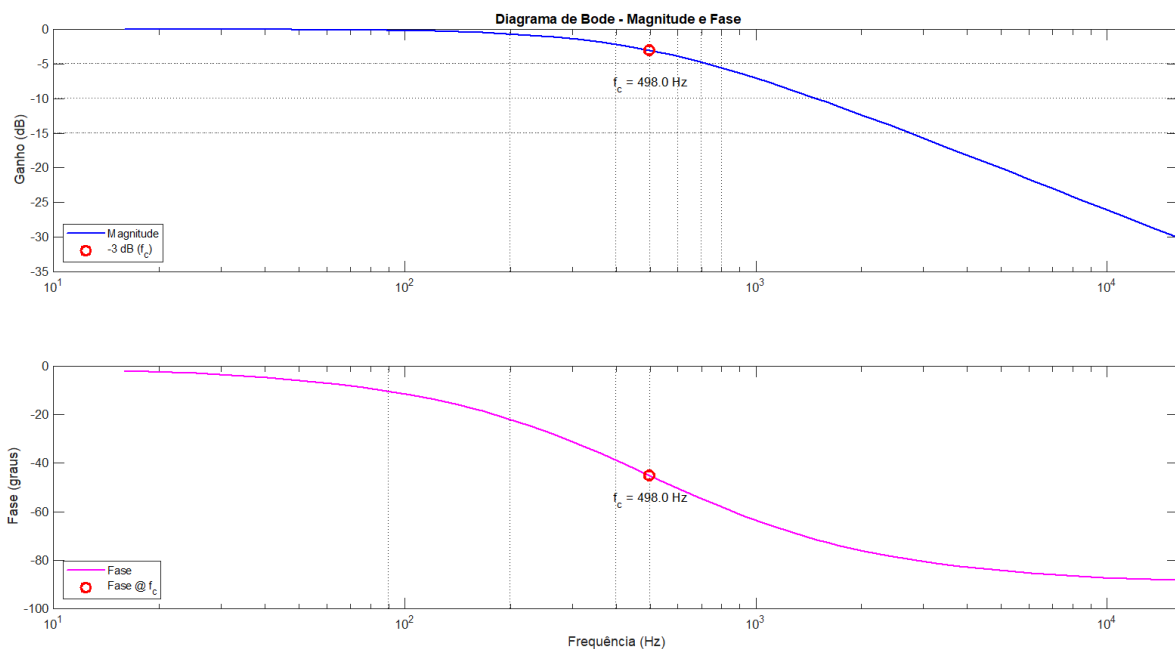


Figura 4. 3 – Diagrama de Bode do filtro passa-baixo.

Com a frequência de amostragem igual a 1000 Hz, é possível obter vinte amostras em cada ciclo de um sinal de 50 Hz. O microcontrolador realiza o cálculo definido na equação 46 para obter o valor da tensão RMS, onde N representa o número de amostras, neste caso igual a 20, x<sub>n</sub> representa o valor de cada amostra.

$$X_{RMS} = \sqrt{\frac{1}{N} \sum_{n=1}^N x_n^2} \quad (46)$$

Cada amostra do conversor é constituída por 10 bits, e a resolução a 5 V é dada pela equação 47. Esta resolução dá origem a erros de quantificação.

$$Resolução = \frac{5 \text{ V}}{2^{10}} = 4,88 \text{ mV} \quad (47)$$

Quando se transporta o erro para a entrada do subtrator, é necessário multiplicá-lo pelo valor obtido na equação 43. Assim, quando se utiliza a equação 47, obtém-se um erro de quantificação igual 810.54 mV.

## 4.2 Aquisição da corrente de saída AC

A Figura 4.4 representa o circuito de aquisição da corrente de saída.

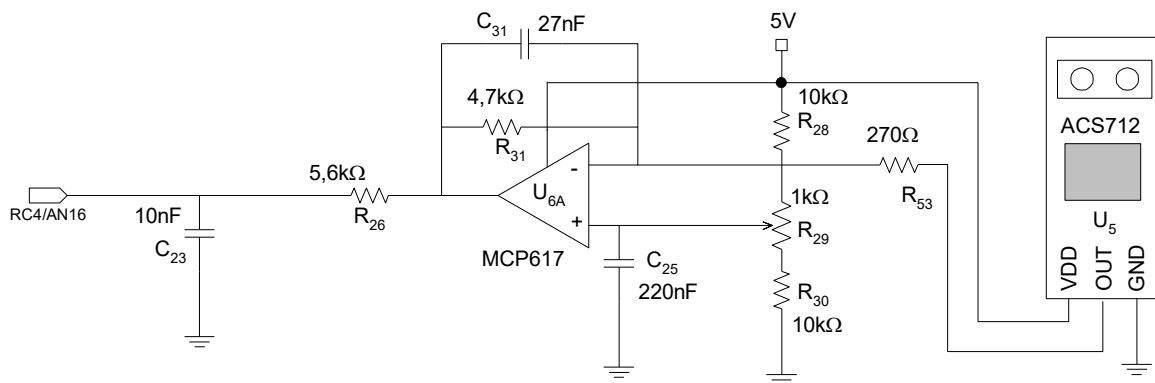


Figura 4. 4 – Circuito de aquisição da corrente de saída.

O circuito da Figura 4.4 é constituído pelo módulo ACS712, um transdutor de corrente baseado no efeito de Hall, com uma sensibilidade de 185 mV/A e tem uma largura de banda igual a 80 kHz [14], perfeitamente adaptado à leitura de componentes espectrais até 1 kHz.

Após o filtro, com o objetivo de aumentar a sensibilidade, foi utilizado um amplificador de tensão cujo ganho é dado pela equação 48.

$$Av = \frac{R_{31}}{R_{53}} + 1 = \frac{4,7 \text{ k}\Omega}{270 \Omega} + 1 = 18,40 \quad (48)$$

A sensibilidade do transdutor aumentou para 3,4 V/A. Considerando que a tensão de entrada do conversor ADC pode variar  $\pm 2,5 \text{ V}$  em torno da componente DC de 2,5 V, com a nova sensibilidade, pode-se medir correntes de pico até 735 mA, um valor adequado para uma carga de 100 W, cujo valor da corrente de pico é igual a aproximadamente 619 mA.

A frequência de amostragem da corrente é igual a 2 kHz. Esta frequência permite obter quarenta amostras por período. Quarenta amostras permitem a obtenção de uma DFT de vinte pontos, isto é, permitem a representação espectral desde a harmónica 0 até à harmónica 19. A harmónica 19 corresponde a 950 Hz, o valor máximo disponível na análise espectral da corrente.

Para que evitar a sobreposição espectral, foi implementado um filtro passa-baixo constituído pelos componentes  $C_{23}$ ,  $R_{26}$  e ainda pelo circuito de realimentação do amplificador de tensão,  $R_{31}$ ,  $C_{31}$  e  $R_{53}$ . A sua função de transferência está representada na equação 49.

$$AN16(s) = \frac{\frac{1}{sC_{31}} \cdot R_{31}}{\frac{1}{sC_{31}} + R_{31}} \cdot \frac{1}{\frac{1}{sC_{23}} + R_{26}} \quad (49)$$

$$AN16(s) = \frac{R_{31}}{R_{53} \cdot (sC_{23} \cdot R_{26} + 1) \cdot (sC_{31} \cdot R_{31} + 1)}$$

Os valores de  $R_{31}$  e  $R_{53}$  já estão definidos e determinam a sensibilidade do transdutor de corrente. A resistência  $R_{26}$  deve ser inferior a 10 k $\Omega$ . Pretende-se agora calcular o valor da resistência  $R_{26}$  e dos condensadores  $C_{23}$  e  $C_{31}$  de acordo com os valores disponíveis no mercado. Para isso, foram testados diferentes valores de forma a aproximar a frequência de corte a 1000Hz.

Com  $R_{26}$  igual a 4700  $\Omega$ ,  $C_{23}$  igual a 10 nF e  $C_{31}$  igual a 27 nF, obteve-se uma frequência de corte de 1018 Hz e cujo diagrama de Bode é mostrado na Figura 4.5, e é obtido através da simulação no MATLAB, de acordo com o anexo C.2.

Da análise do diagrama de Bode, verifica-se uma atenuação de 40 dB por década, característica de um filtro passa-baixo de segunda ordem.

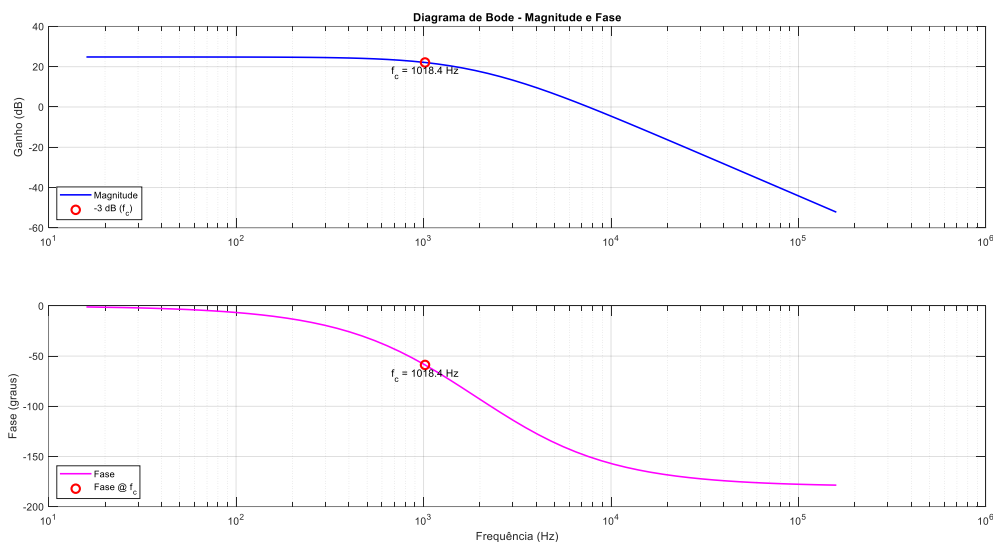


Figura 4. 5 – Diagrama de Bode do filtro passa-baixo.

O cálculo do valor RMS da corrente de saída é efetuado dentro do microcontrolador utilizando a equação 46. As amostras são enviadas via Bluetooth para a aplicação em ambiente Windows, onde são calculadas as respetivas componentes espectrais com o algoritmo da DFT.

Para validar os valores obtidos na aplicação, foi aplicada uma onda quadrada à entrada do transdutor de corrente com uma amplitude de 0,5 A.

A simulação em MATLAB, de acordo com o anexo C.4, representada na Figura 4.6 a), apresenta a forma da onda quadrada amostrada, correspondente a uma corrente que varia entre 0 A e 0,5 A. A sua representação espectral unilateral exibe vinte harmónicas, 0 a 19, de acordo com o critério de Nyquist. O valor obtido na aplicação está representado na Figura 4.6 b).

A harmónica 0 representa a componente contínua, neste caso é igual a 0,25V. Na aplicação, obtém-se uma componente contínua de 0,266V, este valor pode ser calibrado na resistência  $R_{29}$  da Figura 4.4.

Com as harmónicas 1 a 19, calculou-se a distorção harmónica total vulgarmente designada por THD, de acordo com a equação 50.

$$THD[\%] = \frac{\sqrt{\sum_{n=2}^{N-1} A_n^2}}{A_1} \quad (50)$$

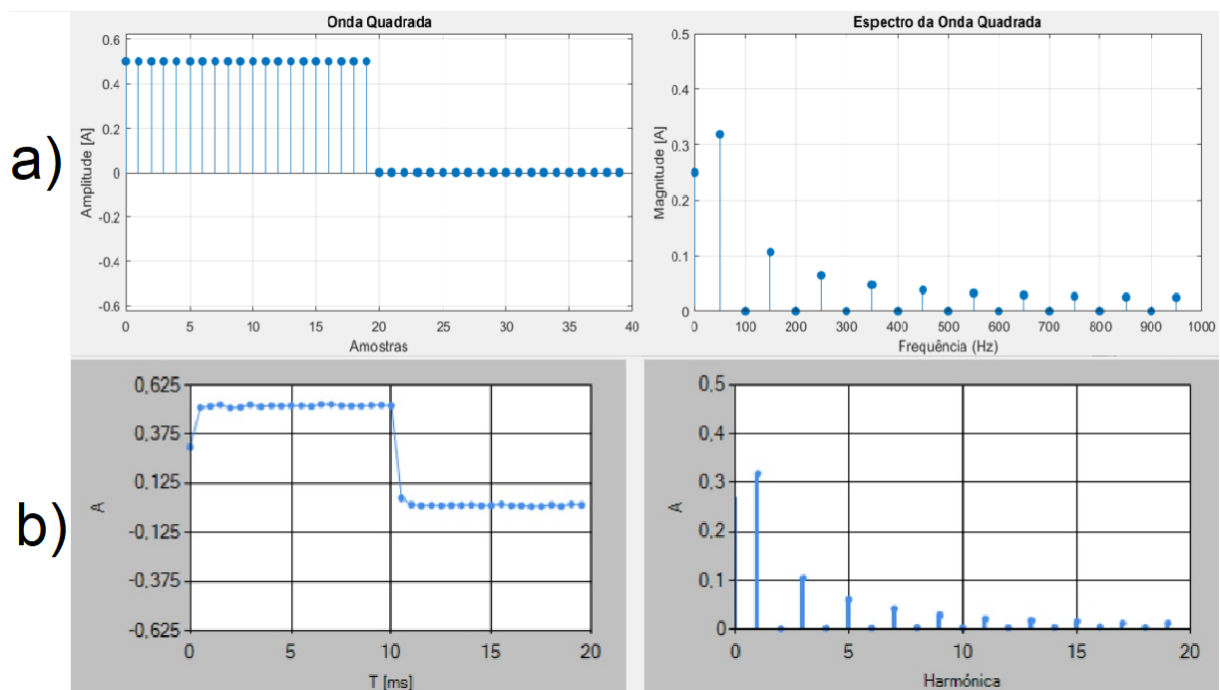


Figura 4. 6 – Representação espectral unilateral da onda quadrada.

De acordo com a Tabela 4.1, na onda quadrada testada, obteve-se um THD igual a 48% na simulação e 45,73% na aplicação.

A Tabela 4.1 apresenta ainda uma lista detalhada com a amplitude e fase de cada harmónica. Destaca-se o desfasamento de aproximadamente 90 graus da primeira harmónica. No algoritmo de cálculo da DFT, obtêm-se duas componentes: uma real e uma imaginária. A componente real obtida com a função cosseno; a componente imaginária, com a função seno. A amplitude é determinada pelo módulo das duas componentes, e a fase, pelo argumento.

No caso da harmónica 1, ela é predominantemente real, mas obtida com o cosseno. Assim, devido ao desfasamento de 90 graus associado ao cosseno, a fase será também aproximadamente 90 graus.

No caso da harmónica 19, a simulação apresenta aproximadamente o dobro da amplitude do resultado experimental. Esta diferença deve-se à combinação de dois fatores: a resposta do filtro passa-baixo a -3 dB e o erro máximo de quantificação dado pela equação 51.

$$\xi = \frac{5V}{2^N \cdot \text{sensibilidade}} = \frac{5V}{1024 \cdot 3.4} = 1,43 \text{ mA} \quad (51)$$

MATLAB			Aplicação em Windows		
Harmónica	Amplitude	Fase (graus)	Harmónica	Amplitude	Fase (graus)
0	0.2500	0.0000	Hamónica: 0 → 0,2661 → 0,00		
1	0.3186	-85.5000	Hamónica: 1 → 0,3192 → 88,71		
2	0.0000	0.0000	Hamónica: 2 → 0,0005 → -86,86		
3	0.1071	-76.5000	Hamónica: 3 → 0,1051 → 86,34		
4	0.0000	0.0000	Hamónica: 4 → 0,0024 → -45,78		
5	0.0653	-67.5000	Hamónica: 5 → 0,0607 → 82,41		
6	0.0000	0.0000	Hamónica: 6 → 0,0014 → -4,11		
7	0.0478	-58.5000	Hamónica: 7 → 0,0405 → 78,08		
8	0.0000	0.0000	Hamónica: 8 → 0,0026 → -26,04		
9	0.0385	-49.5000	Hamónica: 9 → 0,0275 → 70,50		
10	0.0000	0.0000	Hamónica: 10 → 0,0054 → -21,80		
11	0.0329	-40.5000	Hamónica: 11 → 0,0213 → 58,83		
12	0.0000	0.0000	Hamónica: 12 → 0,0039 → -5,12		
13	0.0293	-31.5000	Hamónica: 13 → 0,0140 → 52,73		
14	0.0000	0.0000	Hamónica: 14 → 0,0053 → -33,63		
15	0.0271	-22.5000	Hamónica: 15 → 0,0141 → 36,79		
16	0.0000	0.0000	Hamónica: 16 → 0,0048 → -13,79		
17	0.0257	-13.5000	Hamónica: 17 → 0,0135 → 26,71		
18	0.0000	0.0000	Hamónica: 18 → 0,0046 → -6,65		
19	0.0251	-4.5000	Hamónica: 19 → 0,0129 → 9,33		
THD (Total Harmonic Distortion): 48.08 %			THD = 45,737%		

Tabela 4.1 – Componentes espectrais da onda quadrada.

### 4.3 Aquisição da tensão do barramento $V_{BUS}$

A equação 18 determina a relação entre a tensão no barramento  $V_{BUS}$  e a tensão aplicada à entrada do amplificador de erro OPA2 da Figura 3.5. Ao mesmo pino de entrada está ligada a entrada AN1 do conversor ADC. Assim, a tensão amostrada corresponde a uma fração da tensão no barramento  $V_{BUS}$ . Como o conversor ADC tem a mesma resolução do conversor DAC, a resolução obtida na equação 22 será também a mesma, ou seja, 0,341V.

O efeito de *dithering*, uma indecisão do conversor provocada pelo ruído, permite aumentar artificialmente a resolução da amostra. Para esse fim, o microcontrolador soma sessenta e quatro amostras de dez bits e obtém uma amostra de dezasseis bits. No final, com base no valor da equação 33, calcula a tensão estimada no barramento  $V_{BUS}$ .

#### 4.4 Aquisição da tensão de alimentação $V_{DC}$

Considerando a Figura 3.3, para aquisição do valor de tensão de alimentação recorreu-se a um divisor de tensão formado pelas resistências  $R_{44}$  e  $R_{45}$  (B). A entrada AN9 do microcontrolador recebe uma amostra da tensão de alimentação  $V_{DC}$  conforme a equação 52.

$$AN9[V] = V_{DC} \cdot \frac{R_{44}}{R_{44} + R_{45}} = V_{DC} \cdot \frac{10 \text{ k}\Omega}{10 \text{ k}\Omega + 75 \text{ k}\Omega} = \frac{2 \cdot V_{DC}}{17} \quad (52)$$

A resolução do conversor ADC, calculada na equação 47, é igual a 4,88 mV, e adaptando este valor segundo o valor obtido na equação 52, obtém-se uma resolução igual a 41,5 mV na entrada  $V_{DC}$ .

À semelhança do que é feito com a entrada AN1, o microcontrolador soma sessenta e quatro amostras, obtém um número de dezasseis bits e estima o valor de  $V_{DC}$  com base no resultado obtido da equação 50.

#### 4.5 Proteção de sobre corrente

A proteção de sobre corrente da saída do segundo estágio baseia-se na comparação da tensão da entrada AN16 com a tensão do conversor DAC5 da Figura 4.7.

A variação da corrente no transdutor provoca uma variação de tensão na entrada AN16, conforme representado na Figura 4.7. Se essa tensão ultrapassar o valor definido no DAC5, a saída do CMP5 comuta, passando a 0 V, e desliga os dois sinais de controlo da ponte de transístores.

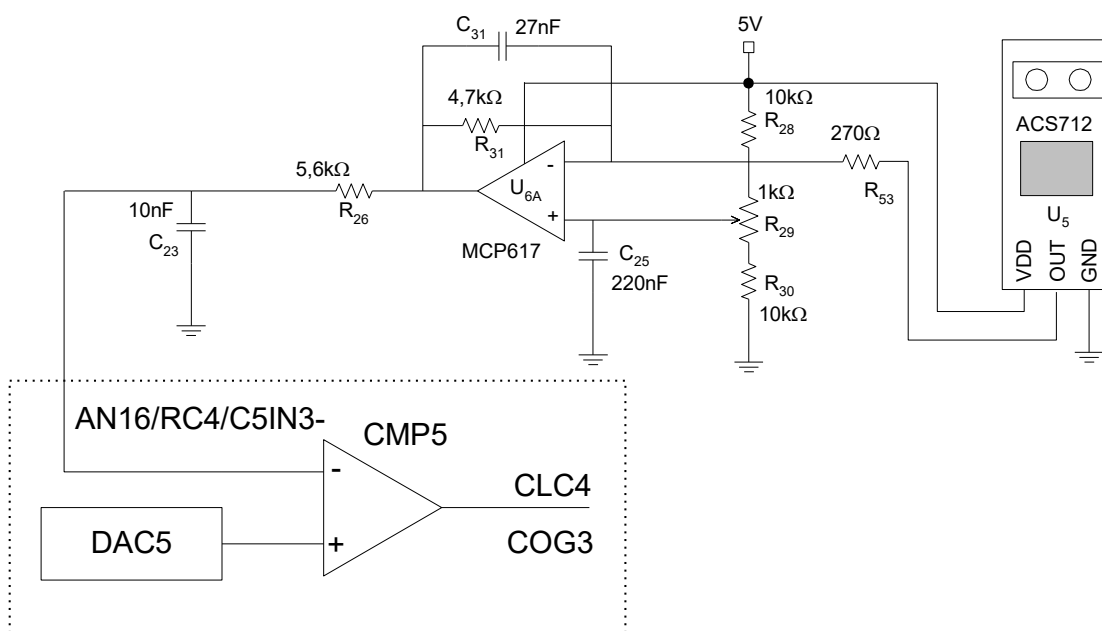


Figura 4. 7 – Circuito de proteção de sobre corrente.

O filtro passa-baixo da Figura 4.7 introduz um atraso no sinal, determinado pela sua função de transferência. Esse atraso foi simulado em MATLAB, de acordo com o anexo C.5, e está representado na Figura 4.8.

Na simulação em MATLAB, apresentada na Figura 4.8, obteve-se um atraso de aproximadamente igual a 0,3 ms.

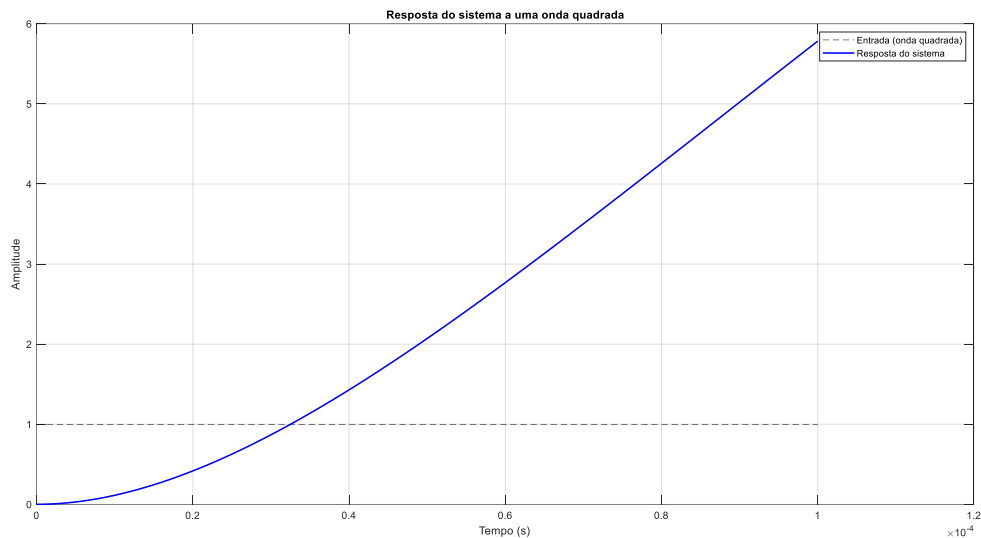


Figura 4. 8 – Simulação do atraso no MATLAB.

No caso de sobre corrente, deve ainda considerar-se o atraso provocado pela bobina  $L_1$  da Figura 3.14. Na Figura 4.9, obtida com uma simulação em LTspice e de acordo com o anexo D.5, determina-se o valor máximo da corrente nos transístores em caso de curto-circuito. Ao fim de 0,3 ms, a corrente na bobina — igual à corrente nos transístores — pode atingir 9,75 A. Este valor está dentro das características dos transístores, que suportam correntes de pico até 36 A.



Figura 4. 9 – Simulação do atraso em LTspice.

## 5- OPERAÇÃO E RESULTADOS

Neste capítulo serão descritos os modos de funcionamento do conversor, as suas aplicações e o respetivo desempenho.

Serão analisadas as condições de operação em ambos os modos, bem como a resposta do sistema a variações na carga e na tensão de entrada. Além disso, será avaliada a eficiência do conversor e analisadas as componentes espectrais da corrente de saída.

### 5.1 Modo de bateria

O modo de bateria funciona de acordo com a máquina de estados representada na Figura 5.1 e caracteriza-se pela possibilidade de definir uma tensão mínima constante, que limita a descarga da bateria. Esta limitação é realizada pelo comparador CMP3 e pelo DAC2 da Figura 3.5. O valor da tensão mínima da bateria é definido na aplicação, conforme ilustrado na Figura 5.2.

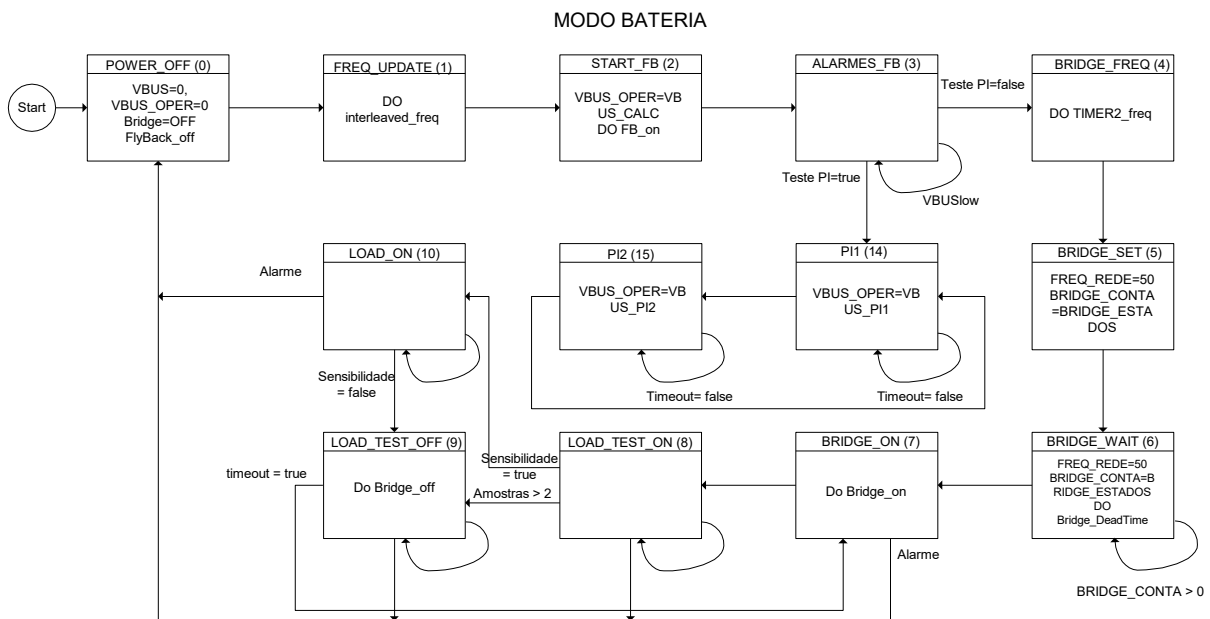


Figura 5. 1 – Máquina de estados em modo de bateria.

Bateria min:	<input type="text" value="11.5"/> V	MODO	<input type="text" value="Bateria"/>	MPPT	Bateria
Sensibilidade:	<input type="text" value="0"/> A (0 - sempre ligado)			Tensão DAC2	11.5 V
Tempo morto:	<input type="text" value="50"/> dec. de seg			DAC2	278
				Sequência	0

Figura 5. 2 – Configuração da tensão mínima da bateria.

Dentro deste modo, é ainda possível configurar um modo de poupança de bateria. O microcontrolador aciona periodicamente a saída e verifica se existe uma carga ligada. Se não

existir carga, a saída desliga-se. No modo de poupança, configuram-se a sensibilidade da corrente e o tempo morto entre dois testes consecutivos, conforme a Figura 5.2.

Considerando ainda a máquina de estados representada na Figura 5.1, existem ainda dois estados — os estados 14 e 15 — implementados exclusivamente para testar o controlador PI durante a fase de testes. Em funcionamento normal, estes não são utilizados.

Numa breve análise da máquina de estados:

- No estado 0, são desligados todos os circuitos geradores de sinais;
- No estado 1, é configurada a frequência do primeiro estágio;
- No estado 2, é configurada a tensão de saída do primeiro estágio;
- No estado 3, é verificada a tensão  $V_{BUS}$ ;
- Nos estados 4 e 5, são definidas as configurações do segundo estágio;
- Para garantir a estabilidade do circuito, o estado 6 introduz um atraso definido por uma constante do ficheiro Bridge.inc;
- Os estados 7, 8, 9 e 10 controlam o funcionamento do circuito no modo de poupança de bateria e verificam os alarmes do circuito.

Foi aplicada uma tensão de entrada igual a 12,5 V, foram medidos os consumos do circuito sem carga e registados na Tabela 5.1.

No modo de poupança, o circuito é ativado, recolhe amostras da corrente e calcula o respetivo valor eficaz. Se o valor calculado for inferior à sensibilidade definida na Figura 5.1, o circuito desliga-se durante o tempo configurado. Assim, obtém-se um consumo médio entre 170 mA e 235 mA, em função do tempo em que o circuito permanece ligado e desligado.

Consumos sem carga [mA]	
Com o segundo estágio desligado	170
Com o segundo estágio ligado permanentemente	235
Em modo de poupança de bateria	235 (0,3 s) 170 (tempo desligado)

Tabela 5.1 – Consumos sem carga.

## 5.2 Modo de Painel solar

A máquina de estados deste modo está representada na Figura 5.3.

Numa breve análise da máquina de estados:

- No estado 0, são desligados todos os circuitos geradores de sinais;
- No estado 1, é configurada a frequência do primeiro estágio;

- No estado 2, é configurada a tensão de saída do primeiro estágio;
- No estado 3, é verificada a tensão  $V_{BUS}$ ;
- Nos estados 4 e 5, são definidas as configurações do segundo estágio;
- Para garantir a estabilidade do circuito, o estado 6 introduz um atraso definido por uma constante do ficheiro Bridge.inc;
- O estado 7 liga o segundo estágio;
- O estado 8 monitoriza os alarmes do circuito.

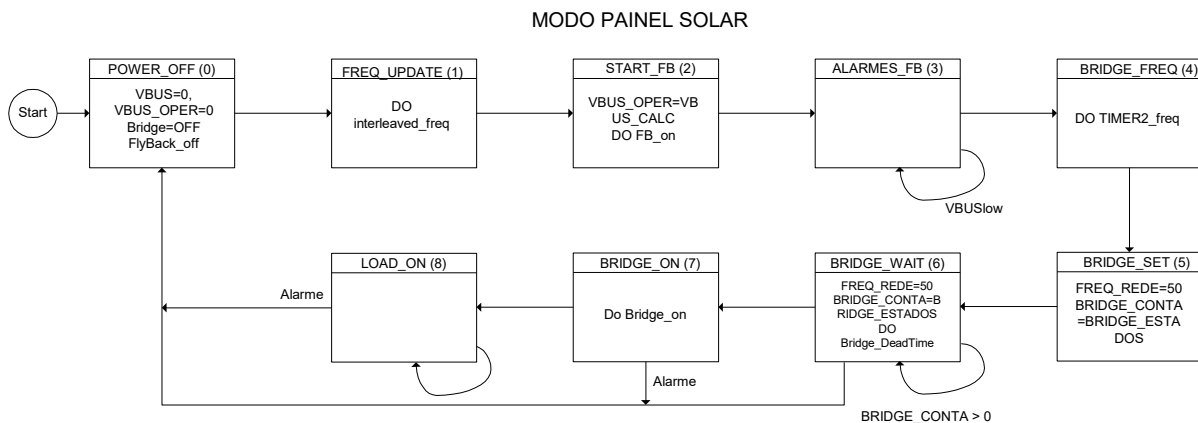


Figura 5. 1 – Máquina de estados em modo de painel solar.

No modo de bateria, o valor do DAC2 era constante e definia o valor limite de descarga da bateria. Neste modo, o valor calculado pelo algoritmo MPPT é aplicado ao DAC2 e representa o valor de tensão associado à potência máxima do painel solar. Este valor é constantemente atualizado de acordo com a potência de saída e com as características do painel solar inseridas no microcontrolador, conforme ilustrado na Figura 5.4.

Para a demonstração do funcionamento do algoritmo MPPT, utiliza-se a equação 53, determinada a partir da Figura 5.4, cujos valores foram introduzidos no microcontrolador. Na Figura 5.5, obteve-se uma tensão de 16,3 V sem carga, ou seja, com a potência igual a zero. Pela equação 53, sem carga, obtém-se um valor de 16,25 V.

$$V_{MPPT} = V_{MAX} - \frac{Pot\ máx + Pot\ atual}{\tan \alpha} \quad (53)$$

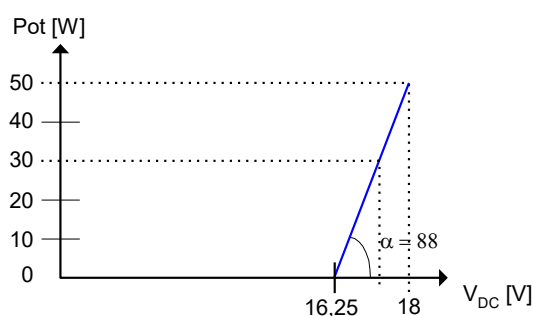


Figura 5. 4 – Resposta do algoritmo MPPT.

MPPT calculado:

MPPT Vmax:  V Pmax:  W

Inclinação:  graus < 90

MODO:

MPPT	Bateria
Tensão DAC2	16.3 V
DAC2	394
Sequência	1

Figura 5. 5 – Parâmetros MPPT inseridos no microcontrolador.

Foi aplicada uma tensão de 18 V à entrada do conversor e testaram-se duas cargas, uma de 2000  $\Omega$  e outra de 1500  $\Omega$ . Em função da potência obtida, calcularam-se os respectivos valores da tensão MPPT com recurso à equação 53. Registaram-se também os valores calculados pelo microcontrolador na Tabela 5.2.

Resultados do algoritmo MPPT			
Potência [W]	Carga [ $\Omega$ ]	Teórico [V]	Microcontrolador [V]
0	Aberto	16,25	16,3
24.5	2000	17,1	17,2
31.5	1500	17,35	17,4

Tabela 5.2 – Valores obtidos com o algoritmo MPPT.

Assim, o algoritmo MPPT ajusta iterativamente a tensão de operação do painel solar com o objetivo de maximizar a potência transferida para a carga. Com base nos valores característicos do painel, definidos previamente na aplicação e introduzidos no microcontrolador, é determinada uma aproximação ao ponto de potência máxima.

### 5.3 Análise das componentes espectrais da corrente

Com o objetivo de avaliar o comportamento das correntes absorvidas por diferentes tipos de cargas, foram realizados ensaios segundo os princípios da norma EN 61000-3-2 [15], a qual estabelece limites para a produção de correntes harmónicas em equipamentos com corrente de entrada inferior ou igual a 16 A por fase, alimentados por redes de baixa tensão de uso público. A análise foi feita até à 19.<sup>a</sup> harmónica, valor inferior ao limite da 40.<sup>a</sup> harmónica definido pela norma, mas suficiente para caracterizar as principais distorções introduzidas pelas cargas testadas.

Importa referir que a análise até à 19.<sup>a</sup> harmónica está de acordo com o número de amostras utilizadas por ciclo (40 amostras), o que determina o número máximo de harmónicas que podem ser corretamente calculadas pela Transformada Discreta de Fourier. Adicionalmente, a aplicação apresenta graficamente o índice de cada harmónica, permitindo estabelecer uma correspondência direta com o índice k da equação 14, facilitando a interpretação técnica do conteúdo espectral do sinal.

Os valores eficazes da corrente ( $I_{RMS}$ ), da potência absorvida e do THD foram registados e encontram-se resumidos na Tabela 5.3.

Carga	Potência [W]	$I_{RMS}$ [A]	THD [%]
Lâmpada incandescente de 40W	36	0,16	4.1
Lâmpada economizador de 8W	11	0,05	109
Lâmpada Led de 10W	13,6	0,06	145
Transformador do computador	31.5	0,14	133

Tabela 5.3 – Resumo dos resultados das cargas testadas.

A lâmpada incandescente, por se tratar de uma carga linear puramente resistiva, apresentou um espectro praticamente limitado à componente fundamental (1.<sup>a</sup> harmónica), com um THD de apenas 4,1%, indicando uma forma de onda de corrente próxima da onda sinusoidal ideal. A forma de onda da corrente e as componentes espectrais desta carga estão representadas na Figura 5.6.

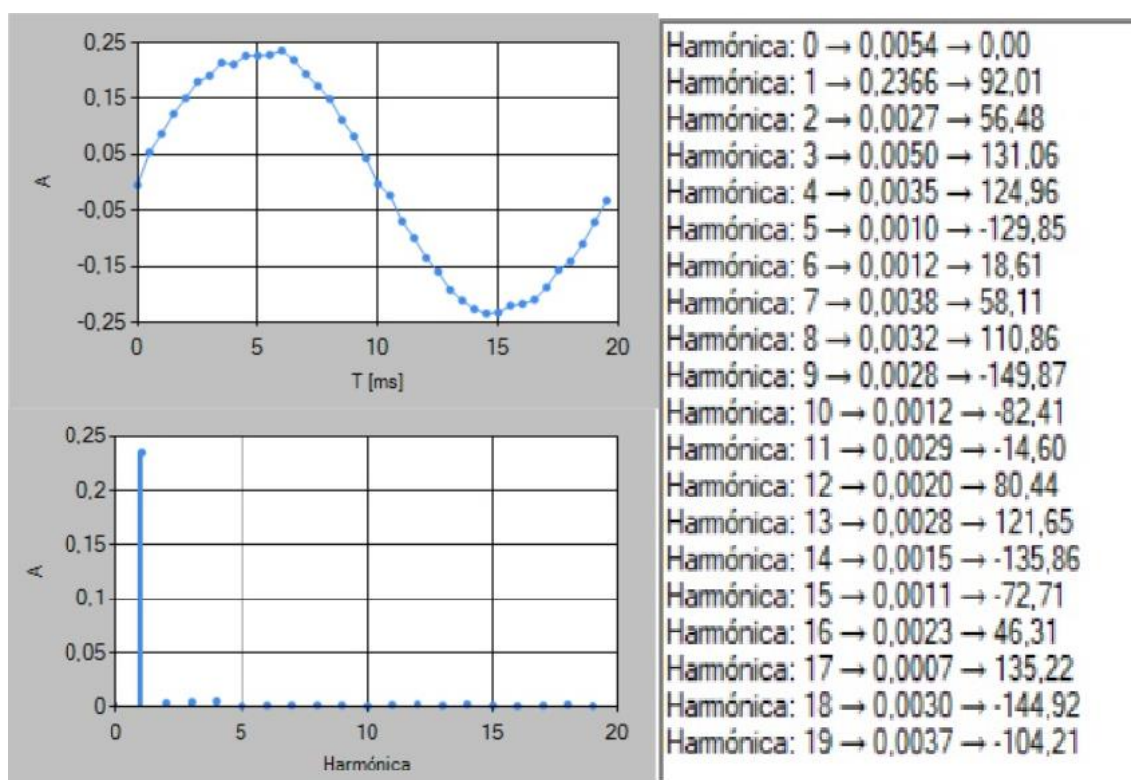


Figura 5. 2 – Resultados com uma lâmpada incandescente de 40 W.

Em contraste, as cargas não lineares (lâmpada economizadora, LED e transformador do computador) apresentam elevados valores de THD, evidenciando forte distorção da corrente absorvida. Isto deve-se à presença de circuitos de retificação com condensador, que provocam picos de corrente breves e intensos, como é visível nas formas de onda adquiridas nas Figuras 5.7, 5.8 e 5.9. Estes picos surgem apenas quando a tensão da rede ultrapassa a tensão do condensador de entrada, conduzindo durante um curto intervalo e originando harmónicas significativas, em especial as de ordem ímpar (3.<sup>a</sup>, 5.<sup>a</sup> e 7.<sup>a</sup>).

A lâmpada economizadora de 8 W apresenta um THD elevado de 120%, com a 3.<sup>a</sup> harmônica a dominar o espectro. A forma de onda da corrente e as componentes espectrais estão representadas na Figura 5.7.

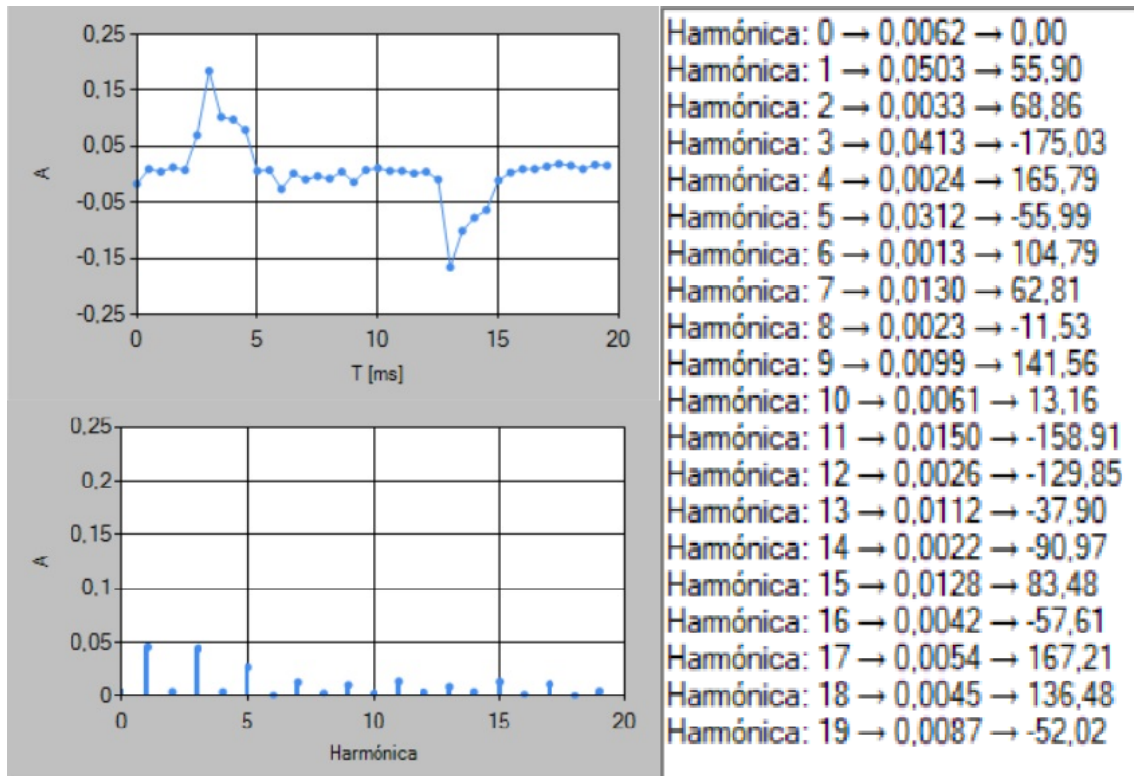


Figura 5. 3 – Resultados com uma lâmpada economizadora de 8 W.

A lâmpada LED de 10 W também apresenta um THD elevado, de 145%, sendo as componentes de alta frequência mais proeminentes. A forma de onda da corrente e as componentes espectrais podem ser observadas na Figura 5.8.

Finalmente, o transformador do computador demonstrou um comportamento semelhante, com um THD de 133%. A forma de onda da corrente e as componentes espectrais desta carga estão mostradas na Figura 5.9.

A análise espectral permite observar que, nestas cargas, a 3.<sup>a</sup> harmônica assume valores particularmente elevados. Por exemplo:

- Na lâmpada LED de 10 W, a 3.<sup>a</sup> harmônica tem uma amplitude de 0,0534 A, representando cerca de 81% da amplitude da fundamental.
- No transformador do computador, a 3.<sup>a</sup> harmônica é de 0,0901 A, cerca de 81% da fundamental (0,1114 A).

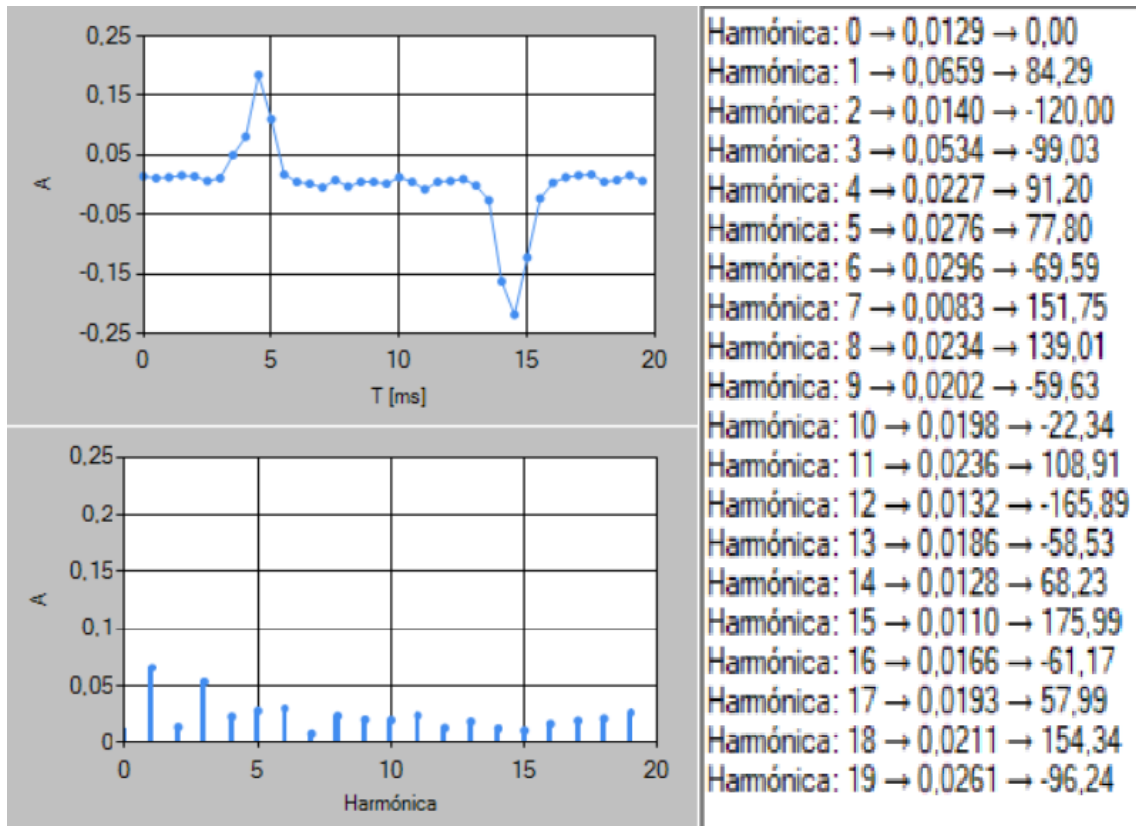


Figura 5. 4 – Resultados com uma lâmpada Led de 10 W.

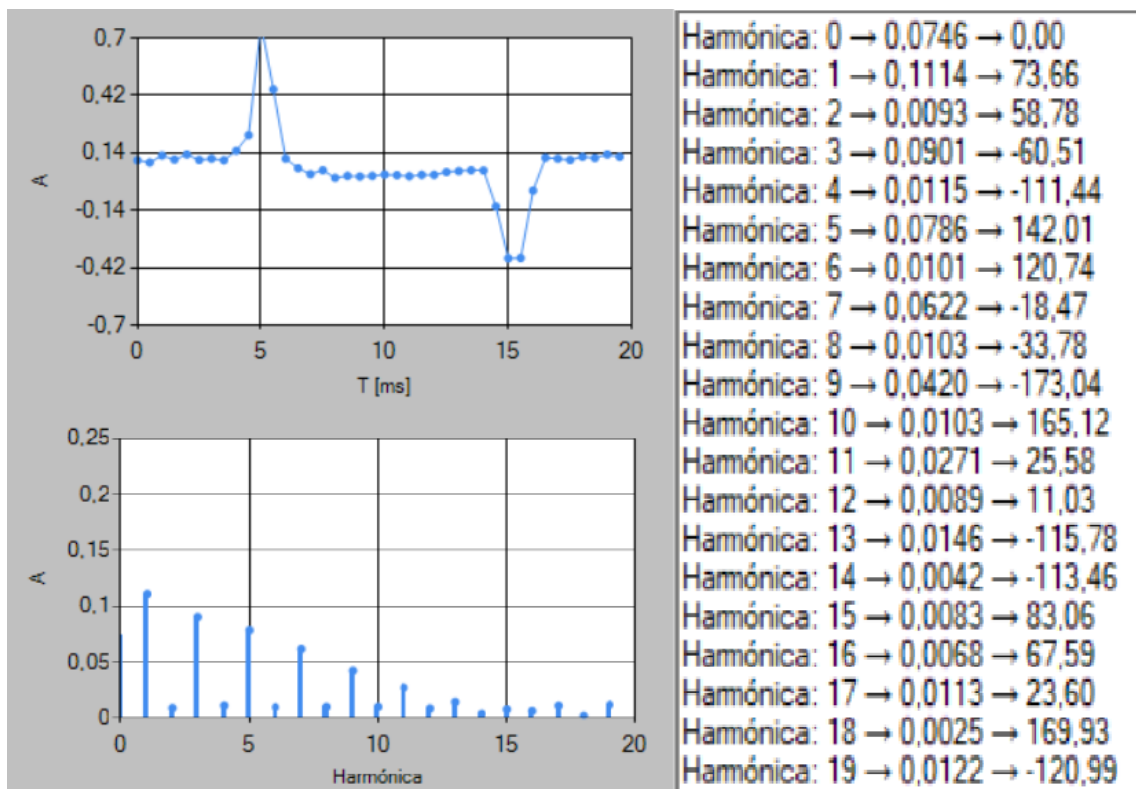


Figura 5. 5 – Resultados com o transformador do computador.

Estas harmónicas, por serem múltiplos ímpares da fundamental e não se cancelarem em sistemas trifásicos, são particularmente relevantes na avaliação de compatibilidade

eletromagnética. A presença significativa da 5.<sup>a</sup> e 7.<sup>a</sup> harmônicas também é consistente com a distorção introduzida por circuitos com retificadores e filtros capacitivos.

Este comportamento evidencia a importância de limitar a emissão de harmônicas em equipamentos eletrônicos, tal como prescrito pela norma EN 61000-3-2, de forma a evitar sobreaquecimento de condutores, ressonâncias em redes de distribuição e mau funcionamento de equipamentos sensíveis.

#### 5.4 O fator de ciclo e a eficiência do conversor

A carga aplicada à saída, bem como a tensão de entrada, influenciam o funcionamento do primeiro estágio. Estas provocam a variação do fator de ciclo instantâneo, do fator de ciclo máximo, da corrente na bobina e da eficiência do circuito. Para efeito de demonstração, foram utilizadas quatro cargas diferentes, com duas alimentações de entrada: 12 V e 18 V. A eficiência foi calculada com o auxílio da Tabela 5.4. Os valores resultantes do cálculo da eficiência, bem como as medições de temperatura, estão registados na Tabela 5.5.

Carga	Corrente consumida [A]	Potência consumida [W]	Potência RMS [W]
Lâmpada 5W a 12V	0,6	7,2	6,8
Lâmpada 5W a 18V	0,45	8,1	6,8
Lâmpada 8W a 12V	0,94	11,28	11
Lâmpada 8W a 18V	0,65	11,7	11
2000ohm 12V	2,5	30	25
2000ohm 18V	1,8	32,4	25
1500ohm 12V	3,3	39,6	33,6
1500ohm 18V	2,2	39,6	33,6

Tabela 5.4 – Correntes e potências do circuito.

Na Tabela 5.5 destaca-se ainda a variação do fator de ciclo em função da carga e da tensão de entrada. Este aumenta com o aumento da carga e diminui com o aumento da tensão de entrada. Verifica-se também a evolução da temperatura ao longo do tempo: o circuito manteve-se ligado continuamente, e a temperatura acumulada foi sendo registada na tabela 5.4. Observa-se o maior aumento de temperatura no transformador do *flyback*, indicando perdas significativas nesta componente, especialmente com cargas mais elevadas. Deduz-se, assim, a necessidade de reduzir as perdas por efeito de Joule no secundário — o enrolamento com maior número de espiras. Esta redução pode ser conseguida através da diminuição do número de espiras em ambos os enrolamentos e do aumento da secção do condutor. No entanto, a redução do número de espiras implica uma diminuição da indutância, o que exige um aumento da frequência de comutação para manter as características do conversor.

Carga	Eficiência [%]	$\delta$ [%]	Temperaturas ao fim de 10 min [°C]			
			Dissipador flyback	Dissipador ondulator	Transformador flyback	Bobina 10 mH
Sem carga a 12V	–	0,5	24,8	24,5	24	22,7
Sem carga a 18V	–	0,5	31,5	27,6	28	24
Lâmpada 5W a 12V	94,4	13	31	28	30	24,5
Lâmpada 5W a 18V	83,9	6,5	31	29	31	24,5
Lâmpada 8W a 12V	97,5	15	31	30	31	24,9
Lâmpada 8W a 18V	94	10	31,3	30	33	25,5
2000 $\Omega$ a 12V	83,33	26,5	34	28	35	25,5
2000 $\Omega$ a 18V	77,16	15	35	29	43	26
1500 $\Omega$ a 12V	84,84	28	36,8	29	45	26
1500 $\Omega$ a 18V	84,84	20	37,8	30	45	27

Tabela 5.5 – Resultados de eficiência e variação de temperatura.

O gráfico da Figura 5.10 apresenta duas curvas de eficiência, uma a 12V e outra a 18V. Verifica-se uma ligeira redução da eficiência a 18V, assim como uma diminuição da eficiência com o aumento da potência. Este efeito deve-se ao aumento das perdas no circuito, especialmente no transformador do *flyback*, o que evidencia a necessidade de seu redimensionamento, tal como já foi referido.

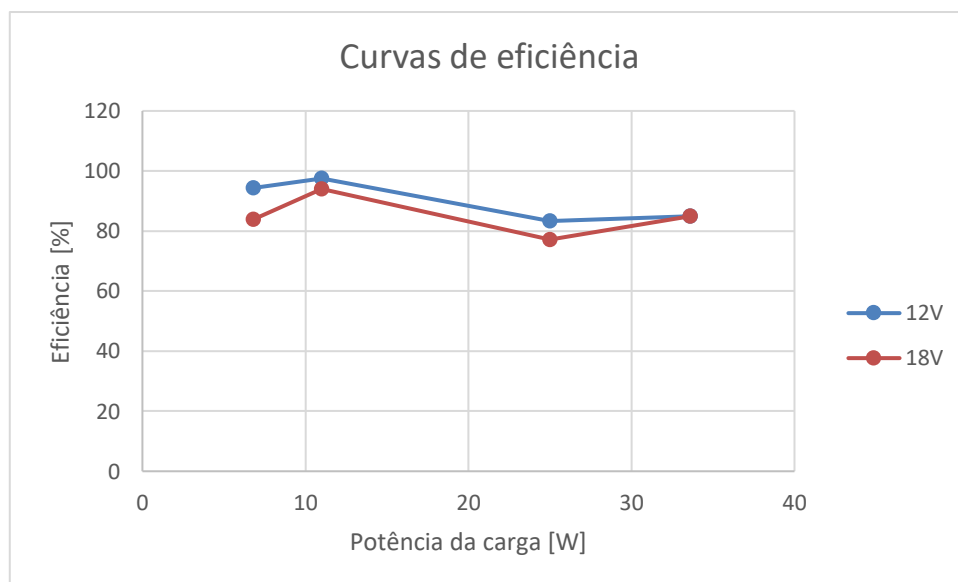


Figura 5. 6 – Curvas de eficiência.

Tal como já foi referido anteriormente com o auxílio da Figura 2.16, a corrente na bobina varia em função da sua indutância, da tensão aplicada e da duração do impulso. Com base neste conceito, a aplicação realiza uma estimativa pelo cálculo da equação 2, conforme ilustrado na figura inserida na tabela. Os resultados do cálculo para cada umas das cargas e tensões de entrada estão registados na Tabela 5.6.

Carga	$\Delta i$ [A] no primário do transformador	Cálculo realizado pela aplicação com a carga de 5 W
Lâmpada 5W a 12V	5,24	<div style="border: 1px solid gray; padding: 5px; background-color: #f0f0f0;"> <p>Cálculos</p> <p><math>\Delta t = 13\% / 30\text{kHz}</math></p> <p><math>\Delta t = 4,3333\mu\text{s}</math></p> <p><math>\Delta i = 12,1\text{V} \times 4,3333\mu\text{s} / 10\mu\text{H}</math></p> <p><math>\Delta i = 5,2433\text{A}</math></p> </div>
Lâmpada 5W a 18V	3,9	
Lâmpada 8W a 12V	6	
Lâmpada 8W a 18V	5,96	
2000 $\Omega$ a 12V	10,86	
2000 $\Omega$ a 18V	9	
1500 $\Omega$ a 12V	11,38	
1500 $\Omega$ a 18V	12	

Tabela 5.6 – Variação da corrente no primário do transformador.

A aplicação fornece ainda o valor do fator de ciclo máximo, calculado internamente pelo microcontrolador com base na Equação 54, a qual é derivada da equação 3:

$$V_{CC} \cdot \delta = V_{BUS} \cdot \frac{N_P}{N_S} \cdot (1 - \delta), \quad \left( \frac{N_P}{N_S} = \frac{1}{28} \right) \quad (54)$$

$$\delta = \frac{V_{BUS}}{V_{BUS} + 28 \cdot V_{CC}}$$

Este fator de ciclo máximo impõe ao circuito de controlo um tempo limite de magnetização do núcleo do transformador, de forma a evitar a sua saturação. Assim, a duração do impulso aplicado aos MOSFET fica limitada.

A Tabela 5.7 apresenta alguns resultados obtidos com a equação 54 e com o microcontrolador.

$V_{CC}$	$V_{BUS}$	$\delta$ máximo [%]	
		Equação 54	Microcontrolador
12V	50	12,95	12,94
12V	200	37,31	37,45
12V	330	49,54	47,64
16,1	330	42,26	42,54
17,4	330	40,38	40,78

Tabela 5.7 – Resultado dos cálculos do fator de ciclo máximo.

Apesar de o fator de ciclo máximo ser determinado pela Equação 54, a aplicação permite a introdução manual de um valor constante máximo para esse fator. Caso o valor calculado pela equação exceda o valor definido na aplicação, o fator de ciclo máximo é limitado a este último. Verifica-se, na Tabela 5.7, que para uma tensão de entrada de 12 V e com o  $V_{BUS}$  igual a 330

V, a Equação 54 fornece um fator de ciclo máximo de 49,54 %, mas o microcontrolador atribui um valor de 47,64 %, uma vez que a aplicação impôs o limite de 48 %.

# 6 - CONCLUSÃO

## 6.1 Conclusão

O presente trabalho centrou-se no desenvolvimento de um sistema conversor DC-AC constituído por dois estágios: um conversor *flyback*, responsável pela elevação da tensão de 12 V para 330 V, e um ondulator em ponte completa, encarregado da geração de uma forma de onda sinusoidal de 230 V a 50 Hz. Foram estudadas e seleccionadas as topologias mais adequadas, dimensionados os principais componentes e implementadas as malhas de controlo, bem como os sistemas de aquisição e processamento dos sinais elétricos.

Através da aplicação desenvolvida em ambiente Windows, foi possível monitorizar em tempo real as formas de onda da corrente e da tensão, calcular as componentes espectrais por DFT e controlar dinamicamente o fator de ciclo aplicado ao transformador. Estes elementos permitiram garantir o funcionamento seguro e otimizado do sistema em diferentes condições de carga.

Os ensaios realizados permitiram validar o correto funcionamento do conversor e demonstraram a eficácia do algoritmo MPPT na determinação da tensão de operação ideal. A análise das componentes harmónicas revelou diferenças significativas entre cargas lineares e não lineares, com destaque para a corrente de pico da lâmpada incandescente (0,23 A) e do transformador (0,7 A), aspetos que condicionam o dimensionamento do sistema em função do conteúdo harmónico das cargas.

Foi ainda verificada a variação do fator de ciclo em função da carga e da tensão de alimentação, bem como a evolução da temperatura no transformador *flyback*, evidenciando perdas térmicas significativas por efeito de Joule nos enrolamentos. Por fim, confirmou-se a capacidade do microcontrolador em calcular, em tempo real, o fator de ciclo máximo admissível, garantindo a integridade do núcleo magnético e a proteção contra condições de sobrecarga.

Além dos resultados anteriormente descritos, destaca-se a qualidade das formas de onda geradas pelo ondulator. A Figura 3.25 apresenta a forma de onda de 50 Hz obtida no osciloscópio, evidenciando a atuação do sinal PWM e da onda quadrada de 50 Hz que controlam os transístores do segundo estágio. Esta representação pode ser comparada com as Figuras 26 e 27 da referência [5], onde são apresentados sinais equivalentes. Verifica-se que o sistema desenvolvido neste trabalho apresenta formas de onda mais limpas, com menor ruído e menor distorção, o que demonstra não só a eficácia do método de controlo implementado, como também a robustez da filtragem e a qualidade geral da conversão DC-AC obtida.

## 6.2 Sugestões de trabalho futuro

O crescente interesse em soluções de energia autónomas e eficientes, reforçado por acontecimentos como o apagão europeu de 28 de abril, sublinha a importância de desenvolver sistemas robustos e fiáveis. Neste contexto, apresentam-se algumas propostas para o desenvolvimento futuro do conversor:

- 1. Conversor a 24 V / 200 W:** Pretende-se desenvolver uma versão com o dobro da potência e alimentação a 24 V, adequada para alimentar cargas críticas como pequenos frigoríficos. A duplicação da tensão de entrada permite transferir o dobro da potência com a mesma corrente, aumentando a autonomia e a eficiência do sistema.
- 2. Nova topologia de dois transístores:** A nova versão adotará a topologia apresentada na Figura 2.13, mais adequada a tensões de entrada elevadas. Esta configuração simplifica o controlo e reduz a necessidade de tempos mortos, libertando dois pinos e recursos do microcontrolador.
- 3. Redimensionamento do transformador:** O novo transformador será projetado com menor número de espiras e condutores de maior secção, reduzindo as perdas por efeito de Joule. Considerar-se-á ainda o efeito pelicular, repartindo o enrolamento do secundário por dois condutores em paralelo, reduzindo a impedância e melhorando a eficiência.
- 4. Reforço da capacidade de filtragem:** O barramento de alta tensão (VBUS) será melhorado com a substituição do condensador de 100  $\mu\text{F}$  por dois de 150  $\mu\text{F}$  em paralelo, assegurando uma resposta mais robusta a cargas não lineares ou picos de corrente.
- 5. Proteção rápida contra sobrecorrente:** Um dos pinos libertos será utilizado para ligar diretamente a saída do transdutor de corrente ACS712 a um comparador analógico do microcontrolador, reduzindo o tempo de resposta da proteção contra curto-circuitos.
- 6. Sincronização da comutação com a função seno:** Pretende-se sincronizar a comutação do ondulator (27 kHz) com a frequência de varrimento da função seno (9 kHz), e, se possível, ajustar com maior precisão os momentos de comutação da ponte a 50 Hz. Esta melhoria reduzirá a resposta ao escalão do filtro e minimizará a oscilação observada na forma de onda.
- 7. Ajuste automático da tensão de saída:** O segundo pino libertado permitirá o controlo de um DAC que substituirá a resistência ajustável  $R_{29}$ , possibilitando um ajuste automático e preciso da tensão de saída pelo microcontrolador.

- 8. Novo modo de operação sem carga:** Será implementado um modo adicional, selecionável na aplicação, baseado numa nova máquina de estados, que desliga ambos os estágios do conversor quando não há carga. Esta funcionalidade aumentará a autonomia da bateria e a eficiência global do sistema.

Estas melhorias não apenas visam a adaptação do conversor a uma fonte de corrente contínua mais exigente, como também refletem a constante busca por soluções inovadoras e sustentáveis. O desenvolvimento de novos modos de operação, a otimização do circuito e a eficiência do transformador constituem passos importantes para a criação de um sistema mais robusto, eficiente e adaptado às necessidades emergentes de energias renováveis.

## 7 - REFERÊNCIAS BIBLIOGRÁFICAS

- [1] Dumais, A., Kalyanaraman, S. (2012). AN1444. Grid-Connected Solar Microinverter Reference Design. Microchip Technology Inc, 2012.
- [2] Rizzoni, G. (2014). *Principles of Electrical Engineering*. McGraw-Hill.
- [3] Kamli, Mohammad. (2007). AN1114. Switch Mode Power Supply. Microchip Technology Inc, 2007.
- [4] Pressman, A. B., Billings, K., & Morey, T. (2009). *Switching Power Supply Design*. McGrawHill, 2009.
- [5] Attanasio, R. (2012). AN4070. 250W grid connected microinverter. ST, 2012.
- [6] Mohan, N. Undeland, T. Robbins, W. (1995). *Power Electronics. Converters, Applications, and Design*.
- [7] PIC16(L)F1777/8/9. DS40001819B. Microchip Technology Inc, 2015-2016.
- [8] MC34063A, 1.5 A, Step-Up/Down/Inverting Switching Regulators. (2010). Semiconductor Components Industries, LLC. Agosto, 2010 – Rev. 23.
- [9] Mihnea, R-H., Sergiu, O., & Microchip Technonoly Inc. (2013). *Practical Guide to Implementing Solar Panel MPPT Algorithms*. Microchip Technology Inc, 2013.
- [10] Ribeiro, C. E. M. (2021). *Sistemas de Comunicação Digital*. Instituto Superior de Engenharia de Lisboa, 2021.
- [11] Hall, D. V. (1992). *Microprocessors and Interfacing Programming and Hardware*. McGrawHill, 1992.
- [12] Oppenheim, V. Alan and Schafer, W. Ronald. (1999). *Discrete-Time Signal Processing*. Prentice Hall, 1999.
- [13] Application Note AN-978. HV Floating MOS-Gate Driver ICs. International Rectifier, 2007.
- [14] ACS712, June 5, 2017
- [15] Practical Guide for EN 61000-3-2 - Limits for harmonic current emissions.

# ANEXO A: ESTRUTURA DO CÓDIGO DO MICROCONTROLADOR

## A.1 Os ficheiros do projeto em MPLAB

O projeto foi desenvolvido no IDE MPLAB X, e utiliza o assembler MPASM para o microcontrolador PIC16F1778. O código-fonte está organizado em dois ficheiros principais: um ficheiro de código e uma biblioteca de funções aritméticas, complementados por um conjunto de ficheiros do tipo *include* com definições e constantes específicas de cada módulo do sistema.

### Source files

#### DCAC2STAGE.ASM

Contém o código principal do programa, incluindo a estrutura geral, a inicialização dos periféricos e a chamada às principais rotinas do sistema.

#### MATH.ASM

Inclui a biblioteca com as funções aritméticas utilizadas ao longo do código, como multiplicações, divisões, e raiz quadrada.

### Include files

#### ADC.INC

Define as constantes associadas ao funcionamento do conversor analógico-digital (ADC), nomeadamente as entradas utilizadas e os valores de sobre amostragem.

#### BOTOES.INC

Contém as constantes relacionadas com o botão físico que permite alternar os menus apresentados no display LCD.

#### BRIDGE.INC

Inclui as constantes de configuração do estágio de ponte de transístores (H-bridge) responsável pela geração da tensão alternada na saída.

#### CONFIG.INC

Define a frequência de funcionamento do sistema e os bits de configuração do microcontrolador.

#### DISPLAY.INC

Contém as constantes associadas ao controlo do visor LCD, tais como comandos de inicialização e endereços de escrita.

#### HEF.INC

Define as zonas de memória FLASH de alta endurance (HEF) utilizadas para armazenamento de dados permanentes.

## INTERLEAVED.INC

Contém as constantes de configuração do conversor *flyback* intercalado presente no primeiro estágio do sistema.

## LED.INC

Define as constantes associadas ao controlo do LED presente no visor LCD.

## UART.INC

Contém as definições necessárias para a comunicação assíncrona série (UART) entre o microcontrolador e a aplicação de monitorização e controlo.

## VARIAVEIS.INC

Declara todas as variáveis globais e *buffers* utilizados ao longo do código principal e das funções auxiliares.

## A.2 As configurações iniciais

Logo após o *reset*, o microcontrolador PIC16F1778 executa a rotina de inicialização que configura todos os periféricos envolvidos no funcionamento do conversor. Esta rotina é invocada no início do ficheiro principal DCAC2STAGE.ASM e está estruturada de forma modular, com chamadas sequenciais às rotinas de configuração de cada subsistema.

Inicialmente, a variável MENU\_SEL é limpa, preparando o sistema de navegação do LCD. Em seguida, os registos ANSELA, ANSELB e ANSELC são limpos para garantir que todos os pinos das portas A, B e C funcionam no modo digital, evitando entradas analógicas indesejadas.

A rotina Osc\_Normal é chamada para configurar o oscilador do microcontrolador com os parâmetros necessários ao funcionamento do sistema.

Depois, são configurados os seguintes módulos, por ordem:

- Display\_ini: configura e inicializa o visor LCD.
- UART\_ini: inicializa a comunicação UART.
- UART\_normal: define a taxa de transmissão para 9600 bps.
- TIMER6\_ini: configura o timer 6, utilizado para gerar temporizações no sistema.
- FB\_ini: inicializa o estágio *flyback* do conversor.
- TEMP\_ini: prepara o canal de leitura da temperatura.
- ADC\_ini: configura o conversor analógico-digital.
- Bluetooth\_ini: inicializa o módulo Bluetooth.
- Bridge\_ini: configura a ponte de transístores e o funcionamento do segundo estágio.
- botoes\_ini: prepara o pino ligado ao botão de controlo.

Esta organização modular das configurações iniciais facilita a manutenção e a leitura do código, além de permitir uma inicialização sequencial e controlada de todos os dispositivos periféricos envolvidos.

### **A.3 As rotinas dos serviços de interrupção ou ISR**

As interrupções desempenham um papel fundamental na gestão eficiente do tempo e na resposta a eventos assíncronos no sistema. No projeto implementado, o vetor de interrupção principal encontra-se no endereço 0x04, conforme definido pela diretiva `INT_VECT CODE 0x04`. A rotina de tratamento de interrupções gere diversas fontes, sendo executada sequencialmente de acordo com a sua prioridade implícita no código.

#### **TIMER1 – Atualização do visor LCD**

A interrupção do TIMER1 é utilizada para a gestão periódica do visor LCD. Quando o sinal `TMR1IF` se encontra ativo, este é limpo e o temporizador é temporariamente desativado. Seguidamente, é chamada a rotina `DisplayStm`, responsável pela gestão do estado atual do visor.

#### **PWM11 – Geração da onda sinusoidal no segundo estágio**

A interrupção associada ao PWM11 ocorre a uma frequência de 9000 Hz. Esta elevada cadência permite o varrimento da tabela da função seno que está armazenada na memória. A cada interrupção, é chamada a rotina `PWM11_HANDLER`, que atualiza os valores da tabela e, por conseguinte, determina o ciclo de trabalho instantâneo dos transístores da ponte H. Este processo resulta na geração da forma de onda sinusoidal de saída no segundo estágio do conversor.

#### **UART – Receção de dados da comunicação série**

A interrupção da UART é ativada pelo sinal `RCIF` e conduz à chamada da rotina `UART_RX`, que realiza a leitura e o armazenamento dos dados recebidos da comunicação assíncrona (Bluetooth). A comunicação de dados baseia-se na Figura A.1.

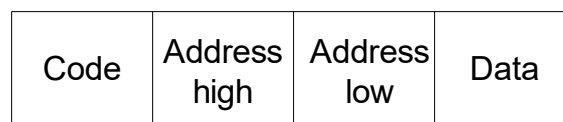


Figura A. 1 - Sequência de dados enviada pela aplicação.

#### **TIMER6 – Temporização Geral a 1000 Hz**

O TIMER6 serve como base para várias temporizações internas. A cada interrupção (a 1000 Hz), são atualizados contadores auxiliares para geração de temporizações derivadas:

- A variável `tempo100` gera uma temporização de 100 Hz.

- A variável tempo10 gera uma temporização de 10 Hz, usada para incremento de ElapsedCounter, decremento de temporizações (TEMPO\_HEF e TEMPO\_TEXTO) e controlo de tempo de inatividade da UART (UART\_IDLE\_COUNTER). Quando este último atinge zero, a sequência UART (SEQ\_UART) é reiniciada.
- A variável meioseg regula a execução periódica da rotina de cálculo de MPPT (Maximum Power Point Tracking), ativando a flag MPPTcalc.

Após estas tarefas, é chamada a rotina TIMER5\_PWM. Ele é utilizado para medir a duração do impulso gerado do primeiro estágio. A frequência deste timer permite contar o tempo durante o qual o sinal PWM permanece em nível alto. Com a duração do impulso medida, é possível calcular o fator de ciclo, que define a relação entre o tempo em que o sinal PWM está em nível alto e o período total do ciclo.

### **ADC – Final da Conversão Analógica-Digital**

Por fim, quando ocorre o fim de uma conversão ADC (flag ADIF), a interrupção é tratada pela chamada à rotina ADC\_handler, responsável por processar o valor adquirido e armazená-lo no respetivo buffer.

No final da rotina de interrupção, a instrução retfie garante o retorno ao programa principal e a reposição do contexto anterior.

### **A.4 Os bits de configuração**

Os bits de configuração do microcontrolador PIC16F1778 são definidos nas diretivas de configuração \_\_CONFIG, que determinam o comportamento do dispositivo durante a inicialização. No código, os bits de configuração são definidos conforme mostrado a seguir:

#### **CONFIG1**

O primeiro conjunto de configurações (\_CONFIG1) define as opções principais de funcionamento do microcontrolador, incluindo:

- **\_FOSC\_INTOSC**: Define o oscilador interno como fonte de clock.
- **\_WDTE\_ON**: Habilita o watchdog timer, que ajuda a garantir que o microcontrolador retome a execução após falhas no *software* ou *hardware*.
- **\_PWRTE\_ON**: Ativa o Power-up Timer, que fornece um atraso no início da execução, garantindo estabilidade após a alimentação do dispositivo.
- **\_MCLRE\_OFF**: Desativa o pino MCLR, permitindo que a função de *reset* seja controlada pela alimentação, em vez de um sinal externo.
- **\_CP\_ON**: Ativa a proteção de código, impedindo a leitura ou modificação do código do programa durante a execução.

- **\_BOREN\_ON**: Ativa o Brown-out Reset, que faz *reset* ao dispositivo caso a tensão de alimentação caia abaixo de um valor seguro.
- **\_CLKOUTEN\_OFF**: Desativa a saída de *clock*, garantindo que o *clock* interno não seja disponibilizado para outros dispositivos.
- **\_IESO\_OFF**: Desativa a troca de osciladores, utilizando um único oscilador sem a capacidade de alternar entre os modos de oscilador.
- **\_FCMEN\_OFF**: Desativa o Fail-Safe Clock Monitor, que previne falhas de oscilação ao alternar entre osciladores de *clock*.

## CONFIG2

O segundo conjunto de configurações (`_CONFIG2`) define outras opções do microcontrolador, tais como:

- **\_WRT\_HALF**: Define a proteção de gravação da memória flash para metade da memória, impedindo alterações na parte protegida.
- **\_PPS1WAY\_OFF**: Permite a reconfiguração do Peripheral Pin Select (PPS) mais de uma vez durante a execução do programa.
- **\_ZCD\_OFF**: Desativa o Zero Cross Detect (ZCD), utilizado em sistemas que requerem a detecção de passagem pela linha de zero.
- **\_Pllen\_OFF**: Desativa o PLL (Phase-Locked Loop), que normalmente é utilizado para multiplicar a frequência do clock.
- **\_STVREN\_ON**: Habilita a geração de interrupções em caso de falha no watchdog timer.
- **\_BORV\_HI**: Define a tensão de reinicialização do brown-out como alta, garantindo maior estabilidade de funcionamento.
- **\_LPBOR\_ON**: Ativa o Low-Power Brown-Out Reset, um mecanismo adicional de proteção contra quedas de tensão.
- **\_LVP\_OFF**: Desativa o modo de programação de baixa tensão, utilizando a tensão padrão para programação e operação do dispositivo.

## A.5 O visor LCD

A estrutura do código do visor LCD no sistema é baseada numa memória partilhada, implementada na RAM do microcontrolador, que contém uma imagem atualizada do display. As funções de escrita no display operam diretamente nesta memória, permitindo um envio eficiente de informação, pois o processo de escrita na memória partilhada não é bloqueante, sendo limitado apenas ao tempo necessário para a escrita na RAM.

O acesso à memória partilhada é organizado de forma a permitir a concorrência. As operações de leitura e escrita na memória são feitas a 8 bits, em ciclos de *clock* individuais. Além disso, o contexto do microcontrolador é automaticamente preservado e restaurado no início e no fim de cada interrupção, garantindo que não há perda de dados nem corrupção da memória.

A escrita no visor é gerida por três máquinas de estado. A cada interrupção do TIMER1, a máquina de estados principal executa a função do estado atual, ajusta o tempo de espera do TIMER1 para o próximo ciclo e avança para o estado seguinte. O prescaler do TIMER1 é configurado para fornecer um sinal de *clock* com um período de 1  $\mu$ s, que é utilizado pelo contador de 16 bits presente nos registos TMR1H e TMR1L, permitindo tempos de temporização até 65,535 ms.

Sempre que ocorre um overflow no contador, o bit TMR1GIF é ativado e a máquina de estados é chamada para continuar o processo. Durante o ciclo de interrupção, o bit TMR1ON do TIMER1 é desativado, a máquina de estados é acionada, os valores iniciais da próxima contagem são carregados nos registos TMR1H e TMR1L, o bit TMR1ON é reativado, e finalmente o retorno da interrupção é feito, continuando o ciclo de operação.

Esta abordagem garante uma gestão eficiente e organizada da escrita no visor LCD, permitindo que as informações sejam exibidas de maneira precisa e sem bloqueios no processamento do microcontrolador.

As Figuras A.2, A.3 e A.4 apresentam exemplos do conteúdo visualizado no visor LCD durante o funcionamento do sistema.

Na Figura A.2, encontra-se a imagem inicial do sistema, onde são apresentados o nome do autor e o título do trabalho, funcionando como identificação do projeto e confirmação do correto arranque do sistema.



Figura A. 2 – Imagem inicial no visor LCD.

A Figura A.3 mostra o ecrã principal de monitorização. Este fornece, em tempo real, as principais grandezas elétricas do sistema:

- **VDC**, correspondente à tensão da bateria;
- **VBUS**, que representa a tensão no barramento DC após o primeiro estágio de conversão;

- **VAC**, a tensão alternada de 50 Hz aplicada à carga;
- **IAC**, a corrente alternada consumida pela carga;
- **P**, a potência instantânea fornecida;
- **E**, a energia total produzida ao longo do tempo, acumulada em Wh;
- **Carga**, que indica a percentagem de utilização do fator de ciclo em relação ao valor máximo possível;
- e a indicação **Blueth: on/off**, que mostra o estado da ligação Bluetooth com a aplicação em Windows.

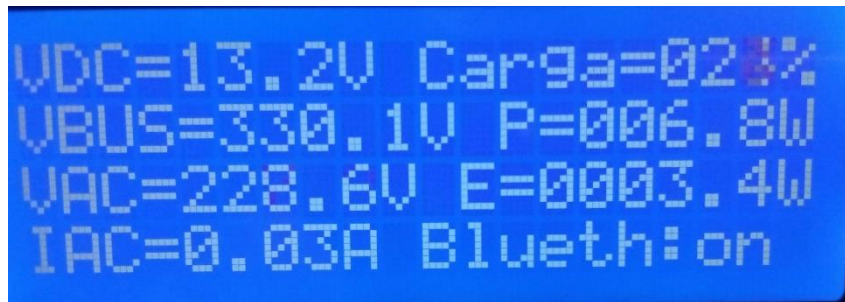


Figura A. 3 – Menu principal do visor LCD.

Por fim, a Figura A.4 apresenta um ecrã de configuração ou análise mais detalhada do sistema. Nele é indicado o modo de funcionamento (Bateria ou Painel solar), o valor de tensão calculado pelo algoritmo MPPT, e o fator de ciclo atual, fundamental para o controlo da conversão de energia.

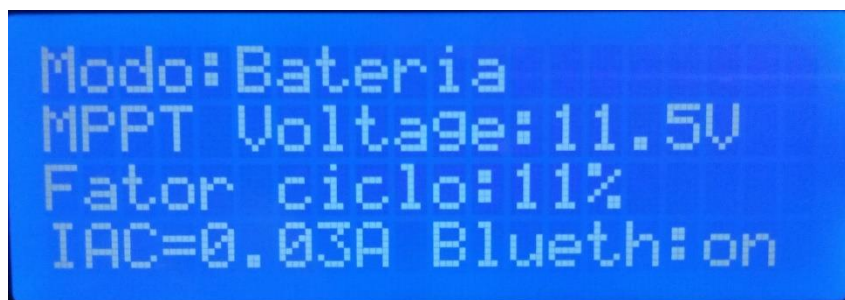


Figura A. 4 – Menu secundário do visor LCD.

Estas figuras exemplificam a organização clara e a eficácia informativa do visor, resultado da estrutura de varrimento baseada nas máquinas de estado e na memória partilhada implementada na RAM.

## A.6 As funções aritméticas

As operações aritméticas utilizadas no projeto são realizadas por uma biblioteca própria de rotinas em linguagem *assembly*, contida no ficheiro MATH.ASM. Estas funções permitem efetuar cálculos com operandos de 8, 16, 24 e 32 bits, sendo fundamentais para o processamento numérico em tempo real no microcontrolador PIC16F1778.

As principais funções incluídas na biblioteca são:

- **RAIZ**

Extrai a raiz quadrada de um número de 16 bits.

- **Entrada:** DIVHH (byte alto) e DIVH (byte baixo)
- **Saída:** Resultado da raiz quadrada em DIVL

- **MULT16**

Multiplica dois números de 8 bits.

- **Entrada:** MULTH e MULTL
- **Saída:** Produto nos mesmos registos MULTH:MULTL

- **MULT24**

Multiplica um número de 16 bits por um número de 8 bits.

- **Entrada:** MULTHH:MULTH × MULTL
- **Saída:** Produto em MULTHH:MULTH:MULTL

- **MULT32**

Multiplica dois números de 16 bits.

- **Entrada:** DIVHHH:MULTHH × MULTH:MULTL
- **Saída:** Produto em DIVHHH:DIVHH:DIVH:DIVL

- **DIVIDE**

Divide um número de 16 bits por um número de 8 bits.

- **Entrada:** DIVHH:DIVH / DIVL
- **Saída:** Quociente em DIVHH:DIVH e resto em DIVL

- **DIVIDE24**

Divide um número de 24 bits por um número de 16 bits.

- **Entrada:** DIVHH:DIVH:DIVL / MULTH:MULTL
- **Saída:** Quociente em DIVHH:DIVH:DIVL e resto em MULTH:MULTL

- **DIVIDE32**

Divide um número de 32 bits por um número de 24 bits.

- **Entrada:** DIVHHH:DIVHH:DIVH:DIVL / MULTHH:MULTH:MULTL
- **Saída:** Quociente em DIVHHH:DIVHH:DIVH:DIVL e resto em MULTHH:MULTH:MULTL

Estas rotinas foram desenvolvidas de forma otimizada para manter o tempo de execução tão reduzido quanto possível, sendo adequadas para aplicações com restrições temporais.

### **A.7 A gestão das tarefas no tempo**

O microcontrolador executa tarefas com diferentes exigências temporais: algumas requerem apenas atualizações ocasionais, enquanto outras, como certas leituras e comunicações, precisam de ocorrer com maior frequência. Para organizar eficientemente estas tarefas, foi implementada uma estrutura de gestão no laço principal do programa (MainLoop), que garante a execução sequencial e controlada de cada função.

Entre todas as tarefas, destaca-se a rotina MEMORIA, responsável pela leitura e atualização da memória partilhada usada na comunicação com a aplicação em Windows. Esta rotina é chamada diretamente em cada ciclo do laço principal, assegurando uma frequência de execução superior à das restantes tarefas. Esta decisão garante que os dados partilhados entre o microcontrolador e a aplicação são atualizados com elevada cadência, permitindo uma comunicação responsiva e contínua.

As restantes tarefas são geridas de forma escalonada: a cada passagem pelo laço principal é executada apenas uma das tarefas disponíveis, com base numa variável de controlo que indica qual a próxima a ser chamada. Assim, mesmo as tarefas mais pesadas em termos de processamento são distribuídas ao longo do tempo, reduzindo o impacto na carga computacional e assegurando uma operação fluida do sistema.

Este modelo permite manter o sistema responsivo às comunicações enquanto realiza, em paralelo, os cálculos necessários ao funcionamento do equipamento. A separação clara entre tarefas críticas e não críticas, juntamente com a execução cíclica e ordenada, constitui a base da gestão eficiente das tarefas no tempo.

# ANEXO B: A APLICAÇÃO EM AMBIENTE WINDOWS

## B.1 Os ficheiros do projeto em Visual Basic

O projeto desenvolvido em ambiente Windows com recurso ao Visual Basic está estruturado em quatro ficheiros principais, cada um com uma função específica no funcionamento da aplicação.

O ficheiro Main.vb é responsável pelo layout visual da aplicação. Nele são definidos os elementos gráficos apresentados ao utilizador durante a execução do programa, como botões, caixas de texto e rótulos (labels). Estes elementos são tratados como objetos, de acordo com os princípios da programação orientada por objetos, permitindo o acesso e a manipulação das suas propriedades e métodos ao longo da execução. Este ficheiro inclui também os componentes necessários à interação com o utilizador e com o microcontrolador, nomeadamente o SerialPort1, os temporizadores TimerUart e TimerLabel, e os componentes OpenFileDialog1 e SaveDialog1.

O ficheiro Serialport.vb contém o código de comunicação com a porta série. Esta comunicação é gerida por uma máquina de estados que garante o correto envio e receção de dados entre a aplicação e o sistema embebido.

O ficheiro Main.vb, para além da interface gráfica, inclui também o código principal da aplicação, onde se coordenam as principais operações da interface e as interações com os restantes módulos do programa.

Por fim, o ficheiro Variaveis.vb agrupa as variáveis públicas utilizadas pela aplicação, bem como os endereços associados às variáveis do microcontrolador, facilitando o acesso e a consistência de dados em toda a aplicação.

## B.2 Menus e botões da aplicação

A aplicação em ambiente Windows foi desenvolvida com um interface gráfico intuitivo composto por onze botões principais, organizados por funcionalidade. Cada botão conduz a menus específicos que permitem configurar ou monitorizar diversos parâmetros do sistema controlado pelo microcontrolador.

O botão Calibração dá acesso à configuração dos principais parâmetros operacionais do sistema representados na Figura B.1, nomeadamente: a frequência de funcionamento do *flyback* e do ondulador, a proteção contra curto-circuito, a calibração da leitura da tensão da bateria, o valor da indutância do primário do transformador e a sensibilidade dos transdutores. Neste menu são também apresentados os resultados do cálculo da corrente instantânea no primário do transformador.

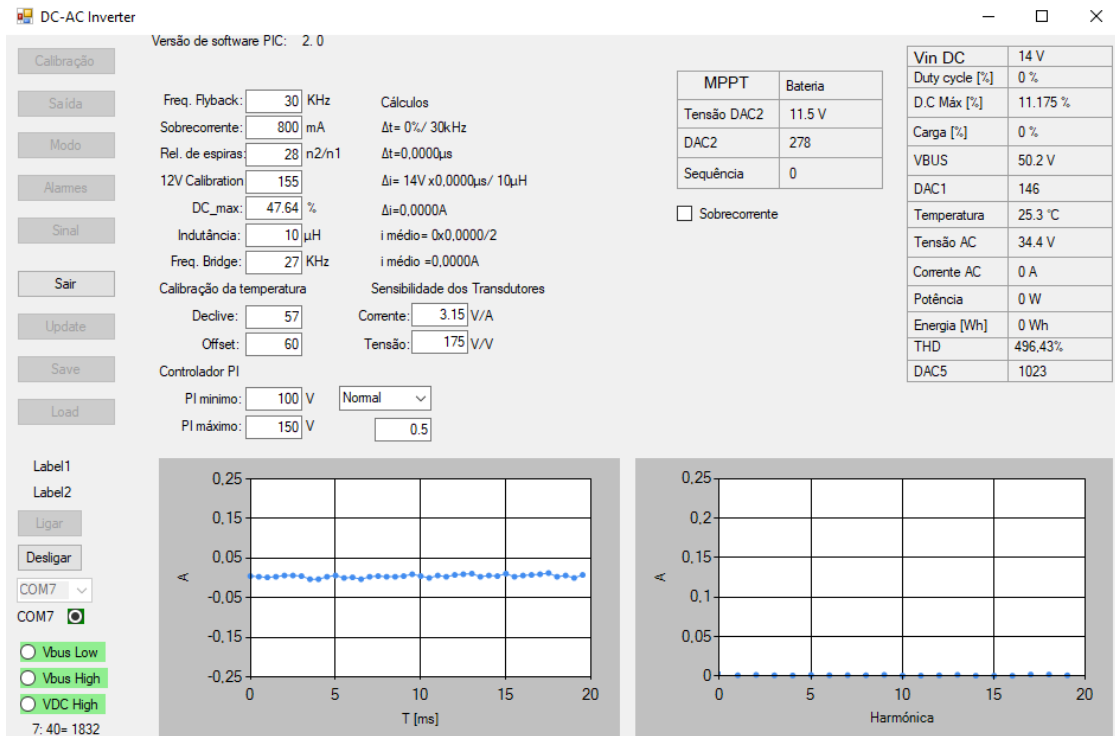


Figura B. 1 – Menu de Calibração.

O botão Saída permite configurar os níveis de tensão pretendidos para o barramento contínuo ( $V_{BUS}$ ) e para a tensão alternada ( $V_{AC}$  RMS) conforme apresentado na Figura B.2. Além disso, possibilita a seleção entre uma saída sinusoidal a 50 Hz ou uma tensão contínua com fator de ciclo fixo.

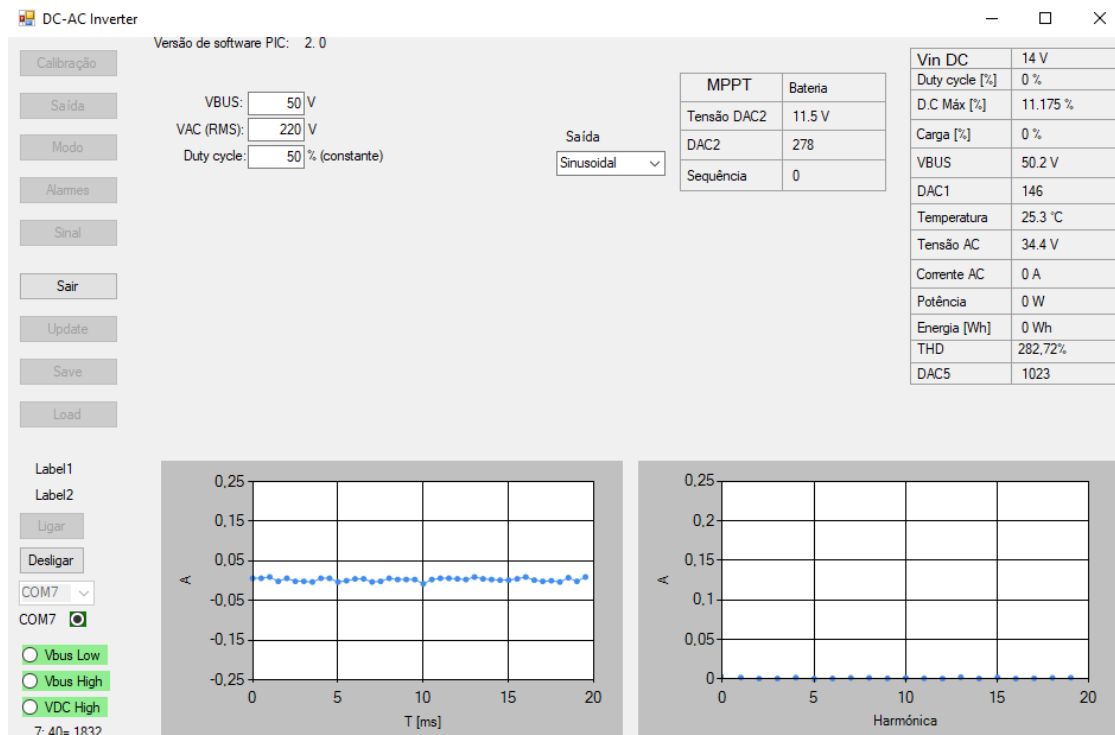


Figura B. 2 – Menu de Saída.

Através do botão Modo, o utilizador pode selecionar o modo de alimentação do sistema (bateria ou painel solar) conforme a Figura B.3. Este menu permite ainda configurar os

parâmetros específicos de cada modo, incluindo os parâmetros do algoritmo MPPT quando se opera com painel solar.

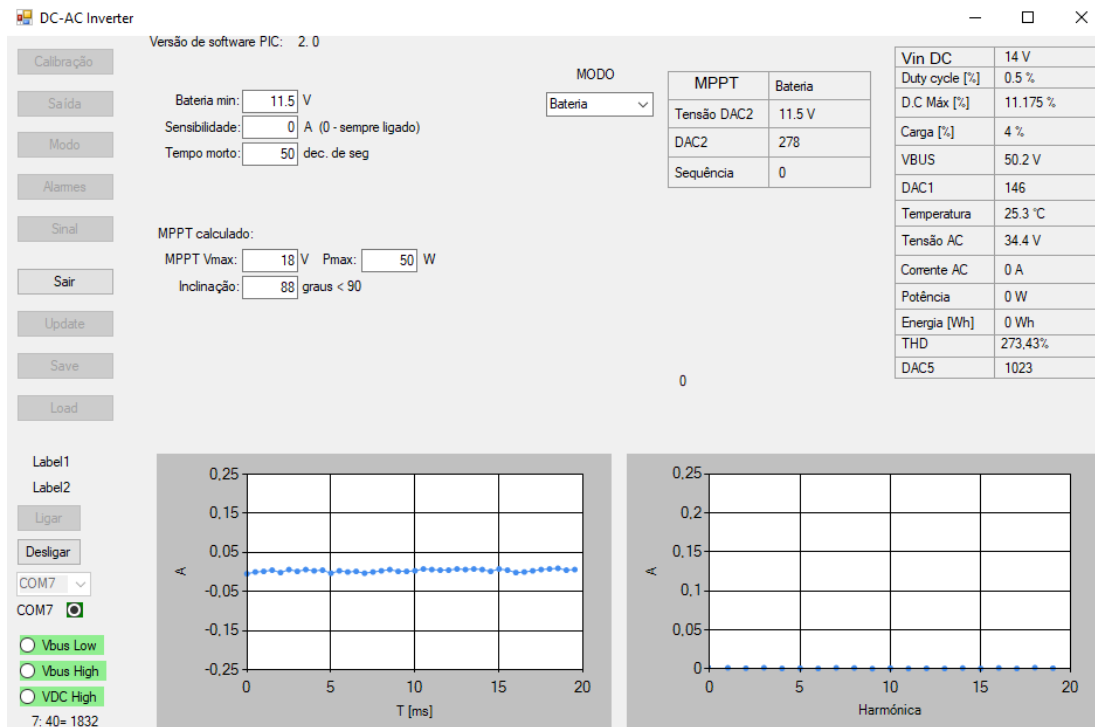


Figura B. 3 – Menu de Modo.

O botão Alarmes abre o menu onde se definem os limites de operação e condições de ativação dos alarmes de proteção do sistema conforme a Figura B.4.

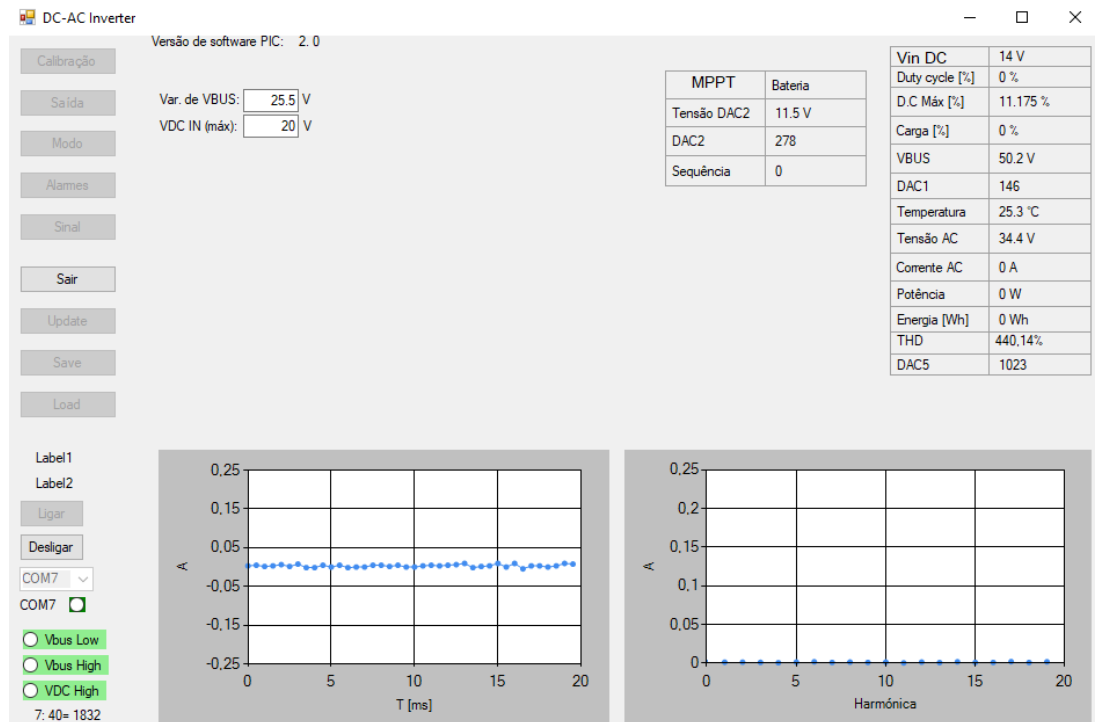


Figura B. 4 – Menu de Alarmes.

O botão Sinal apresenta os resultados obtidos através do processamento digital das formas de onda de corrente e tensão, permitindo uma análise direta das variáveis elétricas adquiridas conforme a Figura B.5.

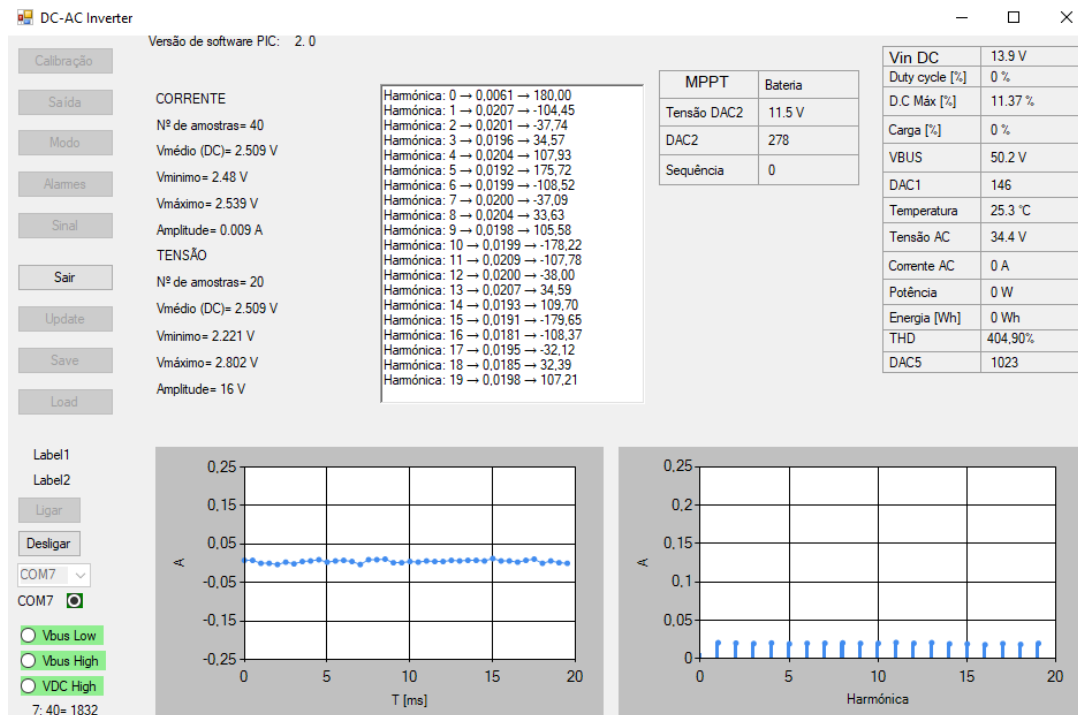


Figura B. 5 – Menu de Sinal.

O botão “Sair” permite regressar ao menu principal a partir de qualquer um dos submenus anteriores.

Para facilitar a comunicação e gestão de dados entre a aplicação e o microcontrolador, estão disponíveis os botões Update, que transfere os parâmetros configurados para o microcontrolador, Save, que guarda os parâmetros num ficheiro, e Load, que carrega para o microcontrolador os dados previamente guardados em ficheiro.

Por fim, os botões Ligar e Desligar estabelecem ou encerram a comunicação entre a aplicação e o microcontrolador, respetivamente.

### B.3 Cálculo da DFT

A aplicação realiza a análise espectral da corrente com base no cálculo da Transformada Discreta de Fourier (DFT), a partir dos dados adquiridos pelo microcontrolador. Este processo é estruturado através de uma máquina de estados, que divide a operação em várias fases sequenciais.

No primeiro estado da máquina (MEM\_COPY), os dados recebidos do microcontrolador são transferidos para o *array* TAB\_corrente. Estes valores, correspondentes à tensão medida pelo transdutor de corrente, são depois corrigidos segundo a sua sensibilidade, convertendo-se para valores de corrente em ampere, e armazenados no *array* TAB\_corrente2.

A DFT é calculada no estado seguinte (DFT\_CALC), aplicando-se diretamente as equação 14 do documento, que define a DFT como uma soma de exponenciais complexas ponderadas pelos valores da amostra. Na implementação prática, o cálculo é dividido nas suas componentes real e imaginária, conforme as equações 15, através do uso das funções trigonométricas cos e sin. Esta operação é implementada por um ciclo For...Next conforme ilustrado na Figura B.6, onde, para cada valor de k, se percorrem todas as amostras n acumulando os termos correspondentes.

Após a obtenção das componentes real e imaginária para cada harmónica, o estado DFT\_COPY normaliza os resultados e transfere-os para os *arrays* finais. No estado DFT\_DISPLAY, calcula-se o módulo e o desfasamento de cada componente, e os resultados são apresentados ao utilizador numa lista textual e num gráfico de barras. Além disso, é calculado o valor da Distorção Harmónica Total (THD), que permite avaliar a presença de harmónicas superiores relativamente à componente fundamental.

```
Case DFTstateMachine.DFT_CALC
  For I = 0 To Amostras_I - 1
    TAB_freq_Re_temp(K) = TAB_freq_Re_temp(K) + TAB_corrente2(I) * Math.Cos(2 * Math.PI * K * I / Amostras_I)
    TAB_freq_IM_temp(K) = TAB_freq_IM_temp(K) + TAB_corrente2(I) * Math.Sin(2 * Math.PI * K * I / Amostras_I)
  Next
  DFTstate = DFTstateMachine.MEM_INC
```

Figura B. 6 – Representação do algoritmo da DFT.

# ANEXO C: SIMULAÇÕES EM MATLAB

## C.1 Filtro passa-baixo do ondulator

```
% Parâmetros do circuito
C= 1000*10^-9 %Farad
L = 10*10^-3 %Henry
R = 1000 %ohm
% Função de Transferência
numerador = [R]; % Numerador da função de transferência
denominador = [L*C, L, R]; % Denominador da função de transferência
H = tf(numerador, denominador); % Função de transferência
% Gráfico 1: Diagrama de Bode
fig
subplot(2,1,1);
bode(H);
grid on;
title('Diagrama de Bode do Filtro Passa-Baixo LC');
% Gráfico 2: Variação da Impedância
f = logspace(1, 5, 1000); % Frequência de 10 Hz a 100 kHz
w = 2 * pi * f;
Z_parallel = R ./ (1 + 1j * w * R * C); % Impedância do paralelo RC
Z_total = 1j * w * L + Z_parallel; % Impedância total
subplot(2,1,2);
semilogx(f, abs(Z_total));
grid on;
title('Impedância Total do Filtro em Função da Frequência');
xlabel('Frequência (Hz)');
ylabel('Impedância (Ohms)');
```

## C.2 Filtro anti-aliasing de 1000 Hz

```
clc; close all; clear;
% Parâmetros do circuito
R26 = 5600; % Resistência em ohms
C23 = 10e-9; % Capacidade em farads
```

```

R53 = 270;
C31 = 27e-9;
R31 = 4700;
C10 = 100e-6;
C30 = 10e-9;
% Funções de transferência
s = tf('s');
TF_system = R31 / (R53 * (s * C23 * R26 + 1) * (s * C31 * R31 + 1));
% Desenhar o mapa de polos e zeros
figure;
pzmap(TF_system);
title('Mapa de Polos e Zeros da Função de Transferência');
grid on;
% Exibir a função de transferência
disp('Função de Transferência do Sistema:');
TF_system
% Calcular e exibir os polos e zeros
poles = pole(TF_system);
zeros = zero(TF_system);
disp('Polos do Sistema:');
disp(poles);
disp('Zeros do Sistema:');
disp(zeros);
% Cálculo da frequência natural e de oscilação dos polos
for i = 1:length(poles)
    % Para cada polo, calcular a frequência angular e a frequência em Hz
    omega_n = abs(poles(i)); % Módulo do polo
    f_polo = omega_n / (2 * pi); % Frequência em Hz
    fprintf('Frequência do Polo %d: %.2f Hz\n', i, f_polo);
end
% Obter dados para o Bode
[mag, phase, wout] = bode(TF_system);
mag = squeeze(mag);
phase = squeeze(phase);
freqHz = wout / (2 * pi);

```

```

% Encontrar o índice da frequência de corte no gráfico (-3 dB)
% A frequência de corte é o ponto onde a magnitude atinge -3 dB da máxima
max_gain_dB = max(20 * log10(mag));
cutoff_dB = max_gain_dB - 3;
[~, idx_fc] = min(abs(20 * log10(mag) - cutoff_dB));
f_cutoff = freqHz(idx_fc);
fc_gain_dB = 20 * log10(mag(idx_fc));
fc_phase_deg = phase(idx_fc);
% Exibir a frequência de corte
fprintf('\nFrequência de Corte (-3 dB): %.2f Hz\n', f_cutoff);
% Traçar o Diagrama de Bode com subplots
figure;
% Magnitude (ganho em dB)
subplot(2,1,1);
semilogx(freqHz, 20 * log10(mag), 'b', 'LineWidth', 1.5); hold on;
plot(f_cutoff, fc_gain_dB, 'ro', 'MarkerSize', 8, 'LineWidth', 2);
text(f_cutoff, fc_gain_dB - 5, sprintf('f_c = %.1f Hz', f_cutoff), ...
     'HorizontalAlignment', 'center');
grid on;
ylabel('Ganho (dB)');
title('Diagrama de Bode - Magnitude e Fase');
legend('Magnitude', '-3 dB (f_c)', 'Location', 'SouthWest');
% Fase (em graus)
subplot(2,1,2);
semilogx(freqHz, phase, 'm', 'LineWidth', 1.5); hold on;
plot(f_cutoff, fc_phase_deg, 'ro', 'MarkerSize', 8, 'LineWidth', 2);
text(f_cutoff, fc_phase_deg - 10, sprintf('f_c = %.1f Hz', f_cutoff), ...
     'HorizontalAlignment', 'center');
grid on;
xlabel('Frequência (Hz)');
ylabel('Fase (graus)');
legend('Fase', 'Fase @ f_c', 'Location', 'SouthWest');

```

### C.3 Filtro anti-aliasing de 500 Hz

```
clc; close all; clear;

% Parâmetros do circuito
R27 = 6800;    % Resistência em ohms
C24 = 47e-9;   % Capacidade em farads

% Função de transferência
s = tf('s');
TF_system = 1 / (C24 * R27 * s + 1);

% Mostrar polos e zeros
disp('Função de Transferência do Sistema:');
TF_system

disp('Polos do Sistema:');
disp(pole(TF_system));

disp('Zeros do Sistema:');
disp(zero(TF_system));

% Cálculo da frequência de corte
fc = 1 / (2 * pi * R27 * C24); % Frequência de corte em Hz
fprintf('\nFrequência de Corte (-3 dB): %.2f Hz\n', fc);

% Obter dados para o Bode
[mag, phase, wout] = bode(TF_system);
mag = squeeze(mag);
phase = squeeze(phase);
freqHz = wout / (2 * pi);

% Encontrar índice da frequência de corte
[~, idx_fc] = min(abs(freqHz - fc));
fc_gain_dB = 20*log10(mag(idx_fc));
fc_phase_deg = phase(idx_fc);

% Traçar Bode com subplots
figure;

% Magnitude (ganho em dB)
subplot(2,1,1);
semilogx(freqHz, 20*log10(mag), 'b', 'LineWidth', 1.5); hold on;
plot(fc, fc_gain_dB, 'ro', 'MarkerSize', 8, 'LineWidth', 2);
text(fc, fc_gain_dB - 5, sprintf('f_c = %.1f Hz', fc), ...
    'HorizontalAlignment', 'center');
```

```

grid on;
ylabel('Ganho (dB)');
title('Diagrama de Bode - Magnitude e Fase');
legend('Magnitude', '-3 dB (f_c)', 'Location', 'SouthWest');
% Fase (em graus)
subplot(2,1,2);
semilogx(freqHz, phase, 'm', 'LineWidth', 1.5); hold on;
plot(fc, fc_phase_deg, 'ro', 'MarkerSize', 8, 'LineWidth', 2);
text(fc, fc_phase_deg - 10, sprintf('f_c = %.1f Hz', fc), ...
     'HorizontalAlignment', 'center');
grid on;
xlabel('Frequência (Hz)');
ylabel('Fase (graus)');
legend('Fase', 'Fase @ f_c', 'Location', 'SouthWest');

```

#### C.4 Simulação de onda quadrada

```

clear; close all;
% Parâmetros do sinal
f = 50;    % Frequência do sinal em Hz
A = 2.25; % Amplitude da onda quadrada (de pico)
fs = 2000; % Frequência de amostragem em Hz
DC = 2.25; % Componente contínua a adicionar
T = 1/f;   % Período do sinal
t = 0:1/fs:T-1/fs; % Vetor de tempo com 40 amostras
% Sinal de referência (onda quadrada)
x = A * square(2*pi*f*t) + DC;
% Cálculo da FFT
N = length(x);
X = fft(x)/N;    % Normalização
X = X(1:N/2+1);  % Espectro unilateral
X(2:end-1) = 2*X(2:end-1); % Corrigir a duplicação de energia
freq = 0:fs/N:fs/2; % Frequências associadas
% Cálculo do valor RMS (retira a componente DC para isto)
x_ac = x - mean(x);

```

```

rms_val = sqrt(mean(x_ac.^2));
% Cálculo da THD (exclui DC e fundamental)
harmonics = abs(X);
fundamental = harmonics(2); % índice 2 corresponde à 1.ª harmónica (50 Hz)
thd_val = sqrt(sum(harmonics(3:end).^2)) / fundamental;
% Criar a figura com subgráficos lado a lado
figure;
subplot(1,2,1);
stem(t*1000, x, 'filled'); % Tempo em ms
grid on;
title('Onda Quadrada (1 período)');
xlabel('Tempo (ms)');
ylabel('Amplitude (V)');
subplot(1,2,2);
stem(freq, abs(X), 'filled'); % Valores RMS
xlim([0 20*f]);
grid on;
title('Espectro unilateral (RMS)');
xlabel('Frequência (Hz)');
ylabel('Amplitude (RMS)');
% Mostrar resultados no terminal
fprintf('Componente contínua (DC): %.4f V\n', DC);
fprintf('Valor eficaz (RMS) do sinal AC: %.4f V\n', rms_val);
fprintf('THD (Total Harmonic Distortion): %.2f %%\n', thd_val * 100);

```

### C.5 Simulação do atraso da proteção de sobre corrente

```

clc; close all; clear;
% Parâmetros do circuito
R26 = 4700; % Resistência em ohms
C23 = 10e-9; % Capacidade em farads
R53 = 270;
C31 = 27e-9;
R31 = 5600;
% Definir variável de amplitude

```

```

A = 1; % Amplitude da onda quadrada (pode alterar este valor)
% Função de transferência
s = tf('s');
TF_system = R31 / (R53 * (s * C23 * R26 + 1) * (s * C31 * R31 + 1));
% Tempo de simulação
t = 0:1e-6:1e-4; % de 0 a 5ms com passo de 1us
% Sinal de entrada: onda quadrada
f = 100; % frequência da onda quadrada em Hz
u = A * square(2 * pi * f * t); % gerar onda quadrada
% Simular a resposta do sistema
[y, t_out] = lsim(TF_system, u, t);
% Gráfico
figure;
plot(t, u, 'k--', 'DisplayName', 'Entrada (onda quadrada)');
hold on;
plot(t_out, y, 'b', 'LineWidth', 1.5, 'DisplayName', 'Resposta do sistema');
xlabel('Tempo (s)');
ylabel('Amplitude');
title('Resposta do sistema a uma onda quadrada');
legend;
grid on;

```

# ANEXO D: SIMULAÇÕES EM LTSPICE

## D.1 O snubber regenerativo

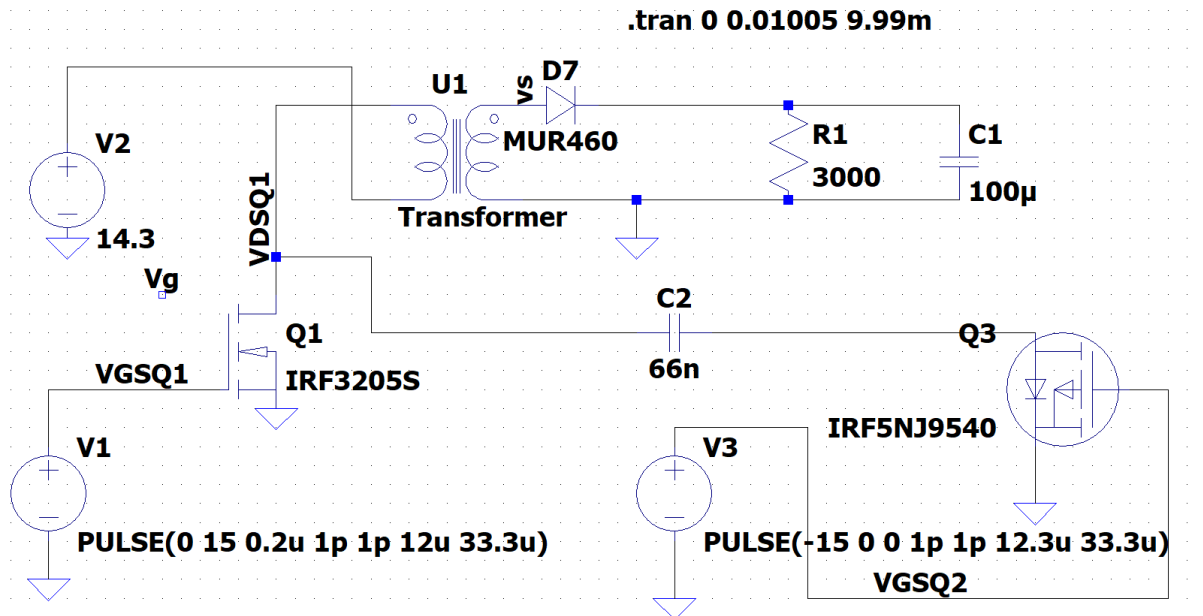


Figura D. 1 – Simulação do snubber regenerativo.

## D.2 Filtro passa-baixo do ondulador

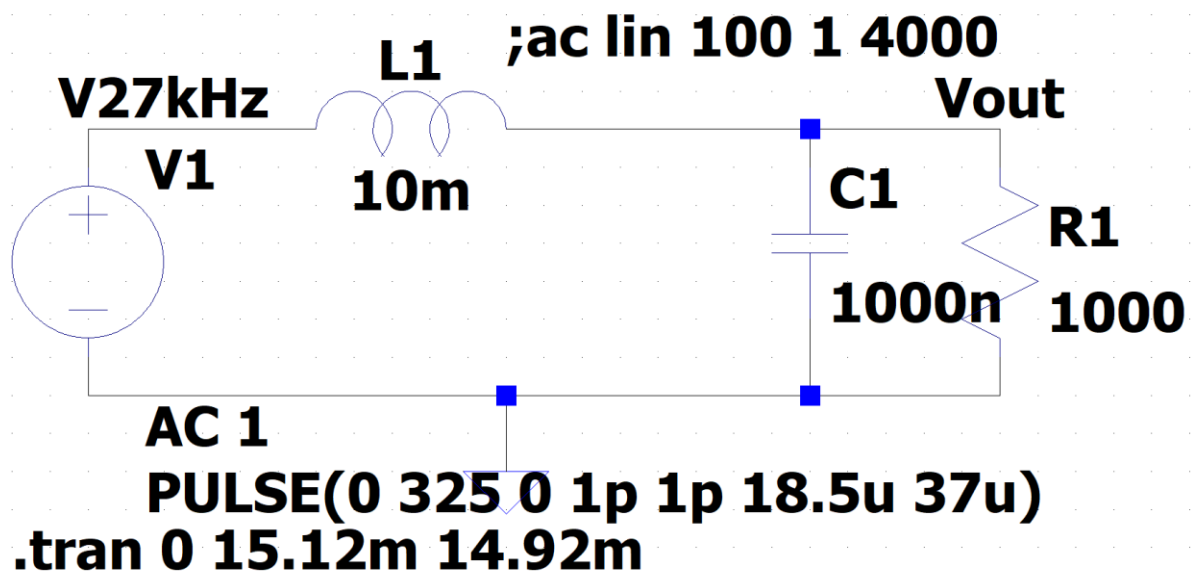


Figura D. 2 – Simulação do filtro passa-baixo.

### D.3 Resposta ao escalão

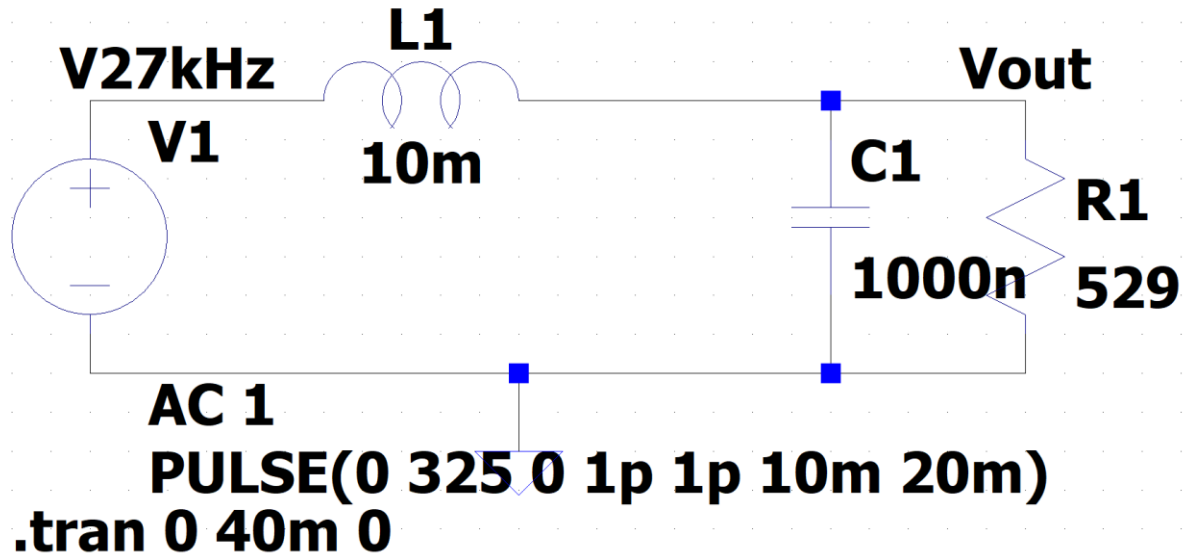


Figura D. 3 – Simulação da resposta do filtro a uma onda quadrada.

### D.4 Sinais de saída

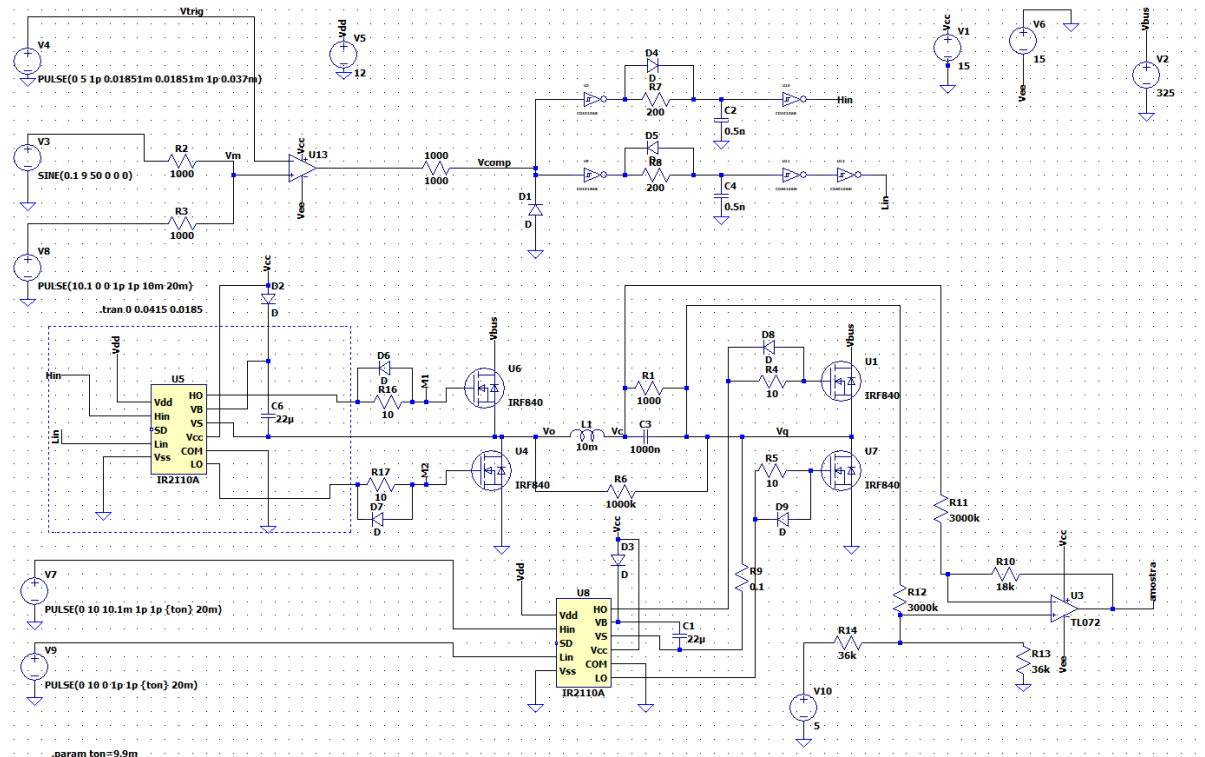


Figura D. 4 – Simulação dos sinais do ondulador.

### D.5 Atraso no filtro de saída

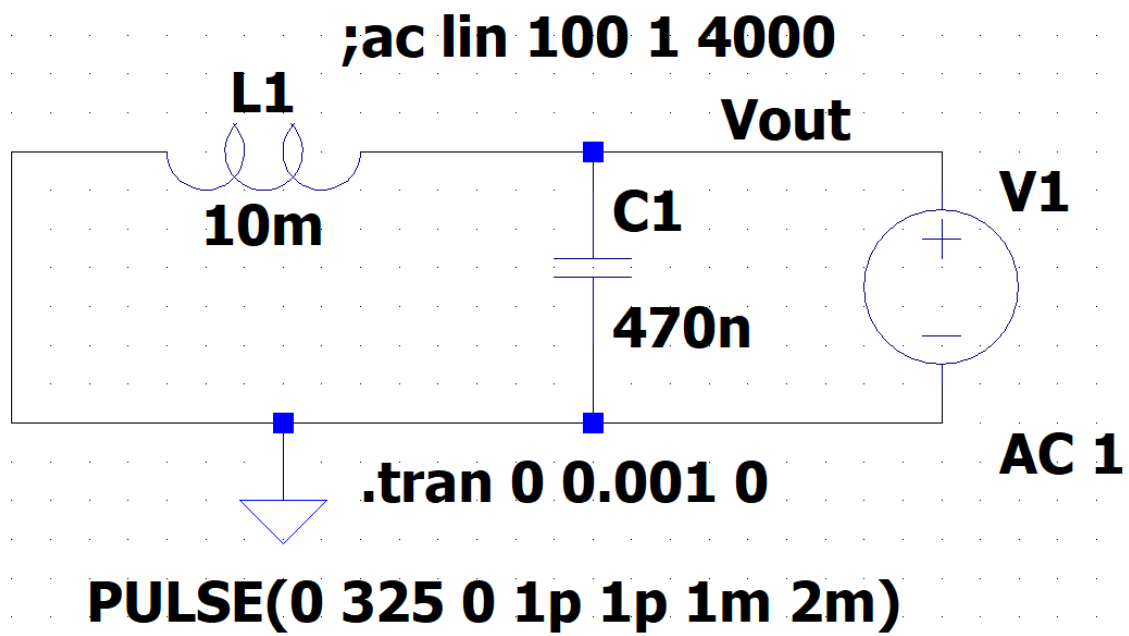


Figura D. 5 – Simulação do atraso em caso de curto-circuito.

# ANEXO E: FIGURAS DO PROJETO

## E.1 O Figuras da montagem

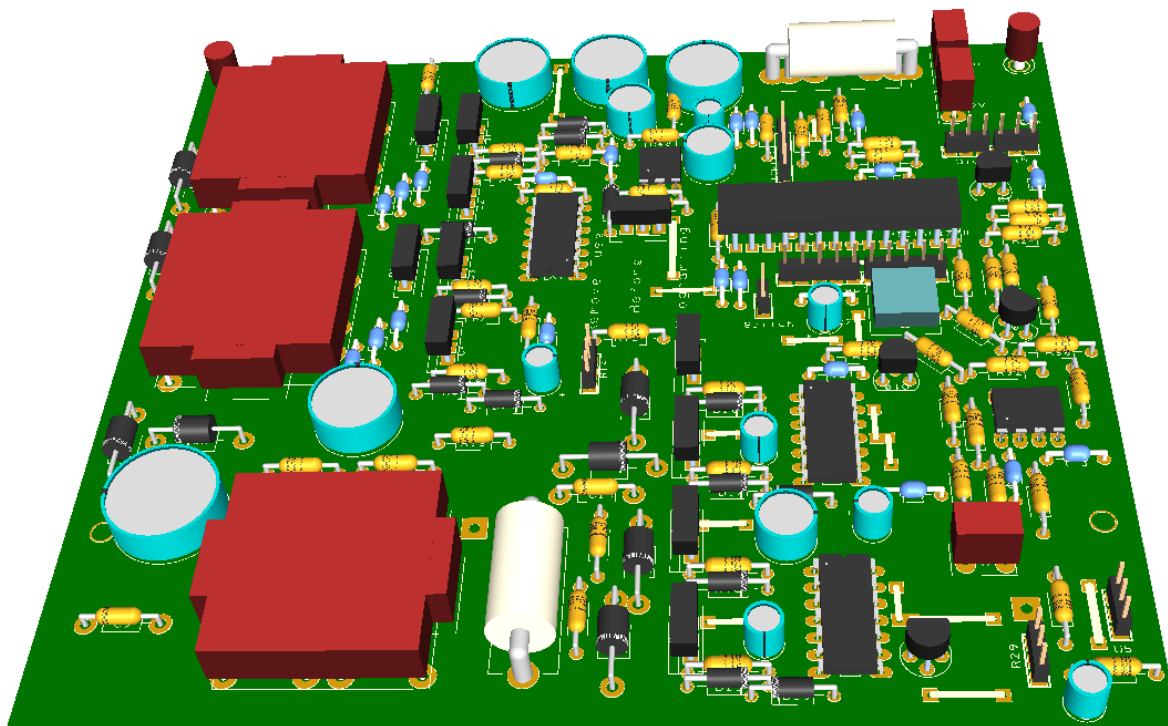


Figura E. 1 – Visualização do circuito impresso em 3D.

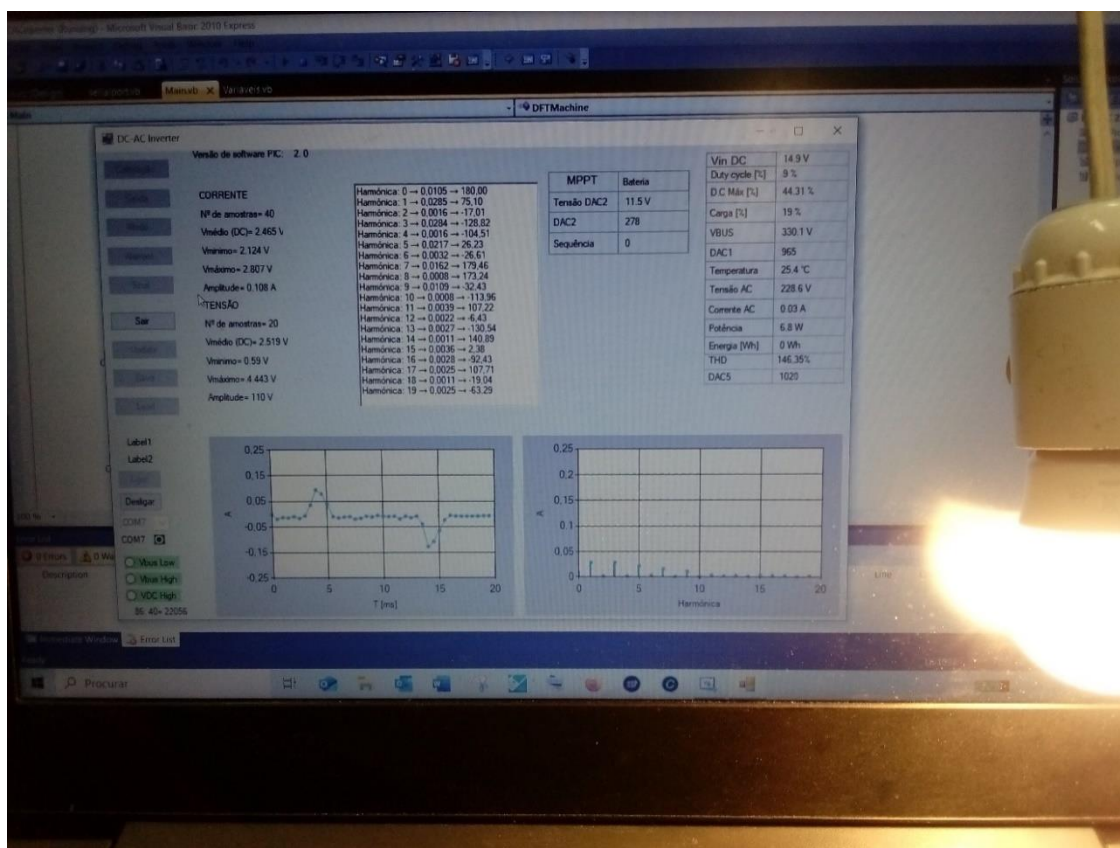


Figura E. 2 - Visualização na aplicação da corrente de uma lâmpada a Led.

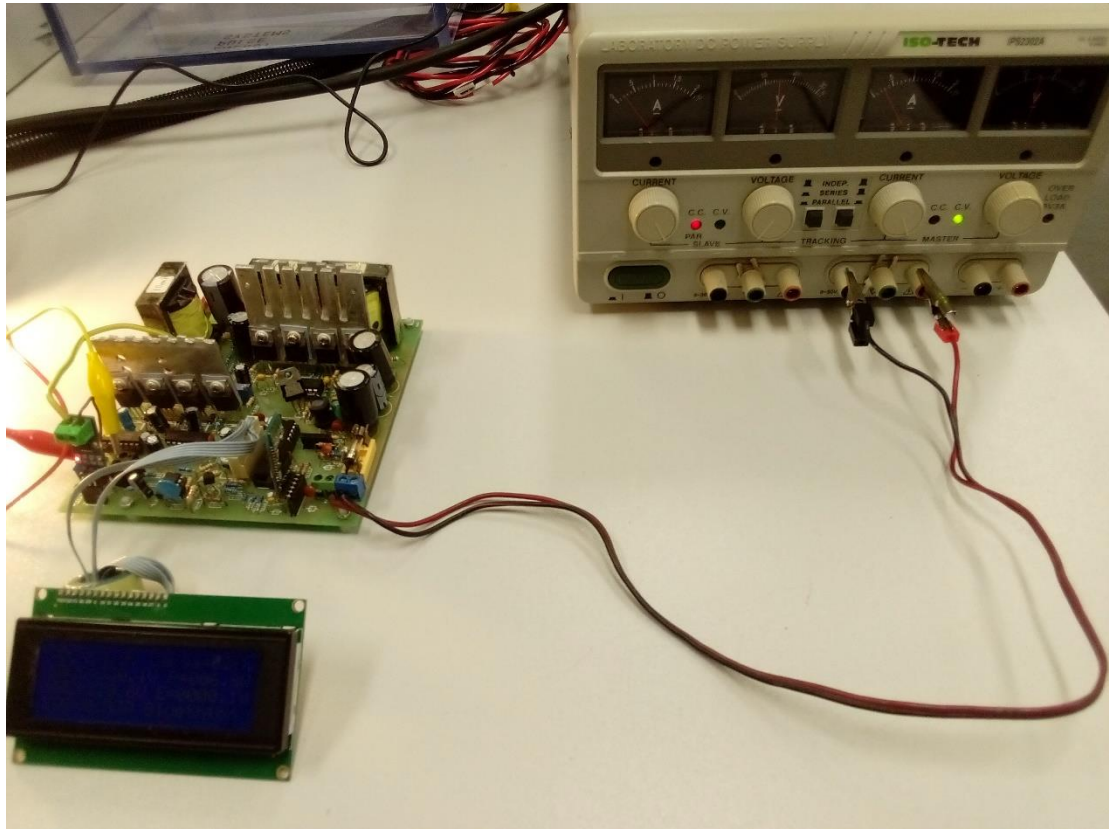


Figura E. 3 - Ligação do circuito a uma fonte de alimentação no laboratório.