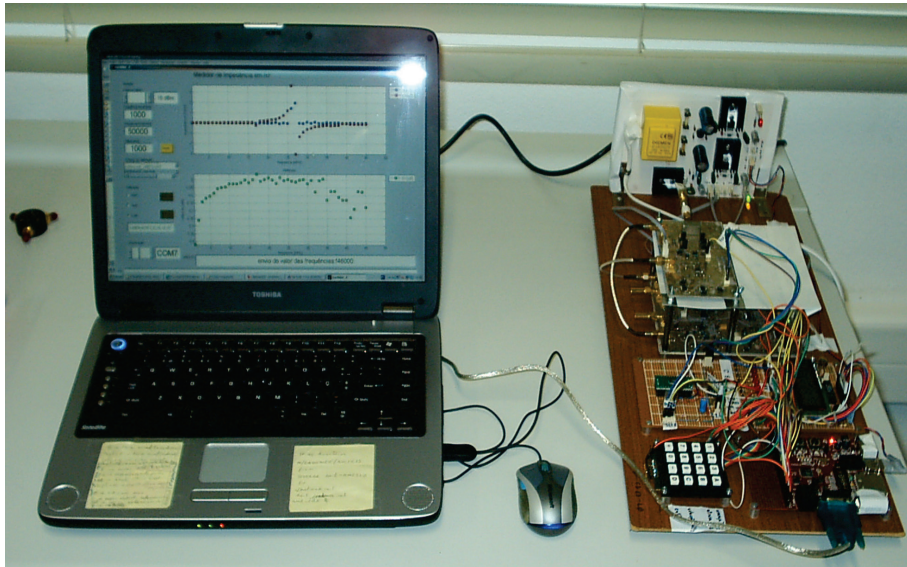


INSTITUTO SUPERIOR DE ENGENHARIA DE LISBOA
Área Departamental de Engenharia de Electrónica e
Telecomunicações e de Computadores



Sistema de Medida de Impedâncias em RF

Luís António Marques Lopes
(Licenciado)

Trabalho Final de Mestrado para Obtenção do Grau de Mestre em Engenharia de
Electrónica e Telecomunicações

Orientador:

Doutor Fernando Manuel Ascenso Fortes

Júri:

Presidente: Doutor Mário Pereira Véstias

Vogal-Arguente: Doutor Pedro Renato Tavares de Pinho

Vogal-Orientador: Doutor Fernando Manuel Ascenso Fortes

Agradecimentos

A Deus por me ter dado a oportunidade de concretizar este objectivo.

Aos colegas e docentes do ISEL que me acompanharam ao longo do Mestrado, pela sua amizade e partilha de conhecimentos.

Ao meu orientador, Prof. Fernando Fortes, pela sua disponibilidade e preciosas indicações ao longo de todo este projecto.

À AMRAD, em especial ao Prof. Moisés Piedade, pelas suas sábias sugestões e disponibilização do equipamento para a execução das placas de circuito impresso, com furo metalizado, utilizadas no protótipo. E um agradecimento também ao Sr. João Pina dos Santos.

Aos meus pais, por todo o apoio que sempre me deram.

A todos aqueles que directa ou indirectamente contribuíram para a realização deste trabalho.

*“Limitado é o nosso entendimento: Ainda depois dos maiores esforços,
muito mais é o que fica por conhecer, do que o que fica descoberto;
Porém melhor é conhecer pouco do que nada.”*

P. Theodoro D’Almeida (séc. XVIII)

(in “Recreasao Filozofica”, Tomo I)

Resumo

O objectivo deste trabalho consiste na construção de um protótipo de um aparelho para medir a componente real e imaginária da impedância de dispositivos em RF.

Inicialmente é efectuado um estudo do significado de impedância e de outros conceitos a ela associados. Assim como dos vários métodos existentes para a sua medição. Com base nesse estudo é adoptado um tipo de medidor para implementação.

Após a implementação do protótipo são efectuados testes de modo a caracterizar o desempenho do mesmo.

O protótipo possui um microcontrolador que permite gerir os vários módulos que o compõem e é também o responsável pela comunicação com o utilizador a nível local e com um PC ou terminal remoto. Os dados das medições são enviados para o PC através de uma ligação série para posterior tratamento dos mesmos através de software desenvolvido em ambiente Matlab.

Pretende-se também demonstrar que é possível actualmente construir um aparelho de custo moderado mas cujas prestações, em certas aplicações, são adequadas, evitando assim a necessidade de utilizar outros aparelhos de laboratório, normalmente utilizados para este fim, cujo custo é cem vezes superior.

Palavras-chave:

Circuitos de RF, Gerador de RF em Quadratura, Medição de Coeficientes de Reflexão, Medição de Impedância.

Abstract

The aim of this work is the construction of a prototype capable of measuring the real and imaginary components of a DUT's (Device Under Test) impedance in the RF domain.

Initially, the meaning of impedance, other associated concepts and the various methods of impedance measurement are studied. Based on this study, a type of measuring device is adopted for implementation.

After the implementation of this prototype, an array of tests are performed in order to characterize its performance.

The prototype has a microcontroller that allows the management of its several modules and is also responsible for the communication with the user locally and remotely with a PC or terminal. The measurements data is sent to a PC through a serial connection for later processing using software developed in a Matlab environment.

Another aim is also the demonstration that it is possible, nowadays, to build a moderate cost impedance measurement device with adequate performance for certain applications, avoiding the necessity of other laboratory devices usually used for this purpose that cost a hundred times more.

Keywords:

RF Circuits, RF Quadrature Generator, Reflection Coefficients Measurement, Impedance Measurement.

Índice

Índice.....	7
1 Introdução	13
1.1 Enquadramento.....	13
1.2 Objectivos	13
1.3 Organização do relatório	13
2 Conceitos teóricos em medição de impedâncias.....	15
2.1 Impedância e Admitância.....	15
2.1.1 Considerações gerais.....	15
2.1.2 Matrizes de Impedância e Admitância.....	20
2.2 Factor de reflexão.....	22
2.3 Matriz de dispersão	24
2.4 Representação gráfica - Carta de Smith.....	25
2.5 Valores nominais, reais e medidos.....	27
2.6 Factores que influenciam a impedância	28
2.6.1 Frequência de teste	28
2.6.2 Nível do sinal de teste	28
2.6.3 Polarização	28
2.6.4 Temperatura.....	29
2.6.5 Outros factores	29
2.7 Exemplos de impedâncias e modelos equivalentes	29
2.7.1 Resistências	29
2.7.2 Bobinas.....	30
2.7.3 Condensadores	32
2.8 Métodos e técnicas de medição de impedância	35
2.8.1 Métodos baseados em medidas de tensão e corrente.....	36
2.8.2 Métodos baseados em medidas de reflexão.....	41
2.8.3 Comparação entre os vários métodos	51
2.8.4 Erros	53
2.8.5 Métodos de calibração.....	53
2.8.6 Métodos de Compensação.....	55
2.8.7 Correlação de medidas e reprodutibilidade.....	64
3 Implementação de um sistema de medida de impedâncias	65
3.1 Sistema de medida de impedâncias	65
3.2 Estudo prévio do sistema de medida de impedâncias a adoptar.....	65

3.3	Implementação do sistema de medida de impedâncias	67
3.3.1	Implementação do módulo gerador e amplificador de RF	69
3.3.2	Implementação do módulo de medição	83
3.3.3	Implementação da fonte de alimentação	86
3.3.4	Implementação do módulo de controlo	87
3.3.5	Implementação do módulo ADC de 24 bit.	90
3.4	<i>Firmware</i>	92
3.5	<i>Software</i>	103
3.5.1	Descrição do interface gráfico do <i>software</i>	103
3.5.2	Algumas considerações sobre o funcionamento interno dos programas.....	105
4	Testes e resultados.....	108
4.1	Calibração.....	108
4.2	Medições – Carga resistiva.....	110
4.3	Medições – Carga indutiva.....	112
4.4	Medições – Carga capacitiva.....	114
4.5	Medições – Circuito RLC série (1 μ H+47pF+39 Ω).....	115
4.6	Medições – 100m de cabo RG-58 terminado em vazio.....	119
4.7	Medições – Antena móvel para 27 MHz.....	122
4.8	Medições – Dipolo multibanda <i>off-center-fed</i> para HF.	124
4.9	Interpretação dos resultados.	126
4.9.1	Algumas considerações sobre os resultados obtidos.	126
4.9.2	Algumas considerações adicionais sobre a influência das limitações do AD8302 na medição da fase de Γ e algoritmos utilizados para a sua compensação	135
4.9.3	Algumas considerações sobre o número de bits do ADC.....	140
4.9.4	Algumas considerações teóricas adicionais sobre os modos de circuitos de medida.	144
5	Conclusões e trabalho futuro	148
5.1	Conclusões	148
5.2	Trabalho futuro	150
6	Anexo A.....	151
7	Anexo B.....	159
8	Anexo C.....	173
9	Anexo D	179
10	Anexo E.....	185
11	Anexo F.....	187
12	Anexo G	189
	Bibliografia	195

Lista de Tabelas

Tabela 2.1 – Comparação entre os métodos mais comuns de medição de impedância.	52
Tabela 3.1 – Potência [dBm] na saída 1 do módulo gerador em função do valor do duty cycle do PWM gerado pelo microcontrolador [%].	80
Tabela 3.2 – Legenda do conteúdo do interface gráfico (ver Figura 3.40).	104
Tabela 4.1 – Comparação de medições de cargas resistivas no protótipo e no VNA HP8753D.	129
Tabela 4.2 – Diferenças entre medições no protótipo e no VNA HP8753D em Ohm e percentagem (parte real).	129
Tabela 4.3 – Comparação de medições de cargas reactivas no protótipo e no VNA HP8753D.	131
Tabela 4.4 – Diferenças entre medições de cargas reactivas no protótipo e no VNA HP8753D (parte imaginária).	132
Tabela 4.5 – Modos do circuito de medida (fonte [1]).	145
Tabela 4.6 – Definição dos parâmetros de impedância para os modos série e paralelo (fonte [1]).	145
Tabela 4.7 – Relação entre os valores de CLR para os modos série e paralelo (fonte [1])	146
Tabela 8.1 – Valores dos elementos do modelo da Figura 8.1.	174

Acrónimos

AC	Alternating Current
ADC	Analog-to-Digital Converter
BW	Bandwidth (largura de banda)
CMOS	Complementary Metal Oxide Semiconductor
CNC	Computer Numerical Control
DC	Direct Current (corrente contínua)
DDS	Direct Digital Synthesizer
DUT	Device Under Test (dispositivo a testar)
ESR	Equivalent Series Resistance (resistência série equivalente)
FDNA	Frequency Domain Network Analyser
FWD	Forward
ML	Mismatch Loss
LC	Circuito composto por uma bobina e um condensador
LCD	Liquid Crystal Display
LCR	Aparelho para medir indutância, capacidade e resistência
LLC	Low Loss Capacitor
LPF	Low Pass Filter
LT	Linha de transmissão
LVC MOS	Low Voltage Complementary Metal Oxide Semiconductor
OFDM	Orthogonal Frequency-Division Multiplexing
PC	Personal Computer
PWM	Pulse Width Modulation
OC	Open Circuit
OCF	Off Center Fed
OSC	Oscilador
OSL	Open Short Load
REF	Reflected

REV	Reverse
RF	Radiofrequência
RL	Return Loss
RLC	Circuito composto por uma resistência, uma bobina e um condensador
SC	Short Circuit
SRF	Self Resonant Frequency
SMD	Surface Mount Device
SOLT	Calibração Short, Open, Load e Thru
SPDT	Simple Pole Double Throw (Interruptor)
TDR	Time Domain Reflectometry
TDT	Time Domain Transmission
TE	Transverse Electric (sem campo eléctrico na direcção de propagação)
TEM	Transverse ElectroMagnetic (sem campo eléctrico e magnético na direcção de propagação)
TM	Transverse Magnetic (sem campo magnético na direcção de propagação)
TRL	Calibração Thru, Reflect and Line
VGA	Variable Gain Amplifier
VNA	Vector Network Analyser (analisador vectorial)
VSWR	Voltage Standing Wave Ratio

Lista de Símbolos

B	Susceptância
D	Directividade
D	Factor de dissipação (condensadores)
E^-	Campo Eléctrico da onda reflectida
E^+	Campo Eléctrico da onda incidente
G	Condutância
Γ	Factor (ou coeficiente) de Reflexão (o mesmo que KVL)
ω	Frequência angular
Q	Factor de Qualidade
ρ	Módulo do factor de reflexão ($ \Gamma $)
X	Reactância
Y	Admitância
Z	Impedância

1 Introdução

1.1 Enquadramento

Os aparelhos de medida desempenham um papel fundamental no desenvolvimento, investigação e manutenção de todo o tipo de equipamento, assim como na quantificação de todas as grandezas do meio físico, no mundo actual.

No caso concreto do presente trabalho pretende-se medir a Impedância em RF (Radiofrequência), uma das mais importantes grandezas no domínio da Electrónica e Telecomunicações. Como exemplo refira-se a verificação e adaptação de antenas e de estágios de circuitos amplificadores.

Durante o séc. XX foram desenvolvidas várias técnicas para a medição de impedância. Nas últimas décadas apareceram equipamentos sofisticados para este efeito, como sejam os analisadores vectoriais. Estes equipamentos pelo seu custo na ordem de várias dezenas de milhares de euros, estão longe de ser acessíveis. No entanto, a evolução da Electrónica, dos microcontroladores e de componentes integrados económicos, capazes de realizar tarefas que ainda há bem pouco tempo exigiam circuitos complexos e onerosos, permite em muitos casos considerar soluções alternativas de baixo custo e cujo desempenho é adequado.

1.2 Objectivos

O objectivo deste trabalho é o projecto e construção de um protótipo de um aparelho capaz de medir a impedância complexa em RF. Pretende-se apresentar uma alternativa de custo baixo/moderado aos aparelhos actuais de laboratório para este fim.

Inicialmente, são definidos os vários conceitos associados à medição de Impedância. Posteriormente é efectuado um estudo das diversas técnicas e dispositivos existentes actualmente para esse fim, optando-se no final pela técnica que se revelar mais interessante em termos de prestações, custos e exequibilidade.

Com base na técnica escolhida, será projectado, construído e testado um protótipo de um aparelho de medida de impedância em RF.

1.3 Organização do relatório

O presente relatório está organizado nas seguintes partes:

- **Introdução** - É efectuado um enquadramento do presente trabalho, assim como os objectivos propostos e a organização do relatório.
- **Conceitos teóricos em medição de impedâncias** – É efectuado um enquadramento histórico do conceito de impedância e são tratados outros conceitos, modelos e técnicas de medição de impedância associados.

- **Implementação de um sistema de medida de impedâncias** – É escolhida uma das técnicas de medição e baseado nela é projectado e implementado um protótipo de um medidor de impedância complexa em RF.
- **Testes e resultados** – São efectuados vários testes e medições de modo a caracterizar o protótipo implementado anteriormente. Os resultados obtidos são posteriormente analisados e interpretados.
- **Conclusões e trabalho futuro** – São apresentadas as conclusões do presente trabalho e algumas propostas de desenvolvimentos futuros.
- **Anexos** – Apresentam alguma informação extra sobre alguns dos capítulos anteriores e actividades desenvolvidas ao longo deste trabalho.
- **Bibliografia** – As referências consultadas durante a execução deste trabalho.

2 Conceitos teóricos em medição de impedâncias

2.1 Impedância e Admitância

2.1.1 Considerações gerais

O termo impedância (*impedance*) foi utilizado pela primeira vez por Oliver Heaviside no séc. XIX para descrever a razão complexa $\frac{V}{I}$ em circuitos AC consistindo em resistências, bobinas e condensadores. Rapidamente o conceito de impedância tornou-se indispensável na análise de circuitos AC. Foi depois aplicada a linhas de transmissão, em termos de circuitos equivalentes com elementos discretos e da impedância distribuída série e admitância em paralelo da linha. Na década de 30 do séc. XX, Schelkunoff reconheceu que o conceito de impedância podia ser estendido aos campos electromagnéticos de forma sistemática e notou que a impedância deve ser vista como uma característica do campo assim como do meio. Ainda em relação à analogia entre linhas de transmissão e propagação de ondas planas, saliente-se que a impedância pode ser dependente da direcção. O conceito de impedância forma um importante elo de ligação entre a teoria de campo e a teoria das linhas de transmissão ou de circuitos [13].

A impedância é também um parâmetro importante utilizado na caracterização de circuitos electrónicos, componentes e materiais utilizados para o fabrico de componentes. A impedância (Z) é geralmente definida como a oposição total que um dispositivo ou circuito oferece à passagem de uma corrente alterna (AC) a uma determinada frequência, sendo representada por uma quantidade complexa que pode ser visualizada graficamente por um vector no plano complexo, designado por diagrama de impedância (Figura 2.1). No caso do circuito ser composto apenas por elementos passivos, a parte real (resistência, R) será sempre positiva.

$$Z = R + jX \quad (2.1)$$

A parte imaginária da impedância (reactância, X) será positiva ou negativa consoante o circuito tenha uma característica indutiva (X_L) ou capacitiva (X_C).

Por definição temos:

$$X_L = 2\pi fL \quad (2.2)$$

$$X_C = \frac{1}{2\pi fC} \quad (2.3)$$

Nas expressões anteriores f é a frequência à qual a impedância é definida, C e L são respectivamente a capacidade e a indutância equivalentes do circuito ou componente medido.

É possível representar a impedância sob a forma de coordenadas rectangulares $R+jX$ ou na forma polar através do módulo e fase: $|Z| \angle \theta$.

O inverso da impedância é a admitância (Y) e a relação entre as duas é dada por:

$$\frac{1}{Z} = \frac{1}{R + jX} = Y = G + jB \quad (2.4)$$

Nesta expressão G é designada por condutância e B por susceptância.

Em relação às unidades de medida, a impedância é medida em Ohm (Ω) e a admitância em Siemens (S).

No caso de uma ligação em série de uma resistência e uma reactância é preferível utilizar o conceito de impedância, resultando numa simples soma de R e X . No caso de uma ligação em paralelo e pela mesma razão, é preferível utilizar a admitância. Ou seja, em paralelo vem simplesmente para a admitância:

$$Y = G + jB \quad (2.5)$$

Por outro lado teríamos para a impedância (no caso $R//jX$):

$$Z = \frac{jRX}{R+jX} = \frac{RX^2}{R^2+X^2} + j \frac{R^2X}{R^2+X^2} \quad (2.6)$$

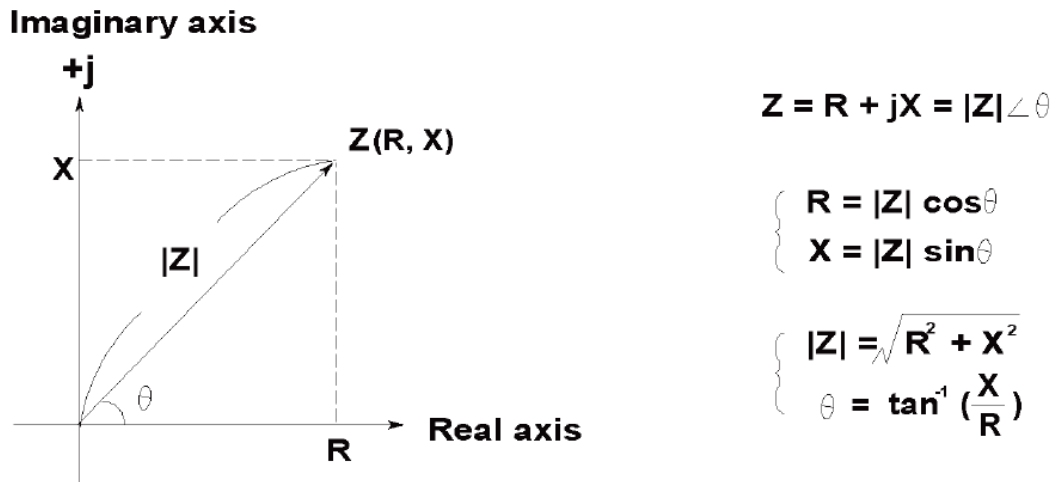


Figura 2.1 - Impedância e sua componente real e imaginária (fonte [1]).

É possível ainda estabelecer uma medida da “pureza” da reactância, ou seja, quão perto a impedância está de ser apenas reactância, sem resistência. Esta medida denomina-se factor de qualidade (Q) e dá a relação entre a energia acumulada no componente e a energia dissipada no mesmo. É adimensional e é expressa por:

$$Q = \frac{X_s}{R_s} = \frac{B_p}{G_p} \quad (2.7)$$

Os índices na expressão anterior (2.7) estão relacionados com o modo de ligação (série ou paralelo), conforme pode ser observado na Figura 2.2. Facilmente se depreende que o factor de qualidade Q corresponde à tangente da fase (ângulo θ). Este factor é normalmente utilizado para as bobinas. No caso dos condensadores é mais comum a utilização do factor de dissipação (D) que é o inverso de Q, dado pela tangente do ângulo complementar de θ ($\delta=90^\circ-\theta$). Na Figura 2.2 podemos visualizar estas considerações.

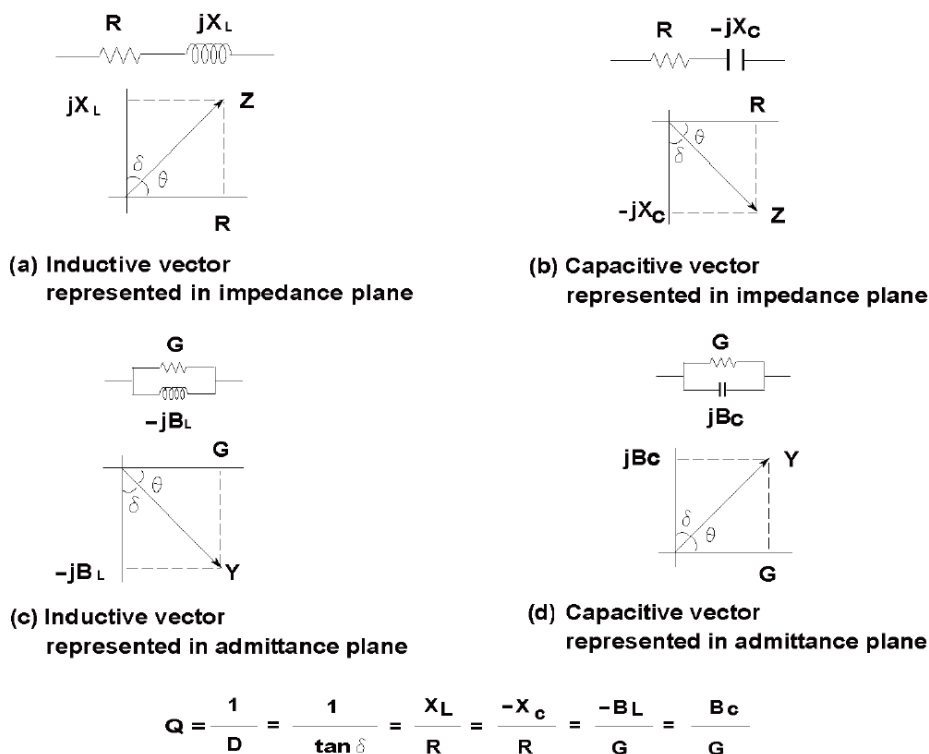


Figura 2.2 – Relação entre os parâmetros da impedância e admitância (fonte [1]).

Como exemplo, consideremos agora um circuito genérico com dois terminais de ligação ao exterior, que designaremos por porto (Figura 2.3) ao qual é fornecida uma determinada potência P . Podemos obter uma relação geral entre as suas propriedades de impedância, energia electromagnética nele armazenada e potência dissipada pelo circuito.

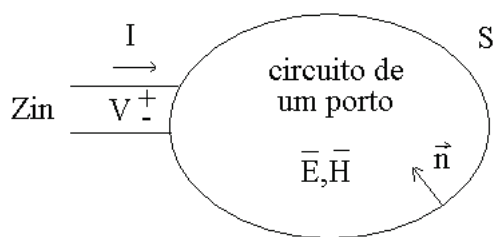


Figura 2.3 – circuito genérico de um porto.

A potência complexa entregue a este circuito é dada por (nota: a dedução desta fórmula pode ser estudada em [13] ou [14] e está relacionada com a integração do vector de Poynting ao longo de uma superfície fechada de modo a obter a potência, neste caso, absorvida pelo circuito) :

$$P = \frac{1}{2} \cdot \oint_S \bar{E} \times \bar{H}^* \cdot d\vec{s} = P_l + 2j\omega(W_m - W_e) \quad (2.8)$$

Sendo:

\vec{E} - Campo eléctrico [V/m].

\vec{H} - Campo magnético [A/m].

P - Potência média (na direcção radial) [W].

$d\vec{s} = \vec{n} \cdot da$.

da - Área infinitesimal da superfície fechada que engloba o circuito [m^2].

\vec{n} - vector normal à superfície e sentido para o interior do volume do circuito.

P_l - Potência média dissipada pelo circuito [W].

W_m - Valor médio da densidade de energia magnética armazenada no circuito (na direcção radial) [J].

W_e - Valor médio da densidade de energia eléctrica armazenada no circuito (na direcção radial) [J].

$2\omega(W_m - W_e)$ - Potência média reactiva (na direcção radial) [W].

Definindo agora os campos modais reais transversos \vec{e} e \vec{h} sobre o plano terminal do circuito tal que:

$$\vec{E}_t(x, y, z) = V(z) \cdot \vec{e}(x, y) \cdot e^{-j\beta z} \quad (2.9)$$

$$\vec{H}_t(x, y, z) = I(z) \cdot \vec{h}(x, y) \cdot e^{-j\beta z} \quad (2.10)$$

Sendo z a direcção de propagação e $\beta = \frac{2\pi}{\lambda}$ o número de onda ou constante de fase.

Considerando uma normalização tal que:

$$\oint_S \vec{e} \cdot \vec{h} \cdot d\vec{s} = 1 \quad (2.11)$$

Então a expressão da potência pode ser expressa em termos da tensão e corrente nos terminais (ou porto):

$$P = \frac{1}{2} \cdot \oint_S V \cdot I^* \cdot \vec{e} \cdot \vec{h} \cdot d\vec{s} = \frac{1}{2} \cdot V \cdot I^* \quad (2.12)$$

E para a impedância de entrada temos:

$$Z_{in} = R + jX = \frac{V}{I} = \frac{VI^*}{|I|^2} = \frac{P}{\frac{1}{2}|I|^2} = \frac{P_l + 2j\omega(W_m - W_e)}{\frac{1}{2}|I|^2} \quad (2.13)$$

Observa-se que a parte real R da impedância de entrada está relacionada com a potência dissipada enquanto a parte imaginária X está relacionada com a energia armazenada no circuito. Se o circuito

não tiver perdas, então $P_l=0$ e $R=0$. Nesse caso o valor de Z_{in} é imaginário puro com uma reactância X dada por:

$$X = \frac{4\omega(W_m - W_e)}{|I|^2} \quad (2.14)$$

Sendo positivo para uma carga indutiva ($W_m > W_e$) e negativo para uma carga capacitiva ($W_m < W_e$).

2.1.2 Matrizes de Impedância e Admitância.

No exemplo do ponto anterior observou-se como podem ser definidas tensões e correntes equivalentes para ondas electromagnéticas. Uma vez definidas estas tensões e correntes em vários pontos de um circuito, podemos utilizar as matrizes de impedância ou admitância da teoria dos circuitos para relacionar estas quantidades nos terminais (portos) entre eles e assim chegar a uma descrição matricial do circuito. Este tipo de representação leva ao desenvolvimento de circuitos equivalentes de um qualquer circuito, o que é útil por exemplo para o projecto de acopladores ou filtros.

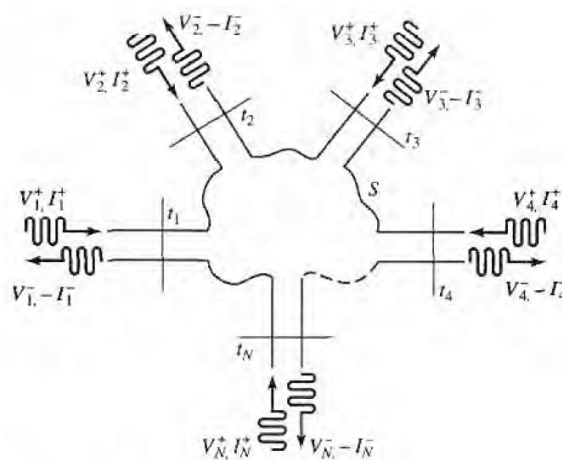


Figura 2.4 – Circuito genérico de microondas com N portos (fonte [13]).

Considere-se agora um circuito genérico com N portos (Figura 2.4). Os portos podem ser qualquer tipo de linha de transmissão ou no caso de um guia de onda, o equivalente de uma linha de transmissão por cada um dos modos de propagação deste. Num dado porto n , um plano de referência (t_n) é definido juntamente com as tensões e correntes para a onda incidente (V_n^+, I_n^+) e reflectida (V_n^-, I_n^-). A importância do plano de referência prende-se com o facto de fornecer uma referência para a fase dos fasores de tensão e corrente. Assim no porto n a tensão e corrente total é dada por:

$$V_n = V_n^+ \cdot e^{-\gamma z} + V_n^- \cdot e^{\gamma z} = V_n^+ + V_n^- \quad (2.15)$$

$$I_n = I_n^+ \cdot e^{-\gamma z} + I_n^- \cdot e^{\gamma z} = I_n^+ - I_n^- \quad (2.16)$$

Sendo:

γ - constante de propagação ($\gamma = \alpha + j\beta$)

α - constante de atenuação

β - constante de fase

(Considerando $z=0$, temos $e^{-(\alpha+j\beta)z} = 1$)

A matriz de impedância $[Z]$ do circuito relaciona estas tensões e correntes totais em cada porto:

$$\begin{bmatrix} V_1 \\ V_2 \\ \vdots \\ V_N \end{bmatrix} = \begin{bmatrix} Z_{11} & Z_{12} & \dots & Z_{1N} \\ Z_{21} & \vdots & \dots & \vdots \\ \vdots & \vdots & \dots & \vdots \\ Z_{N1} & \dots & \dots & Z_{NN} \end{bmatrix} \cdot \begin{bmatrix} I_1 \\ I_2 \\ \vdots \\ I_N \end{bmatrix}$$

Ou em forma matricial:

$$[V] = [Z] \cdot [I] \quad (2.17)$$

De modo semelhante é possível definir uma matriz de admitâncias $[Y]$ como sendo :

$$\begin{bmatrix} I_1 \\ I_2 \\ \vdots \\ I_N \end{bmatrix} = \begin{bmatrix} Y_{11} & Y_{12} & \dots & Y_{1N} \\ Y_{21} & \vdots & \dots & \vdots \\ \vdots & \vdots & \dots & \vdots \\ Y_{N1} & \dots & \dots & Y_{NN} \end{bmatrix} \cdot \begin{bmatrix} V_1 \\ V_2 \\ \vdots \\ V_N \end{bmatrix}$$

Ou em forma matricial:

$$[I] = [Y] \cdot [V] \quad (2.18)$$

As matrizes $[Y]$ e $[Z]$ são o inverso uma da outra, ou seja:

$$[Y] = [Z]^{-1} \quad (2.19)$$

Observando um elemento genérico da matriz de impedâncias temos:

$$Z_{ij} = \left. \frac{V_i}{I_j} \right|_{I_k=0, k \neq j} \quad (2.20)$$

O que significa que Z_{ij} pode ser obtido aplicando a corrente I_j no porto j , colocando todos os outros portos em aberto ($I_k = 0, k \neq j$) e medindo a tensão em aberto no porto i . Facilmente se depreende que Z_{ii} é a impedância de entrada obtida no porto i quando todos os outros estão em aberto e Z_{ij} é a transimpedância entre os portos i e j quando todos os outros estão em aberto.

Observando agora os elementos da matriz de admitâncias, temos:

$$Y_{ij} = \left. \frac{I_i}{V_j} \right|_{V_k=0, k \neq j} \quad (2.21)$$

Pelo que Y_{ij} pode ser determinado aplicando no porto j a tensão V_j , curto-circuitando todos os outros portos ($V_k = 0, k \neq j$) e medindo a corrente de curto-circuito no porto i .

Geralmente cada elemento Z_{ij} ou Y_{ij} pode ser complexo. Para um circuito com N portos, as matrizes de impedância e admitância têm a dimensão $N \times N$ de modo que existem $2N^2$ graus de liberdade ou quantidades independentes para um circuito de N portos. Na prática, no entanto, muitos circuitos são recíprocos ou sem perdas ou ambos. Se o circuito é recíproco (não contendo nenhum elemento não recíproco como ferrites ou dispositivos activos) então as matrizes de impedância e admitância são simétricas tal que $Z_{ij} = Z_{ji}$ e $Y_{ij} = Y_{ji}$. Se o circuito não tem perdas, então os elementos Z_{ij} e Y_{ij} são imaginários puros. Qualquer destes casos serve para reduzir o número de quantidades independentes ou graus de liberdade que um circuito com N portos possa ter.

2.2 Factor de reflexão

Quando uma onda se propaga num determinado meio e encontra uma descontinuidade, parte dessa onda é reflectida. O factor de reflexão é a razão entre a amplitude da onda reflectida e a amplitude da onda incidente. Mais concretamente, numa linha de transmissão é a razão complexa entre o campo eléctrico da onda reflectida (E^-) e o campo eléctrico da onda incidente (E^+). É normalmente representada pela letra grega gamma maiúscula (Γ) (nota: existem também outras notações como por exemplo K_{VL}). Para o módulo de Γ é habitual utilizar a letra grega rho minúscula (ρ).

$$\Gamma = \frac{E^-}{E^+} \quad (2.22)$$

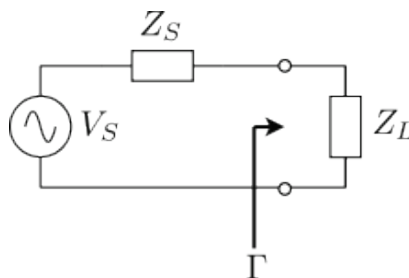


Figura 2.5 – Factor de reflexão (fonte [17]).

O factor de reflexão pode ser dado pelas equações seguintes, sendo Z_S a impedância vista no sentido do gerador e Z_L a impedância vista no sentido da carga.

$$\Gamma = \frac{Z_L - Z_S}{Z_L + Z_S} \quad (2.23)$$

Note-se que um factor de reflexão negativo significa que a onda reflectida recebe uma inversão de fase (180° ou π rad).

O valor absoluto de Γ pode ser calculado a partir do coeficiente de ondas estacionárias (VSWR – *Voltage Standing Wave Ratio*):

$$\rho = |\Gamma| = \frac{VSWR - 1}{VSWR + 1} \quad (2.24)$$

VSWR mede a adaptação de uma carga a uma fonte. É expressa em termos de um quociente cujo denominador é 1 e é um escalar. Uma adaptação perfeita corresponde a uma VSWR de 1:1. No extremo oposto temos o caso do curto circuito e circuito aberto, ambos com VSWR de $\infty:1$. A importância da adaptação da carga tem a ver com a máxima transferência de energia. O valor de VSWR numa linha de transmissão, também pode ser dado por:

$$VSWR = \frac{V_{máx}}{V_{min}} = \frac{|V_{inc}| + |V_{ref}|}{|V_{inc}| - |V_{ref}|} = \frac{1 + |\Gamma|}{1 - |\Gamma|} \quad (2.25)$$

Sendo $V_{máx}$ e V_{min} o valor máximo e mínimo da tensão total ao longo da linha de transmissão e $|V_{inc}|$ e $|V_{ref}|$ os módulos da onda de tensão incidente e reflectida.

É possível representar graficamente o factor de reflexão, como se verá adiante, através da carta de Smith.

Como Γ é um vector no plano complexo, inclui módulo e fase e ao contrário do VSWR, consegue distinguir entre um curto circuito ($\Gamma=-1$) e um circuito aberto ($\Gamma=1$). Em ambos os casos a reflexão é total.

A *return loss (RL)* de uma carga é simplesmente o módulo do factor de reflexão expresso em dB. A expressão é a seguinte:

$$Return Loss = -20 \cdot \log(|\Gamma|) = -20 \cdot \log(\rho) = -20 \cdot \log\left(\left|\frac{Z_L - Z_S}{Z_L + Z_S}\right|\right) \quad (2.26)$$

Nesta forma RL é uma geralmente uma quantidade positiva, caso contrário, é normalmente devido a erro de medição. A excepção acontece no caso de termos uma resistência negativa, o que implica um dispositivo activo (potência externa DC é convertida para RF) potencialmente instável (oscilador). Para uma carga perfeitamente adaptada temos $\rho = 0$ e $RL=\infty$.

Partindo de RL pode-se também obter o valor de ρ e do VSWR através da expressões:

$$\rho = 10^{\frac{-RL}{20}} \quad (2.27)$$

e

$$VSWR = \frac{1 + 10^{\frac{-RL}{20}}}{1 - 10^{\frac{-RL}{20}}} \quad (2.28)$$

Mismatch loss (ML, perdas por desadaptação) é a razão entre a potência entregue à carga e a potência disponível (que seria entregue a uma carga perfeitamente adaptada) e a sua expressão é dada por:

$$Mismatch Loss = (1 - \rho^2) \quad (2.29)$$

Ou em dB:

$$\begin{aligned} Mismatch Loss [dB] &= -10 \cdot \log(1 - \rho^2) = -10 \cdot \log \left[1 - \left(\frac{VSWR - 1}{VSWR + 1} \right)^2 \right] \\ &= -10 \cdot \log \left[1 - \left(10^{\frac{-RL}{20}} \right)^2 \right] \end{aligned} \quad (2.30)$$

2.3 Matriz de dispersão

Note-se que, no exemplo do ponto 2.1.1, tanto \vec{e} como \vec{h} não têm componente segundo a direcção de propagação (z) trata-se pois de uma onda TEM. Nas ondas TEM tanto a tensão como a corrente associadas são únicas, pelo que a impedância Z também. Já no caso das ondas TM e TE, não é possível atribuir-lhes um valor inequívoco de tensão e corrente, pelo que a impedância característica (razão entre a tensão e corrente de uma onda que se propaga) dessas ondas pode ser definida de vários modos. A acrescentar a essa dificuldade temos o problema prático da medição de tensões e correntes em frequências no domínio das microondas, pois a medição directa envolve normalmente a amplitude (obtida a partir da potência) e a fase da onda propagando-se numa determinada direcção ou estacionária. Assim tensões e correntes equivalentes e a impedância ou admitância associadas, tornam-se de certo modo uma abstracção quando trabalhamos com circuitos de alta frequência, pois a estas frequências a presença de linhas de transmissão associadas ao aparelho de medição altera completamente os valores medidos de tensão e corrente, não podendo ser desprezada. Uma representação mais de acordo com as medições directas e com as ideias de ondas incidentes, reflectidas e transmitidas é dada pela matriz de dispersão.

Tal como a matriz de impedância ou admitância para um circuito de N portos, a matriz de dispersão fornece uma descrição completa do circuito conforme observado pelos seus N portos. Enquanto as matrizes de impedância e admitância relacionam os valores totais de tensão e corrente nos portos, a matriz de dispersão relaciona as ondas de tensão incidentes nos portos com aquelas reflectidas dos portos. Para alguns componentes e circuitos, a matriz de dispersão pode ser calculada utilizando técnicas de análise de circuitos. Por outro lado, os parâmetros de dispersão podem ser medidos directamente com um analisador vectorial (VNA). Uma vez conhecidos os parâmetros de

dispersão de um circuito, a conversão para outros parâmetros de matrizes é possível ser efectuada, caso se pretenda.

Considere-se um circuito de N portos da Figura 2.4 onde V_n^+ é a amplitude da onda de tensão incidente no porto n e V_n^- é a amplitude da onda de tensão refletida do porto n. A matriz de dispersão ou matriz [S] é definida em relação a estas ondas de tensão incidentes e reflectidas como:

$$\begin{bmatrix} V_1^- \\ V_2^- \\ \vdots \\ V_N^- \end{bmatrix} = \begin{bmatrix} S_{11} & S_{12} & \dots & S_{1N} \\ S_{21} & \vdots & \dots & \vdots \\ \vdots & \vdots & \dots & \vdots \\ S_{N1} & \dots & \dots & S_{NN} \end{bmatrix} \begin{bmatrix} V_1^+ \\ V_2^+ \\ \vdots \\ V_N^+ \end{bmatrix}$$

ou

$$[V^-] = [S] \cdot [V^+] \quad (2.31)$$

Um elemento específico da matriz [S] pode ser determinado como

$$S_{ij} = \left. \frac{V_i^-}{V_j^+} \right|_{V_k^+ = 0, k \neq j} \quad (2.32)$$

Ou seja S_{ij} pode ser obtido aplicando no porto j uma onda incidente com tensão V_j^+ e medindo a amplitude da onda reflectida V_i^- que sai do porto i. As ondas incidentes em todos os portos excepto o porto j, são nulas, o que significa que todos os portos devem ser terminados com cargas adaptadas de modo a evitar reflexões. Assim, S_{ij} é o coeficiente de transmissão do porto j para o porto i, quando todos os outros portos estão terminados com cargas adaptadas (Z_o). De modo semelhante temos que S_{ii} é o coeficiente de reflexão no porto i, quando todos os outros portos estão terminados com cargas adaptadas. Traduzindo em expressões matemáticas temos:

$$S_{ii} = \left. \frac{V_i^-}{V_i^+} \right|_{V_k^+ = 0, k \neq i} = \Gamma^{(i)} \Big|_{V_k^+ = 0, k \neq i} = \left. \frac{Z_{in}^{(i)} - Z_o}{Z_{in}^{(i)} + Z_o} \right|_{\text{carga adaptada } (Z_o) \text{ nos restantes portos}} \quad (2.33)$$

Sendo $\Gamma^{(i)}$ o factor de reflexão no porto i e $Z_{in}^{(i)}$ a impedância de entrada do porto i.

A matriz de dispersão pode ser obtida a partir da matriz de impedâncias ou admitâncias a partir da seguinte relação, que se obtém tendo em conta a relação entre impedância e factor de reflexão:

$$[S] = ([Z] + Z_o[I])^{-1}([Z] + Z_o[I]) \quad (2.34)$$

2.4 Representação gráfica - Carta de Smith

A carta de Smith foi desenvolvida em 1939 por P. Smith dos laboratórios Bell (Bell Telephone Laboratories) e pode ser descrita como sendo uma representação do factor de reflexão (Γ) sobreposta

com uma grelha de impedâncias ou admitâncias [16] referenciada à impedância característica de 1 Ohm. Também é possível representar o factor de transmissão $(1+\Gamma)$.

A carta de Smith contém, num círculo, todos os valores de impedância reais e imaginários. Todas as impedâncias imaginárias de $-\infty$ a $+\infty$ estão representadas, mas apenas as impedâncias reais positivas aparecem na carta de Smith clássica. É possível trabalhar fora do círculo de raio unitário da carta, mas apenas com dispositivos activos pois isto implica resistência negativa.

Uma vantagem da utilização da carta de Smith é o facto de permitir facilmente calcular malhas de adaptação entre fontes e cargas e efectuar cálculos em linhas de transmissão. Para além disso é possível converter impedâncias e admitâncias normalizadas para factores de reflexão e vice-versa.

Um inconveniente é o facto de quando se representam coeficientes de reflexão ou impedâncias ao longo de uma banda de frequências, perde-se informação directa de frequência, exigindo a utilização de marcadores para identificar valores específicos da mesma.

Quando trabalhamos com um circuito série ou inserindo componentes em série, é mais fácil manipular os componentes de resistência e reactância na grelha de impedâncias. De modo semelhante quando trabalhando com um circuito em paralelo ou inserindo componentes em paralelo num circuito existente ou linha de transmissão é mais fácil manipular esses componentes na grelha de admitâncias (ver Figura 2.6).

Na orientação mais habitual da carta de Smith, o eixo real (resistência) aparece com a posição de curto-circuito (SC) no extremo esquerdo. Uma boa razão para isto é o facto da tensão da onda reflectida no caso de um curto circuito anular a tensão da onda incidente o que implica um factor de reflexão de -1 , ou seja um desfasamento de 180° . Como os ângulos são medidos a partir do eixo real positivo e este eixo é horizontal, a localização de SC e a orientação horizontal fazem todo o sentido.

No caso de um circuito aberto (OC) a tensão da onda reflectida é igual e em fase com a tensão da onda incidente (coeficiente de reflexão $+1$). Assim a localização de OC é no extremo direito do eixo horizontal. Geralmente o coeficiente de reflexão é complexo e tem um módulo não unitário.

Uma impedância acima do eixo real tem uma característica indutiva e abaixo tem uma característica capacitiva.

Consideremos agora uma linha de transmissão (LT) de comprimento l e impedância característica Z_o , terminada por uma carga Z_L . A impedância de entrada desta LT é dada pela equação da impedância de uma LT, conforme se apresenta na seguinte expressão:

$$Z_{in} = Z_o \cdot \frac{1 + \Gamma \cdot e^{-2j\beta l}}{1 - \Gamma \cdot e^{-2j\beta l}} \quad (2.35)$$

Onde $\Gamma = |\Gamma| \cdot e^{j\theta}$ é o factor de reflexão na carga. O valor de $|\Gamma|$ define o raio de uma circunferência com centro $1+j0$ na carta de Smith e em conjunto com a fase de Γ (θ) fica definido um ponto na carta de Smith. Marcando esse ponto, a impedância normalizada de entrada $z_{in} = \frac{Z_{in}}{Z_o}$ que se observa olhando para um comprimento l de linha de transmissão terminada por z_L pode ser obtida percorrendo a circunferência de raio $|\Gamma|$, já referida, um ângulo de $2\beta l$ no sentido horário (corresponde a subtrair a θ o valor $2\beta l$). O raio mantém-se porque o módulo de Γ não se altera ao longo da linha. De modo a facilitar estas rotações, a carta de Smith tem escalas na periferia do círculo, calibradas em comprimentos eléctricos, no sentido do gerador (horário) e no sentido da carga (anti-horário). Esta escala cobre a gama de 0 a 0.5 comprimentos de onda (λ), reflectindo o facto da carta de Smith

automaticamente incluir o fenómeno de periodicidade da LT. Assim uma linha de comprimento $\lambda/2$ ou múltiplo requer uma rotação de $2\beta l = 2\pi$ à volta do centro da carta, trazendo o ponto de volta para a sua posição original, mostrando que a impedância de entrada de uma carga vista através de uma linha de $\lambda/2$ permanece inalterada. Ainda em relação à carta de Smith também é fácil converter um valor de impedância em admitância e vice-versa. Considere-se um ponto arbitrário na carta de Smith que represente uma impedância normalizada. Em seguida trace-se uma circunferência de centro $1+j0$ e que passe por esse ponto. O ponto dessa circunferência diametralmente oposto ao primeiro representa na grelha de admitâncias o valor de admitância correspondente à impedância do primeiro.

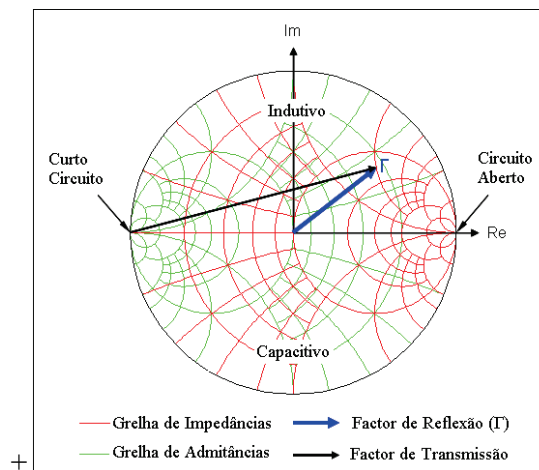


Figura 2.6 – Carta de Smith com identificação das grelhas de impedância, admitância, identificação do semi-plano indutivo e capacitivo e exemplos de representação de coeficientes de reflexão e transmissão.

2.5 Valores nominais, reais e medidos

Quando se fala no valor da impedância de um determinado componente de um circuito, convém ter presente se nos estamos a referir a um valor nominal, real ou medido. Ao efectuarmos a medição da impedância desse componente, o valor obtido vem afectado da contribuição dos parasitas e dos erros de medição. Para estes últimos temos, por exemplo, a impedância residual do próprio interface, entre o aparelho de medida e o componente em teste.

Podemos assim definir conceptualmente três tipos de valores:

- Valor nominal: É o valor de um componente (resistência, bobina ou condensador) que exclui os efeitos dos seus parasitas. O valor nominal pressupõe a existência de um elemento puramente resistivo ou reactivo independente da frequência.
- Valor efectivo: Toma em consideração os efeitos dos parasitas de um componente e representa a impedância efectiva do componente físico. Devido ao facto da contribuição dos parasitas ser uma impedância variável com a frequência, o valor efectivo também depende desta.
- Valor medido: É o valor obtido e apresentado pelo instrumento de medida. Reflecte a exactidão e precisão do instrumento e a sua impedância residual acrescentada à impedância efectiva do dispositivo em teste e deste modo pode não coincidir com nenhum dos valores anteriores. Na verdade e também pelo mesmo motivo, os valores medidos contêm sempre erros, quando comparados com os

valores efectivos (exactidão). Para além disso os valores medidos podem variar entre medições (precisão). O objectivo da medição é que o valor medido seja o mais próximo do valor efectivo.

2.6 Factores que influenciam a impedância

O valor da impedância de um componente depende de várias condições de medição tais como a frequência de teste e o nível do sinal de teste.

2.6.1 Frequência de teste

A dependência em relação à frequência, do valor da impedância medida, é comum a todos os componentes do mundo real devido à existência dos parasitas. A presença de indutâncias parasitas nos condensadores e capacidades parasitas nas bobinas, resulta num mínimo do valor de impedância no caso de um condensador e máximo no caso de uma bobina, com fase nula, quando ocorre $\frac{1}{\omega C} = \omega L$ com $\omega = 2\pi f$. A frequência correspondente é denominada de frequência de ressonância própria (ou self-resonant frequency – SRF). Esta frequência é importante pois acima dela os condensadores passam a comportar-se como indutâncias e as indutâncias como condensadores, ou seja deixam de ser úteis. Este fenómeno pode ser observado na Figura 2.8 e Figura 2.10. Também as resistências são afectadas pelas capacidades ou indutâncias parasitas com a correspondente diminuição ou aumento da impedância com a frequência.

2.6.2 Nível do sinal de teste

O nível do sinal de teste utilizado para a medição também afecta o resultado, devido à não linearidade dos componentes. Como exemplo, pode-se citar o facto dos condensadores cerâmicos variarem a sua capacidade com a tensão do sinal aplicado, sendo o tipo de curva desta variação dependente do valor da constante dieléctrica (K) do material utilizado. Por outro lado também o valor das bobinas com núcleo ($\mu_r \neq 1$) depende da corrente do sinal de teste, devido ao fenómeno de histerese do material do núcleo.

2.6.3 Polarização

A dependência da tensão de polarização é muito comum em semicondutores tais como díodos e transístores. No entanto também alguns componentes passivos apresentam esta característica. É o caso dos condensadores cerâmicos com elevada constante dieléctrica (K) e bobinas com núcleo, devido à saturação magnética do mesmo.

2.6.4 Temperatura

A maioria dos componentes dependem da temperatura. O coeficiente de temperatura é uma especificação importante para resistências, bobinas e condensadores.

2.6.5 Outros factores

Outros factores que poderão influenciar o valor da impedância são a humidade, campos electromagnéticos, luz, atmosfera, vibrações e tempo (envelhecimento). Por exemplo a capacidade de um condensador cerâmico com dieléctrico de elevado K diminui com a idade.

2.7 Exemplos de impedâncias e modelos equivalentes

Os componentes são normalmente representados pelos seus valores nominais, mas no mundo real não existem componentes puramente resistivos ou reactivos, envolvendo ambas as componentes de impedância. Devido à presença de componentes parasitas produz-se, por exemplo, uma característica indutiva indesejada em resistências, resistiva em condensadores e capacitiva em bobinas. A quantidade de parasitas num componente depende dos materiais e processos de fabrico e afecta a sua aplicabilidade e precisão, transformando o mesmo num circuito complexo e originando resultados inesperados aquando da medição da sua impedância.

Qualquer circuito equivalente envolvendo parasitas, por mais complexo que seja, pode ser simplificado num simples circuito série ou paralelo, representando a parte real e imaginária da impedância do circuito total. No entanto, um circuito pode não ter o mesmo modelo equivalente para toda uma gama de frequências e tanto a componente reactiva como resistiva podem variar com a frequência. Neste caso é possível utilizar uma expressão polinomial de uma curva que aproxima os pontos medidos experimentalmente. Para além deste facto, os modelos de circuitos equivalentes anteriormente referidos (série e paralelo) não conseguem descrever as características de impedância de componentes ao longo de um largo espectro de frequências, devido ao facto dos vários parasitas no componente exercerem uma influência diferente na impedância, dependendo da frequência.

2.7.1 Resistências

As habituais resistências de carvão têm um modelo equivalente de acordo com a Figura 2.7. O parâmetro C é devido à capacidade dos grãos de carvão. R é a resistência propriamente dita e L é o valor da indutância produzida pelos terminais de contacto.

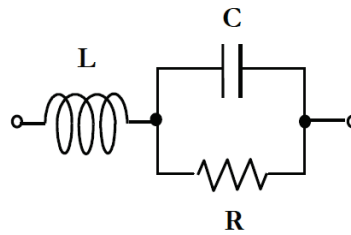


Figura 2.7 – Modelo equivalente de uma resistência de carvão (fonte [21]).

A impedância resultante desta associação é dada pela expressão:

$$Z(\omega) = \frac{R}{1 + \omega^2 C^2 R^2} + j \left(\omega L - \frac{\omega C^2 R}{1 + \omega^2 C^2 R^2} \right) = ESR + jX \quad (2.36)$$

Sendo ESR a resistência série equivalente (ESR). Verifica-se que o valor da resistência resultante (efectivo) varia com a frequência (através de $\omega=2\pi f$), mas para além disso, o próprio valor de R também. Devido à presença da componente C e L existe uma frequência de ressonância (ω_r) à qual a componente reactiva se anula ($X=0$) e cujo valor, caso R não variasse com a frequência, seria dado por:

$$\omega_r = \sqrt{\frac{C^2 R - L}{C^2 R^2 L}} = \sqrt{\frac{1}{RL} - \frac{1}{C^2 R^2}} \quad (2.37)$$

2.7.2 Bobinas

No caso de uma bobina, a capacidade parasita (C_p) pode ser ignorada para uma frequência suficientemente baixa.

A presença de uma capacidade parasita distribuída, em paralelo com a indutância da bobina, origina um circuito LC paralelo cuja frequência de ressonância se designa por frequência de ressonância própria (SRF - Self resonance frequency). Na SRF a bobina comporta-se como um elemento de elevada impedância puramente resistivo. Acima desta frequência a influência da capacidade parasita sobrepõe-se à da indutância e a impedância começa a diminuir como se a bobina se transformasse num condensador.

Quando a bobina tem uma reactância baixa (ωL), um circuito série consistindo em L e R_s pode ser considerado uma boa aproximação. A resistência R_s de um circuito série equivalente é normalmente designada por resistência série equivalente (equivalent series resistance – ESR).

Normalmente considera-se para baixa impedância o circuito equivalente série e alta impedância o circuito equivalente paralelo, conforme se pode observar na Figura 2.8 (este assunto será retomado no ponto 4.9.4). Na situação em que ambas as resistências série e paralela têm influência considerável na impedância de um dispositivo indutivo, nem o modelo equivalente série nem o paralelo servem para representar com precisão o verdadeiro valor de L do dispositivo. Torna-se então

necessário utilizar um modelo de três elementos (L-Rp-Rs). Para obter mais do que dois elementos de um circuito equivalente, necessários num modelo mais sofisticado (como o de três elementos), o componente em teste necessita de ser medido em pelo menos duas frequências.

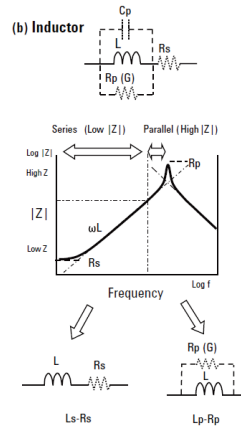


Figura 2.8 - Possível circuito equivalente para uma bobina (fonte [1]).

Considerando todas as contribuições possíveis indicadas na Figura 2.8, a expressão para a impedância da bobina seria:

$$Z(\omega) = \left[\frac{\omega^2 L^2 R_p}{\omega^2 L(\omega^2 C_p^2 L R_p^2 - 2 C_p R_p^2 + L) + R_p^2} + R_s \right] + j \left[\frac{\omega L R_p^2 (1 - \omega^2 L C_p)}{\omega^2 L(\omega^2 C_p^2 L R_p^2 - 2 C_p R_p^2 + L) + R_p^2} \right] = \quad (2.38)$$

$$= ESR + jX$$

Obtendo-se uma frequência de ressonância própria (parte imaginária de Z nula) de:

$$\omega_r = \frac{1}{\sqrt{L C_p}} \quad (2.39)$$

L é o valor da indutância da bobina propriamente dita e C_p são capacidades parasitas distribuídas que ocorrem normalmente entre as espiras da bobina.

As resistências apresentadas na Figura 2.8 representam perdas. A resistência R_p está relacionada com perdas devido ao núcleo magnético da bobina. R_s tem a ver com perdas devido à resistência DC do condutor da bobina. Para além destas perdas, pode-se ainda referir o efeito pelicular, que em altas frequências origina que a corrente em frequências elevadas se concentre na superfície dos condutores (reduzindo a secção útil e aumentando a resistência do condutor) e o efeito de Eddy que resulta do aparecimento de correntes parasitas (correntes de Foucault), que aparecem em massas metálicas, como consequência da variação de fluxo que as atravessam e formam pequenos vórtices junto da superfície dos mesmos, originando dissipação de energia.

Existem modelos ainda mais sofisticados que o de três elementos. Como exemplo será aqui referido o caso da série 1008CS do fabricante Coilcraft (Figura 2.9 e Figura 8.1) [19]. No anexo C é apresentado este modelo com maior detalhe.

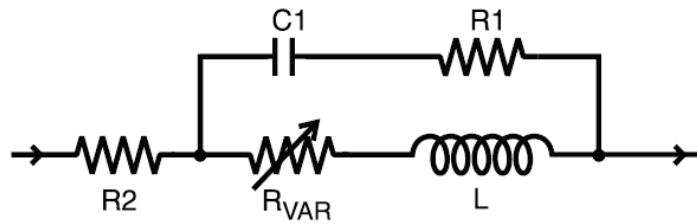


Figura 2.9 – Modelo para uma bobina Coilcraft da série CS1008 (fonte [19]).

2.7.3 Condensadores

No caso de um condensador, temos elementos parasitas que se comportam como resistência em série (R_s), indutância em série (L_s) e resistência em paralelo (R_p ou $1/G$). Para frequências suficientemente baixas em relação à frequência SRF , podemos ignorar a indutância parasita (L_s). De modo semelhante ao caso da capacidade parasita na bobina, a indutância parasita no condensador forma um circuito LC, neste caso série, de modo que a impedância vai diminuindo com a frequência até à SRF e a partir daí a influência da indutância parasita sobrepõe-se à capacidade do condensador, de modo que a impedância começa a aumentar com a frequência, como se o condensador se transformasse numa bobina. A contribuição da R_p assume especial importância relativamente à R_s , para a parte real da impedância do condensador no caso deste apresentar uma reactância ($\frac{1}{\omega C}$) elevada, sendo nesse caso um circuito paralelo equivalente a representação mais indicada. Por outro lado quando a reactância do condensador é baixa, R_s tem uma maior influência no valor equivalente resultante e é preferível utilizar um circuito série como modelo aproximado equivalente (este assunto será retomado no ponto 4.9.4). Na Figura 2.10 é possível observar um exemplo de um modelo de um condensador com parasitas.

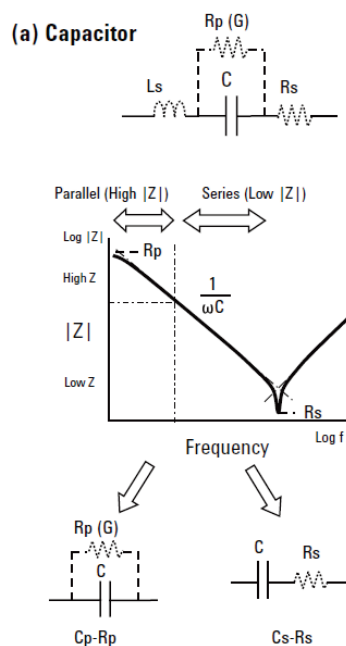


Figura 2.10 - Possíveis circuitos equivalentes para um condensador (fonte [1]).

Considerando todas as contribuições possíveis indicadas na Figura 2.10, a expressão para a impedância do condensador seria:

$$Z(\omega) = \left(\frac{R_p}{1 + \omega^2 C^2 R_p^2} + R_s \right) + j \left(\omega L - \frac{\omega R_p^2 C}{1 + \omega^2 C^2 R_p^2} \right) = ESR + jX \quad (2.40)$$

Obtendo-se uma frequência de ressonância própria (parte imaginária de Z nula) de:

$$\omega_r = \sqrt{\frac{R_p^2 C - L}{LC^2 R_p^2}} = \sqrt{\frac{1}{LC} - \frac{1}{C^2 R_p^2}} \quad (2.41)$$

No caso dos condensadores, a indutância parasita é a responsável pelo comportamento em frequência, visível na Figura 2.10 – A capacidade medida aumenta rapidamente à medida que nos aproximamos da SRF, passando nesse ponto por zero devido ao facto de na ressonância a impedância ser puramente resistiva. Após a SRF a capacidade medida apresenta um valor negativo dado pela reactância indutiva. No modelo série equivalente (Rs-Cs) a resposta em frequência é atribuída a uma variação na capacidade efectiva, não sendo reconhecido o efeito da indutância parasita. Para que tal aconteça é necessário separar a componente parasita indutiva da restante reactância. Obtém-se assim um outro modelo equivalente designado por circuito equivalente de três elementos (Ls-Cs-Rs) (Figura 2.11). Para frequências abaixo de, aproximadamente, 1/30 da SRF, o modelo série de 2 elementos (Cs-Rs sem a indutância série Ls) pode ser aplicado sem problemas, pois os efeitos da indutância parasita são desprezáveis.

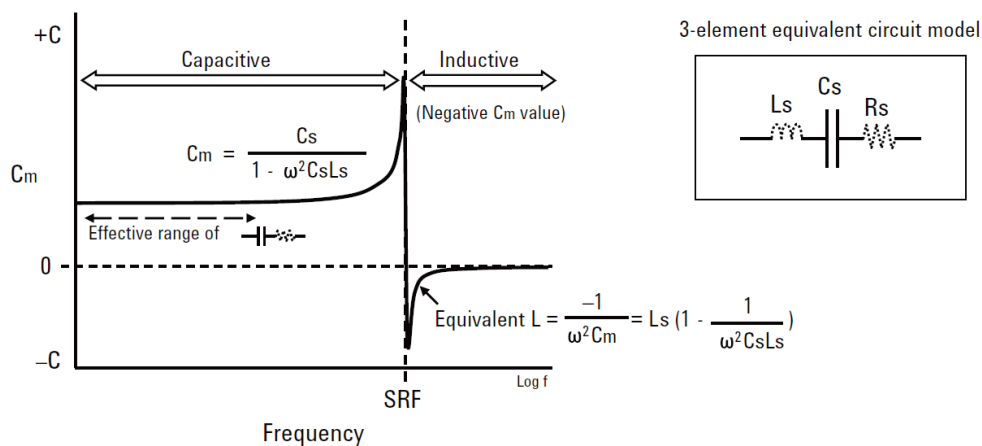


Figura 2.11 - Influência da indutância parasita num condensador e modelo de 3 elementos (fonte [1]).

Na situação em que ambas as resistências série e paralela têm influência considerável na impedância de um dispositivo capacitivo ou indutivo, nem o modelo equivalente série nem o paralelo servem para representar com precisão o verdadeiro valor de C, L ou R do dispositivo. Como exemplo, na Figura 2.12 tanto a capacidade obtida no modo série (Cs), como no modo paralelo (Cp), a 1 MHz, são diferentes da capacidade efectiva do dispositivo. Torna-se então necessário utilizar um modelo de três

elementos (C-Rp-Rs). Para obter mais do que dois elementos de um circuito equivalente necessários num modelo mais sofisticado (como o de três elementos), conforme já referido, o componente em teste necessita de ser medido em pelo menos duas frequências.

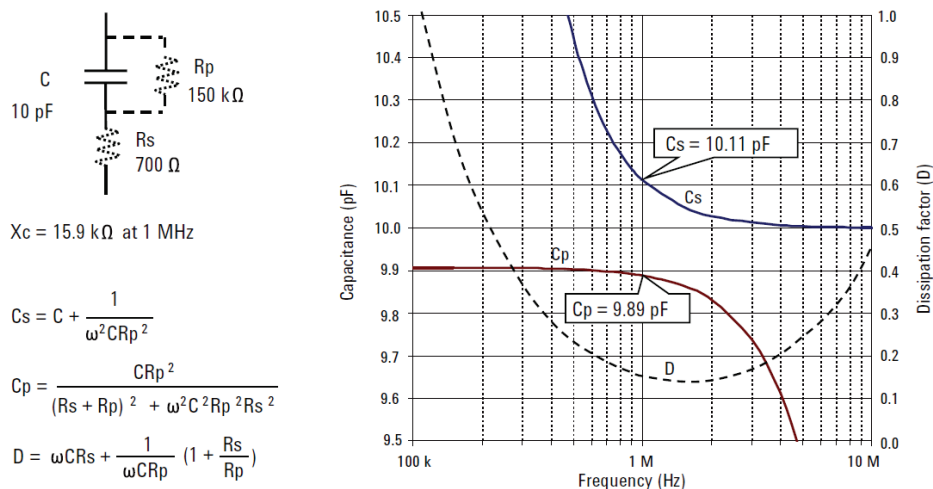


Figura 2.12 - Exemplo de um dispositivo capacitivo afectado por Rs e Rp em simultâneo (fonte [1]).

Tal como no caso da bobina, os valores dos componentes reais e imaginários do modelo do condensador podem variar em frequência.

O valor da resistência série pode ser inferior ao valor do erro de medida do aparelho utilizado e por esse facto não ser possível determinar o seu valor.

Perdas variáveis em frequência podem exigir modelos para os condensadores mais complicados do que estes aqui referidos e que são os mais comuns.

No caso das bobinas referiu-se o factor de qualidade Q. No entanto, no caso dos condensadores é comum utilizar o factor de perdas ou dissipação (D) que está relacionado com as perdas no dieléctrico do condensador, sendo uma característica do mesmo. É possível também relacionar D com Q através da seguinte relação:

$$D = \frac{1}{Q} \tag{2.42}$$

Nos materiais dieléctricos sujeitos a uma tensão contínua observam-se perdas por efeito Joule, que se manifestam sob a forma de calor. O aquecimento do dieléctrico diminui a sua resistividade, originando maior intensidade de corrente e, portanto, maior perda. Se a tensão aplicada for alterna observam-se, da mesma forma, perdas por efeito Joule, que também se manifestam sob a forma de calor. Mas ocorre também um outro tipo de perdas, originada por um fenómeno que tem o nome de histerese dieléctrica, que se traduzem igualmente sob a forma de calor.

Num condensador sujeito a um campo eléctrico de corrente alterna, a corrente que o atravessa deveria estar avançada, em relação à tensão, de $\Pi/2$ (é uma reactância capacitiva); porém, pelo facto de existir, no dieléctrico, uma queda óhmica (é uma resistência pura), existirá uma componente da corrente que se encontra em fase com a tensão. Então, entre a tensão aplicada e a corrente resultante existirá um ângulo de desvio relativamente a $\Pi/2$, de valor δ ; este é o chamado ângulo de perdas. À

tangente deste ângulo chama-se factor de perda ou factor de dissipação; para um bom material dieléctrico, temos portanto um ângulo muito pequeno:

$$D = \tan \delta \approx \delta, \text{ com } \delta \text{ em radianos} \quad (2.43)$$

Se o material for um mau dieléctrico, o valor de δ será significativo e este material não será apropriado para essa função. A potência perdida no condensador será:

$$P = V \cdot I \cdot \cos \left(\frac{\pi}{2} - \delta \right) \quad (2.44)$$

Ou ainda:

$$P = V \cdot I \cdot \sin (\delta) \quad (2.45)$$

Como δ é um ângulo muito pequeno, pode substituir-se também $\sin \delta$ por δ (com δ em radianos), e a expressão acima ficará com o aspecto:

$$P = V \cdot I \cdot \delta \quad (2.46)$$

Cada material dieléctrico é caracterizado por um factor de perda, o qual depende da temperatura e das condições do meio ambiente (grau de humidade, presença de poeiras na atmosfera, etc.) [25].

2.8 Métodos e técnicas de medição de impedância

Existem vários métodos de medição de impedância e cada um tem as suas vantagens e desvantagens. A escolha do melhor método depende de alguns factores como sejam a gama de frequências, o intervalo de medição, a precisão e a facilidade de operação. Trata-se de encontrar uma solução de compromisso entre os vários factores de modo a obter uma solução de acordo com o pretendido. São em seguida referidos vários métodos normalmente utilizados para medir impedância, desde as baixas frequências até à região das microondas.

2.8.1 Métodos baseados em medidas de tensão e corrente

2.8.1.1 Método utilizando pontes.

A utilização de pontes é o método tradicional de medição de impedância em laboratório, já utilizado muito antes do advento dos microcontroladores. Eram considerados os dispositivos com maior exactidão para a medição de resistência e em geral impedância. Normalmente funcionam como conversores de resistência (impedância) para tensão. A maior parte das pontes utilizadas em RF tem a sua origem na ponte de Wheatstone, utilizada desde 1843 e que serviu de base a muitos instrumentos de medida [6]. Existem vários tipos de circuitos em ponte, empregando combinações de componentes L, C e R, dependendo da aplicação. Mas o princípio de funcionamento é simples e baseia-se no facto que quando não passa corrente no detector D (Figura 2.13), o valor da impedância desconhecida (Z_x) pode ser obtido pela relação dos outros elementos da ponte.

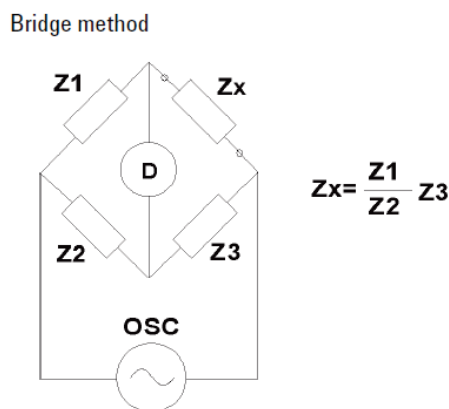


Figura 2.13 – Método de medida de impedâncias com recurso a pontes (fonte [1]).

Na Figura 2.14 apresenta-se um exemplo no qual os braços Z_1 e Z_2 são reactâncias indutivas conhecidas e através de uma escolha cuidadosa de C_b e C é possível medir impedâncias desconhecidas capacitivas ou indutivas, através do ajuste de R e C até obtermos um nulo no detector.

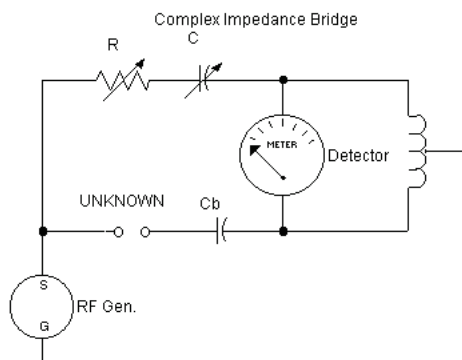


Figura 2.14 – Exemplo de ponte para medição de impedância complexa com Z_1 e Z_2 (Figura 2.13) como reactâncias indutivas (fonte [5]).

As pontes funcionam numa gama estreita de frequências e não permitem uma medida automatizada (normalmente a sua operação é manual). Para além disso, exigem componentes variáveis de elevada qualidade e bem calibrados de modo a conseguirem uma boa precisão e exactidão.

Para cada tipo de componente existe um tipo de ponte adequado. No anexo A são descritos alguns tipos de ponte específicos para a caracterização de componentes (impedância).

2.8.1.2 Método com ponte auto-balanceada.

Este tipo de medidor pode ser observado na Figura 2.15. Apesar de ser denominado por ponte, o tipo de circuito envolvido está mais relacionado com os métodos de medição I-V que serão descritos em 2.8.1.4.

Observando o ponto Low (Figura 2.15), conclui-se que $I_x = I_r$. Como o Ampop e R_r formam um conversor I-V e o potencial no referido ponto é nulo (massa virtual), então obtemos que $I_r = -V_r/R_r$. Por outro lado pela definição de impedância e observação da Figura 2.15, temos $Z_x = V_x/I_x$ logo como $I_x = I_r = -V_r/R_r$ obtém-se $Z_x = R_r \cdot V_x/(-V_r)$ e conseguimos assim calcular a impedância do DUT através da medição de duas tensões (R_r é conhecida).

A configuração da ponte auto-balanceada varia conforme o tipo de instrumento. Geralmente quando usada num medidor LCR, para uma gama de baixas frequências, tipicamente <100kHz, emprega um simples amplificador operacional para o seu conversor I-V. Este tipo de instrumento tem a desvantagem da falta de exactidão, em altas frequências, devido ao desempenho limitado do amplificador. Medidores LCR de banda larga e analisadores de impedância empregam um conversor I-V consistindo num sofisticado detector de nulo, detector de fase, integrador (loop filter) e modulador vectorial de modo a assegurar uma elevada exactidão numa extensa gama de frequências acima de 1 MHz. Este tipo de instrumento pode atingir uma frequência máxima de 110 MHz.

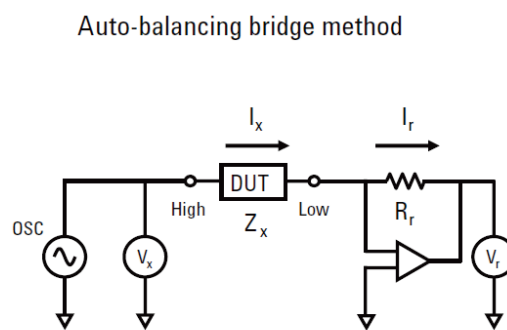


Figura 2.15 – Método de ponte auto-balanceada (fonte [1]).

Resumindo, as fórmulas para módulo e fase da impedância através deste método são dadas por :

$$|Z_x| = R_r \frac{|V_x|}{|-V_r|} \quad (2.47)$$

e

$$\phi_{Z_x} = \phi_{R_r} + [\phi_{V_x} - (180 + \phi_{V_r})] = 180^\circ + (\phi_{V_x} - \phi_{V_r}) \quad (2.48)$$

2.8.1.3 Método de ressonância

Quando um circuito é ajustado para a ressonância através da variação de um condensador (C) é possível obter os valores da impedância desconhecida L_x e R_x , a partir da frequência de teste, do valor de C e do valor de Q obtido. Este último é obtido medindo a tensão aos terminais do condensador C (Figura 2.16). As perdas de um circuito de medida deste tipo são baixas, o que permite medir valores de Q até cerca de 300. O valor de L_x pode ser obtido através da fórmula da frequência de ressonância (sabemos o valor de C e de f_r) :

$$f_r = \frac{1}{2\pi\sqrt{L_x \cdot C}} \quad (2.49)$$

O valor de R_x é obtido a partir de Q através das fórmulas:

$$Q = \frac{f_r}{BW} \quad (2.50)$$

$$Q \approx Q_{L_x} = \frac{\omega L_x}{R_x} = \frac{2\pi f_r L_x}{R_x} \quad (2.51)$$

Sendo BW a largura de banda cujo limite inferior (f_i) e superior (f_s) correspondem às frequências abaixo e acima de f_r para as quais o valor da tensão medida aos terminais do condensador C é 0,707 vezes o valor da tensão medida à f_r (pontos a -3dB – Ver Figura 2.17) :

$$BW = f_s - f_i \quad (2.52)$$

De salientar que convém conhecer de antemão o componente a testar de modo a saber se o circuito de teste consegue produzir a ressonância.

Resonant method

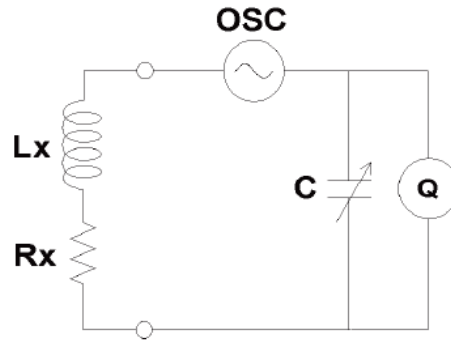


Figura 2.16– Método da ressonância (fonte [1]).

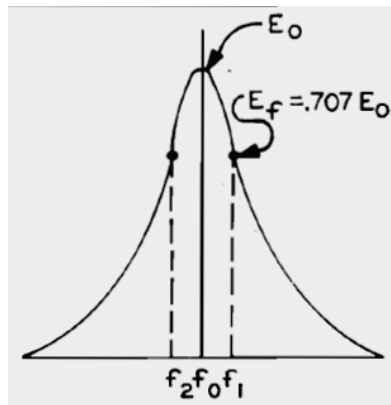
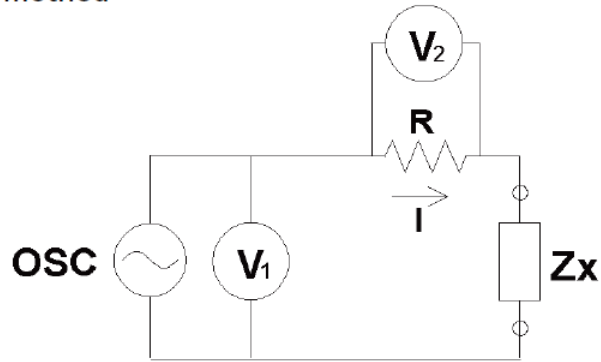


Figura 2.17 – Tensão (E_o) à frequência de ressonância e nos limites da largura de banda BW (fonte [28]).

2.8.1.4 Método I-V

A impedância desconhecida (Z_x) pode ser calculada a partir dos valores medidos de tensão e corrente. A corrente é medida a partir da queda de tensão numa resistência de baixo valor conhecido (R). Na prática também é utilizado no lugar da resistência, um transformador de baixas perdas, para evitar os efeitos causados pela colocação de uma resistência no circuito. O transformador no entanto condiciona o limite inferior da gama de frequências de funcionamento.

I-V method



$$Z_x = \frac{V_1}{I} = \frac{V_1}{V_2} R$$

Figura 2.18 – Método I-V (fonte [1]).

2.8.1.5 Método RF I-V

Este método é baseado no mesmo princípio que o método I-V, mas configurado de diferente modo, utilizando um circuito de medida adaptado em impedância (50Ω) e uma porta de teste coaxial com precisão para medidas em frequências mais elevadas. Existem dois tipos de disposição do voltímetro e amperímetro caso se pretendam medir baixas ou altas impedâncias (Figura 2.19). A impedância do dispositivo em teste (device under test – DUT) é obtida a partir das medições de tensão e corrente (esta última indirectamente, medindo a tensão aos terminais de uma resistência conhecida R) de acordo com a Figura 2.19. Tal como no método I-V, a resistência R é por vezes substituída por um transformador de baixas perdas, o que limita o valor inferior da gama de frequências utilizada.

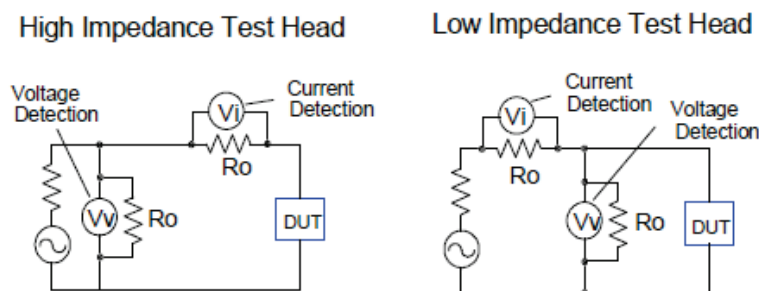


Figura 2.19 – Método RF I-V (fonte [27]).

No caso da versão para medições de impedâncias elevadas a fórmula para a impedância do DUT vem (Figura 2.19) :

$$Z_{DUT} = \frac{V}{I} = \frac{V_v}{\frac{V_i}{R_o}} - R_o = \left(\frac{V_v}{V_i} - 1\right) \cdot R_o \quad (2.53)$$

Para a aplicação de baixa impedância, apresentado na mesma figura temos:

$$Z_{DUT} = \frac{V}{I} = \frac{V_v}{\frac{V_i}{R_o} - \frac{V_v}{R_o}} = \left(\frac{V_v}{V_i - V_v} \right) \cdot R_o = \frac{R_o}{\frac{V_i}{V_v} - 1} \quad (2.54)$$

Na Figura 2.20 é apresentado um outro esquema baseado no método RF I-V. O sinal aplicado ao DUT é gerado por um oscilador, normalmente, variável em frequência. Um atenuador a seguir ao oscilador permite ajustar o nível desejado do sinal. Neste esquema é utilizado um transformador, um multiplexer V/I e uma porta de teste com um conector coaxial de impedância característica de 50 Ω. A queda de tensão nas resistências E_{tr} e E_{dut} permitem obter respectivamente a corrente e a tensão. É possível aplicar também uma tensão de polarização DC opcional ao DUT, isto permite efectuar, por exemplo, medições de bobinas, percorridas por uma corrente DC, para além do sinal AC (sinal com valor médio não nulo). A passagem da corrente DC altera o valor da indutância e deste modo é possível simular condições de funcionamento reais. O misturador e oscilador local (LO) servem para converter a frequência do sinal utilizado nas medições para uma frequência suficientemente baixa, de modo a ser processada pelo ADC.

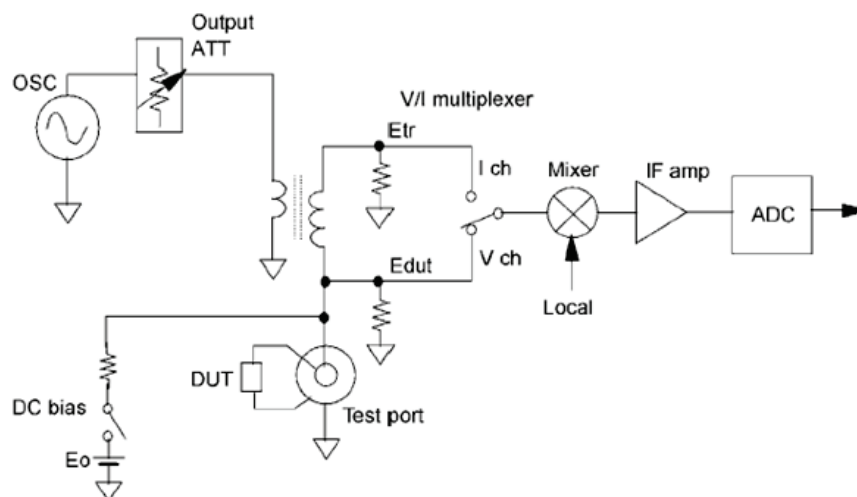


Figura 2.20 - Método RF I-V (2) (fonte[4]) .

2.8.2 Métodos baseados em medidas de reflexão.

2.8.2.1 Método de medida de factores de reflexão através de acopladores

O coeficiente de reflexão é obtido medindo a razão entre uma onda reflectida e a respectiva onda incidente. Um acoplador direccionado é utilizado para a detecção da onda reflectida e um analisador de rede é utilizado para fornecer e detectar as ondas. Como este método mede reflexão no DUT é aplicável na gama de frequências mais elevadas (Figura 2.21).

Network analysis method

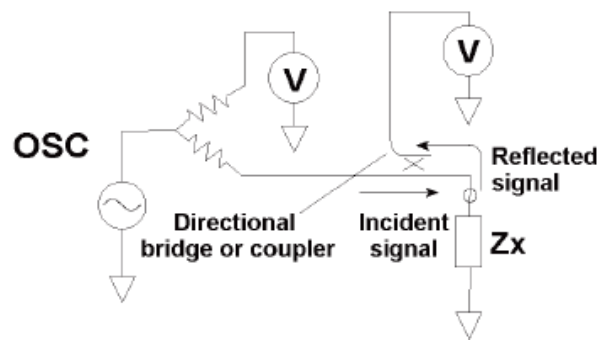


Figura 2.21 – Método de análise de redes em RF.

Este método será objecto de um estudo mais aprofundado no capítulo 3.

2.8.2.2 Método de medida de factores de reflexão através de pontes

2.8.2.2.1 Híbrido de 6dB/Return loss bridge/Ponte para medir o coeficiente de reflexão/Comparador RF de banda larga .

É possível utilizar uma ponte resistiva de banda larga, cujo funcionamento consista em comparar uma impedância desconhecida a uma conhecida (normalmente 50 Ohm), para a verificação da impedância, por exemplo, de cabos, antenas, stubs e filtros. Este tipo de ponte, também designada em Inglês por *Return Loss Bridge*, trata-se de um comparador RF de banda larga. Na Figura 2.22 pode observar-se o seu esquema básico. T1 é um balun de corrente que permite que um detector de RF unipolar (com um terminal à massa) seja ligado à ponte. A reflexão no dispositivo em teste (*DUT*) é igual à diferença entre a tensão no *DUT* e na carga de referência (normalmente 50 Ohm e que se encontra no ramo oposto ao do *DUT*).

Este circuito também pode funcionar como combinador de dois sinais e daí o nome de Híbrido de 6 dB. Nesse caso, a potência entregue a uma carga de 50 Ohm colocada no porto onde se liga o *DUT* (*Unknown Impedance*) é a soma de $\frac{1}{4}$ da potência de cada um dos geradores ligados nos portos *RF Input* e *Detector* (Figura 2.22).

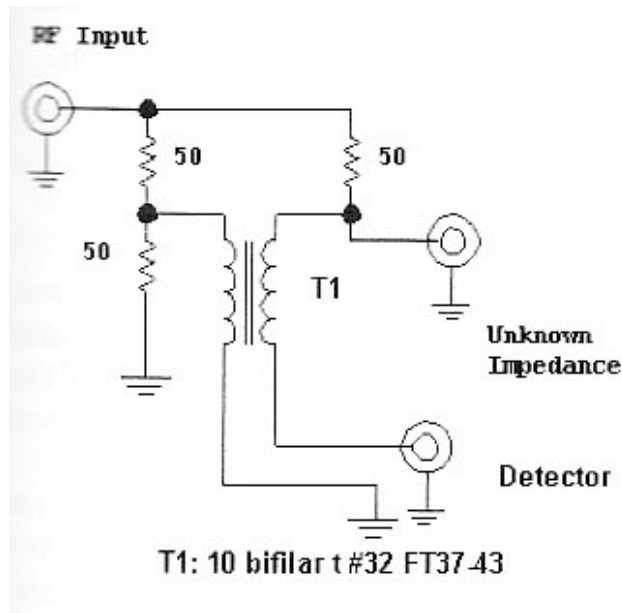


Figura 2.22– Esquema básico de uma *Return Loss Bridge* (fonte [10]).

Uma variante é apresentada na Figura 2.23, onde é gerada uma tensão DC que corresponde ao nível de desadaptação de impedância entre a impedância conhecida e a desconhecida. Quanto maior o valor de tensão DC obtido, maior a desadaptação. O factor de reflexão, conforme já referido, é um vector designado pela letra grega maiúscula Γ (gama). No entanto, muitas vezes, apenas nos interessa o módulo desse vector, representado por ρ (rho). No esquema da Figura 2.23, a saída DC apenas permite a medição do módulo do factor de reflexão. Note-se ainda os dois condensadores de 300 pF de modo a providenciar isolamento DC entre a ponte e o equipamento ligado na saída DC, evitando assim polarizações indesejáveis na ponte, devido a equipamento externo.

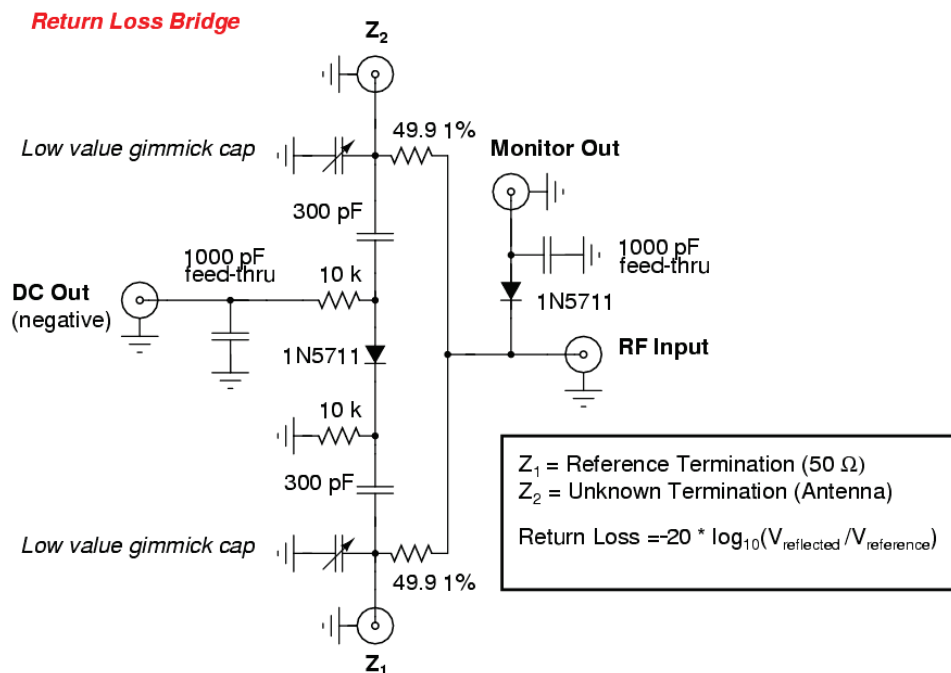


Figura 2.23– Esquema de uma *Return Loss Bridge* com saídas para medição em DC (fonte [9]).



Figura 2.24 – Exemplo de um dispositivo comercial (Texscan RCB-4) cujo esquema é semelhante ao da Figura 2.23.

Este tipo de dispositivos é ideal para testar antenas devido ao facto de ser simples e ter uma largura de banda elevada. É possível construir uma ponte que funcione desde uma frequência abaixo de 100kHz até acima de 1GHz, como no exemplo da Figura 2.25. Neste caso, a seguir ao esquema básico da ponte, são utilizadas ferrites no cabo coaxial de modo a aumentar a eficácia do *balun* e o desempenho do circuito. Aumenta-se assim a atenuação do sinal em modo comum e deixa-se passar só o sinal diferencial. Antes da saída existe também um atenuador pi de 3dB composto pelas três resistências.

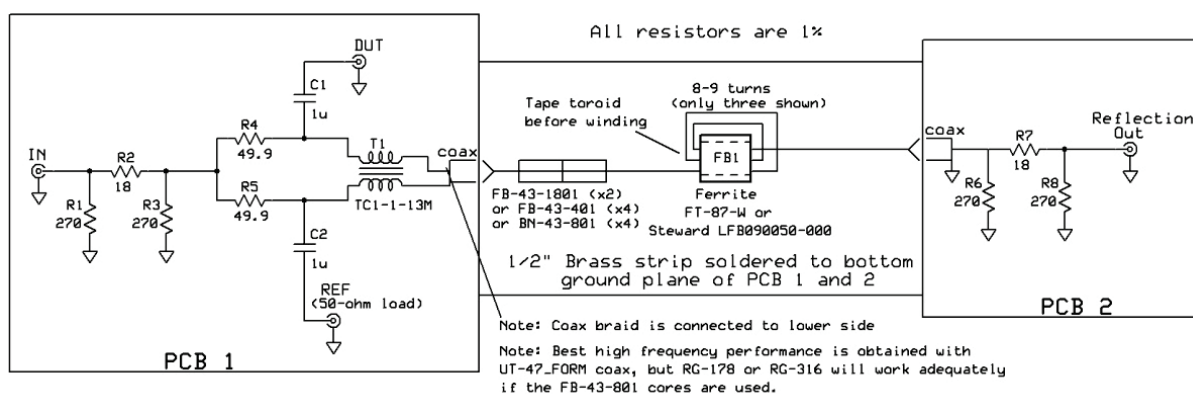


Figura 2.25 - Exemplo de *return loss bridge* capaz de funcionar entre 50 kHz e 1.5 GHz (fonte[8]).

Existem dois indicadores de desempenho nestas pontes, um é a directividade (D, dB) que se define como sendo o valor das perdas por retorno (*return loss*) quando uma carga de 50 Ohm está ligada ao porto do DUT, que no caso ideal seria infinito. O outro indicador é a diferença na medida (em dB) entre o caso *Open* e para o caso *Short* no porto do DUT, que no caso ideal seria nula. Para o circuito da Figura 2.25 a diferença entre o caso *Open* e *Short* é quase sempre inferior a 0.5 dB para toda a banda de funcionamento. Em relação à directividade, esta é superior a 30 dB para as frequências entre 500 kHz e 500MHz [8].

Para finalizar este ponto, descreve-se o procedimento típico para a medição do factor de reflexão numa *Return Loss Bridge*:

- No porto da carga de referência é colocada uma carga de 50 Ohm e o porto do DUT é deixado em aberto (*Open*), medindo-se a tensão na saída. Em seguida, coloca-se no DUT um curto circuito à massa (*Short*). Num sistema ideal o valor em módulo da tensão medida é igual nos dois casos. Num sistema real para reduzir o erro, fazemos a média da soma dos módulos dos dois casos e tomamos este valor como referência (*Vreference*). Colocamos agora o DUT no porto respectivo e medimos novamente a tensão na saída (*Vreflected*). O valor de *Vreference* obtido só é válido para a frequência em causa pelo que é necessário repetir o procedimento para uma nova frequência. Note-se que um curto circuito (*Short*) provoca um desfasamento na onda reflectida de 180° em relação à onda incidente enquanto uma terminação em vazio (*Open*) mantém a fase, o que em termos de coeficiente de reflexão significa um valor de -1 para o primeiro caso e um valor de 1 para o segundo. No entanto o módulo da onda reflectida é igual.

- O factor de reflexão é dado então por :

$$\Gamma = V_{reflected} / V_{reference} \quad [\text{ver (2.22)}]$$

e as perdas por reflexão (*return loss*) por:

$$\text{Return Loss (dB)} = -20 \cdot \log_{10}(|\Gamma|) \quad [\text{ver (2.26)}]$$

- As perdas por reflexão são normalmente um número positivo. Caso contrário é devido a erros de medição. No entanto, existe uma excepção, no caso de termos uma resistência negativa (o que implica que se trata de um sistema activo em que energia DC é convertida em RF e é potencialmente instável, ou seja, pode oscilar).

- No exemplo da Figura 2.23 não temos qualquer informação sobre a fase pelo que utilizaremos ρ . Só no caso do DUT ser puramente resistivo é possível obter o valor exacto da sua impedância (que é igual à resistência). Caso contrário apenas será possível obter um valor mais ou menos aproximado. Para reduzir o erro podemos fazer a média dos módulos da tensão para o caso *Open* e *Short* e tomamos este valor como referência (*Vreference*), pois num sistema ideal o valor em módulo da tensão medida é igual nos dois casos, conforme já referido.

Obtemos então as seguintes expressões (Figura 2.23) :

$$\rho = V_{reflected} / V_{reference} \quad [\text{ver (2.22)}]$$

$$\text{Return Loss (dB)} = -20 \cdot \log_{10}(\rho) \quad [\text{ver (2.26)}]$$

As perdas por reflexão aparecem assim normalmente como uma expressão em dB do módulo do factor de reflexão.

No entanto, nos circuitos da Figura 2.22 e Figura 2.25 é possível ligar na saída do coeficiente de reflexão um detector capaz de efectuar a leitura não só da amplitude mas também da fase e assim obter o valor do vector Γ e a partir dele a impedância complexa do DUT.

- Finalmente a impedância do DUT pode ser obtida a partir do factor de reflexão através da seguinte expressão:

$$Z_{DUT} = \frac{1 + \Gamma}{1 - \Gamma} \cdot Z_o \quad (2.55)$$

sendo Z_o a impedância característica do sistema, normalmente 50 Ohm (valor utilizado para a carga de referência).

2.8.2.2.2 Return loss bridge activa.

É possível construir uma *Return loss bridge* utilizando ampops. Uma ponte deste tipo tem um excelente desempenho a baixas frequências, apenas limitado, pelo valor dos condensadores de acoplamento utilizados. Outra vantagem é que o desempenho depende principalmente das características dos ampops, que apresentam valores bem controlados, por oposição às características das ferrites e bobinagens. Na Figura 2.26 é apresentado um esquema da autoria de S. Wetterlin [11] e que permite medir reflexões entre DC e 60 MHz. Neste exemplo (Figura 2.26) é possível obter uma directividade superior à de uma ponte passiva como a da Figura 2.25 até cerca de uma dezena de MHz.

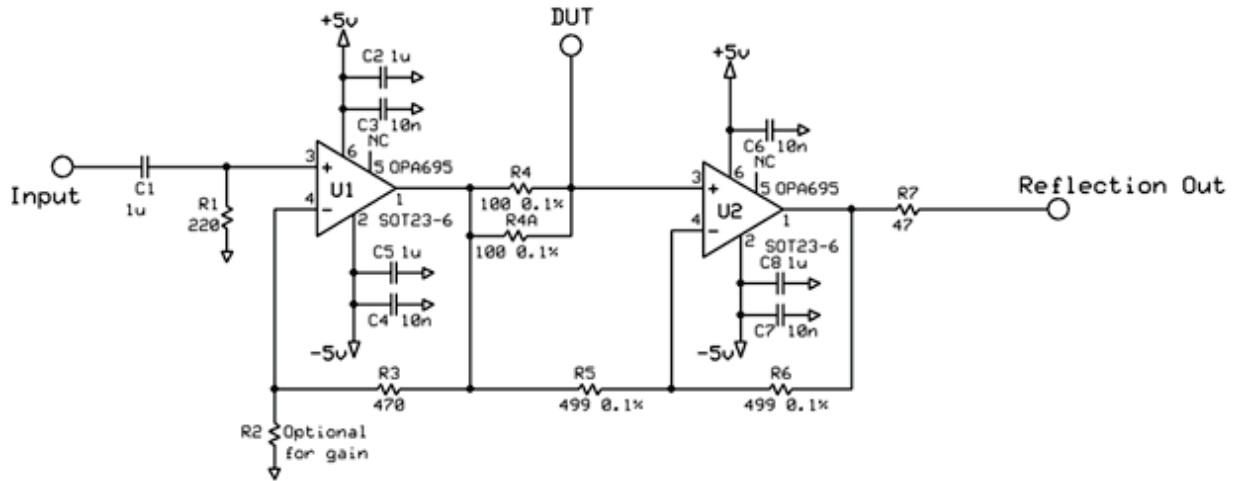
Um sinal, aplicado na entrada, é enviado para o DUT e qualquer reflexão é enviada para a saída (*Reflection Out*) com um ganho dado por $1 + \frac{R_3}{R_2}$ (Figura 2.26).

Um valor de tensão de referência na saída (*Vreference*) é estabelecido medindo a saída com o terminal DUT em *Open* ou *Short* de modo a produzir uma reflexão de 100%. Após este procedimento coloca-se no terminal DUT o dispositivo desconhecido a ser medido e mede-se novamente a tensão na saída (*Vreflected*). A razão entre *Vreflected* e *Vreference* dá o factor de reflexão e a partir daí é possível calcular a *return loss* e a impedância do DUT de acordo com o procedimento descrito em 2.8.2.2.1.

This circuit is intended to measure reflections in the range DC to 60MHz. Below 1MHz it can measure return losses of 24db (VSWR=1.13) within 1db, and the accuracy increases as the return loss gets worse (i.e. moves toward zero). Below 5MHz the 1db accuracy point becomes return loss of 38db (VSWR=1.03). At higher frequencies it is still very functional, but requires OSL calibration such as it would receive as the bridge of a VNA.

Ideally, the output magnitude should be equal for open and short DUTs, and indeed it is so up to 20MHz. By 60MHz the deviation is only 0.2db. The directivity was measured as follows:

- 1kHz-1MHz: 58db (except 56db at 20kHz due to P2 oscillator leakage)
- 2MHz: 52db
- 5MHz: 44db
- 10MHz: 37db
- 20MHz: 31db
- 60MHz: 22db



C1 is optional for protection against excess DC input.
Other op amps can be used, including SOT23-5 types.

Figura 2.26 – Exemplo de ponte activa para medição do coeficiente de reflexão (fonte [11]).

Para a análise do circuito completo apresentado na Figura 2.26 procede-se à sua simplificação, reduzindo o circuito aos elementos essenciais, conforme apresentado na Figura 2.27.

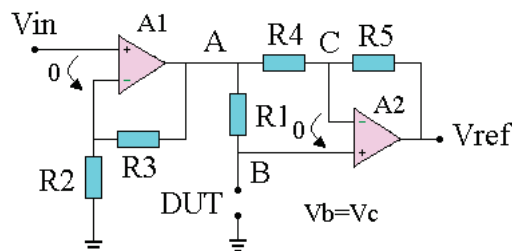


Figura 2.27 – Circuito básico de uma *return loss bridge* com ampops.

A partir da observação da Figura 2.27 é possível concluir que em torno do ampop A1 temos uma montagem não inversora, cujo ganho é dado por $1 + \frac{R_3}{R_2}$. Deste modo a tensão no nó A (V_a) será dada por :

$$V_a = V_{in} \cdot \left(1 + \frac{R_3}{R_2}\right) \quad (2.56)$$

Aplicando a lei dos nós ao ponto C, temos:

$$i_{R4} + i_{R5} + i_{A2-} = 0 \Leftrightarrow \frac{V_a - V_c}{R_4} + \frac{V_{ref} - V_c}{R_5} + 0 = 0 \Leftrightarrow \quad (2.57)$$

$$\Leftrightarrow V_{ref} = \frac{R_5}{R_4} \cdot (V_c - V_a) + V_c \quad (2.58)$$

Considerando agora $\frac{R_5}{R_4}=1$ ficamos com:

$$V_{ref} = 1 \cdot (V_c - V_a) + V_c \Leftrightarrow V_{ref} = 2 \cdot V_c - V_a \quad (2.59)$$

Por outro lado sabemos que $V_c = V_b$ e por isso vem:

$$V_{ref} = 2 \cdot V_b - V_a \quad (2.60)$$

Obtém-se assim uma expressão para a tensão na saída (V_{ref}) em função da tensão no DUT (V_b).

Por outro lado, atendendo ao divisor de tensão formado pelo DUT e R_1 (considerando a corrente nula nas entradas do ampop A2), podemos estabelecer a seguinte relação:

$$V_b = V_c = V_a \cdot \frac{Z_{DUT}}{R_1 + Z_{DUT}} \quad (2.61)$$

Se substituirmos V_b na expressão de V_{ref} , pela sua expressão em função de V_a :

$$V_{ref(dut)} = 2 \cdot V_b - V_a = V_a \cdot \left(\frac{2 \cdot Z_{DUT}}{R_1 + Z_{DUT}} - 1\right) \Leftrightarrow \quad (2.62)$$

$$\Leftrightarrow V_{ref(dut)} = V_a \cdot \left(\frac{Z_{DUT} - R_1}{R_1 + Z_{DUT}}\right) \Leftrightarrow V_{ref(dut)} = V_a \cdot \left(\frac{Z_{DUT} - Z_0}{Z_{DUT} + Z_0}\right) \Leftrightarrow \quad (2.63)$$

$$\Leftrightarrow V_{ref(dut)} = \Gamma \cdot V_a \quad (2.64)$$

Os dois casos extremos de impedância do DUT, ocorrem para a situação em que este é um curto-circuito ou um circuito-aberto:

- Curto-circuito ($V_b = 0$)

$$V_{ref(cc)} = 2 \cdot V_b - V_a = -V_a \quad (2.65)$$

- Circuito_aberto ($V_b = V_a$, pois não existe corrente através de R_1)

$$V_{ref(ca)} = 2 \cdot V_a - V_a = V_a \quad (2.66)$$

Dividindo agora a expressão obtida para V_{ref} em função de Z_{DUT} [$V_{ref(dut)}$], pelo valor obtido para V_{ref} no caso de circuito aberto [$V_{ref(ca)}$] obtemos finalmente o valor do factor de reflexão (Γ):

$$\Gamma = \frac{V_{ref(dut)} - \Gamma \cdot V_a}{V_{ref(ca)} - \Gamma \cdot V_a} \quad (2.67)$$

Verifica-se assim que basta medir o valor da tensão na saída V_{ref} para a situação sem com o dispositivo a medir(DUT) e sem DUT (circuito aberto), sendo o factor de reflexão dado pela razão entre estes dois valores. Obtido Γ , o valor da impedância do DUT é imediato:

$$Z_{DUT} = \frac{1 + \Gamma}{1 - \Gamma} \cdot Z_o \quad [(ver (2.58)]$$

2.8.2.3 Método de medida com TDR/T (Time domain reflectometry/transmission).

Um aparelho de medição que utiliza a técnica TDR consiste num digitalizador capaz de efectuar vários Gs/s, de modo a ter uma elevada largura de banda, associado a um gerador de degrau interno. O degrau é aplicado ao dispositivo a testar (DUT) e com base nas reflexões (no domínio do tempo) geradas por esse dispositivo, é possível obter informação variada sobre as propriedades do DUT, como sejam a localização de falhas e descontinuidades, impedância, atrasos e topologia do sistema. Informação sobre o comportamento em frequência pode ser obtido por processamento em software (ex. IConnect de TDA Systems) pelo facto das medições no domínio do tempo e da frequência estarem relacionadas através da transformada de Fourier. O rápido tempo de subida (rise time) de cerca de 25-35 ps que é possível obter actualmente em aparelhos comerciais de TDR assegura a captura de informação sobre uma elevada gama de frequências. Na Figura 2.28 é possível observar o diagrama de blocos de um aparelho deste tipo.

Na Figura 2.29 é apresentado o diagrama de blocos de um VNA (cuja técnica de funcionamento foi apresentada anteriormente em 2.8.2.1). O VNA utiliza uma sinusóide como estímulo e um filtro estreito no receptor, sendo a medição do comportamento do DUT efectuada através de um varrimento em frequência, obtendo-se assim informação sobre o desempenho no domínio da frequência (parâmetros S) e perdas no sistema (*insertion e return loss*). No entanto, de

modo a obter informação sobre a topologia do sistema, como no TDR, é necessário utilizar software adicional, para converter os dados para o domínio do tempo.

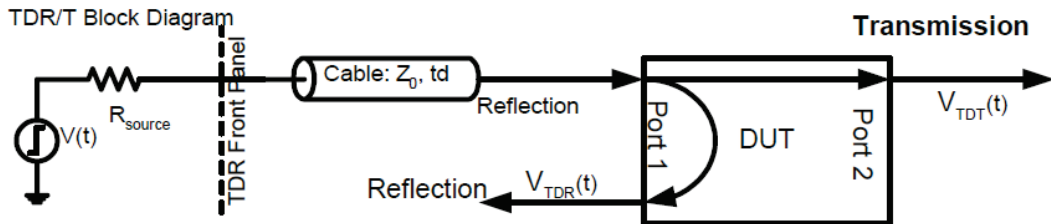


Figura 2.28 – Diagrama de blocos da reflexão e transmissão no domínio do tempo (TDR e TDT) (fonte [7]).

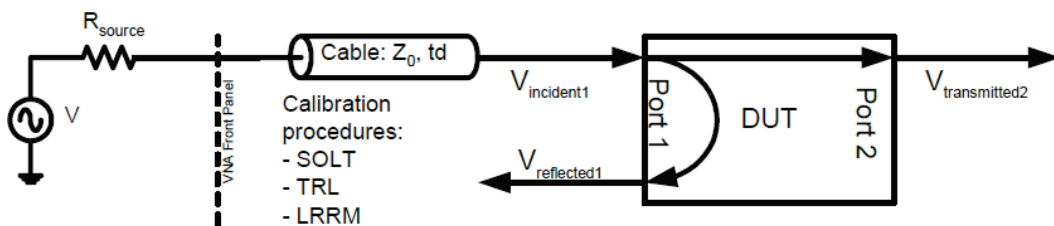


Figura 2.29 – Diagrama de blocos da medição de factores de reflexão no domínio da frequência (network analysis) com recurso a um analisador vectorial (VNA). É possível observar as semelhanças e diferenças em relação ao TDR e TDT (ver Figura 2.28) (fonte [7]).

Podemos em seguida comparar as equações para as medições de reflexões no TDR e num VNA:

$$\text{TDR: } \rho = \frac{V_{\text{reflected}}}{V_{\text{incident}}} = \frac{Z_{\text{load}} - Z_0}{Z_{\text{load}} + Z_0} \quad Z_{DUT} = Z_0 \cdot \frac{1 + \rho}{1 - \rho} \quad (2.68)$$

$$\text{VNA: } S_{11} = \frac{V_{\text{reflected}_1}}{V_{\text{incident}_1}} = \frac{Z_{\text{input}(DUT)} - Z_0}{Z_{\text{input}(DUT)} + Z_0} \quad Z_{\text{input}(DUT)} = Z_0 \cdot \frac{1 + S_{11}}{1 - S_{11}} \quad (2.69)$$

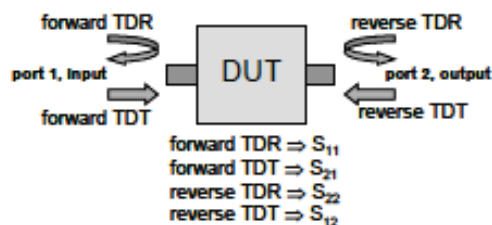


Figura 2.30 – Relação entre medições unipolares (single-ended) TDR/T e parâmetros S (fonte [12]).

Verificam-se similaridades e conforme já referido os dois tipos de medições estão relacionados pela transformada de Fourier. É assim também possível relacionar os parâmetros S com os dados obtidos no domínio do tempo [7][12], conforme pode ser observado na Figura 2.30.

Uma vantagem da utilização do TDR em vez do VNA tem a ver com o facto do tempo de funcionamento do DUT, durante a medição, ser menor (para uma caracterização em frequência), pela razão do sinal de teste ser um impulso em vez de um varrimento em frequência. Isto origina um menor aquecimento do dispositivo a testar e permite simular situações de funcionamento real com picos de potência em sistemas em que a relação entre a potência de pico e a potência média é elevado, como por exemplo num amplificador de RF para OFDM.

2.8.3 Comparação entre os vários métodos

2.8.3.1 Métodos manuais versus automáticos

Apesar de ser sempre possível imaginar um automatismo para qualquer dispositivo, alguns dos aparelhos de medida estudados em pontos anteriores requerem tipicamente a intervenção de um operador durante a operação de medição. Este é o caso das pontes em que é necessário efectuar o ajuste de um ou mais componentes variáveis, até atingir a condição de nulo. Existem outros em que o princípio de funcionamento se presta aos dois tipos de operação, é o caso dos aparelhos baseados no método de ressonância, sendo possível uma implementação manual (tradicional) ou mais moderna, automática em que uma bobina ou condensador desconhecido é inserido num circuito LC de um oscilador. A frequência deste é medida por um microcontrolador que posteriormente efectua os cálculos necessários, baseados na fórmula da frequência de ressonância, de modo a obter o valor do componente desconhecido (existem vários aparelhos comerciais automáticos deste tipo). Temos depois métodos tradicionalmente automáticos como sejam as pontes auto-balanceadas, aparelhos baseados em (RF) I-V e em medidas de reflexão.

2.8.3.2 Desempenho

Na Tabela 2.1 é possível observar as vantagens e desvantagens dos vários métodos de medição de impedância anteriormente descritos. Para além disso, indica-se a gama de frequências recomendada para sua utilização e as aplicações típicas de cada um.

Considerando apenas a exactidão e facilidade de operação, a ponte auto-balanceada é a melhor escolha para medições até 110 MHz. Para medições entre 100 MHz e 3 GHz, o método RF I-V é o mais capaz para efectuar as medições. Acima de 3 GHz os métodos de medida de factores de reflexão (network analysis) são a técnica recomendada.

Na Figura 2.31 é possível observar, para alguns dos instrumentos mais comuns, um gráfico comparativo que mostra a aplicabilidade de cada um em função da frequência e intervalo de valores de impedância a medir. Verifica-se que a ponte auto-balanceada é capaz de medir com exactidão o maior intervalo de valores de impedância em relação aos restantes. No entanto em termos de frequência os métodos baseados em medidas de reflexão apresentam o maior intervalo (Figura 2.31) embora sejam pensados para trabalhar à volta de 50 Ohm e por esse facto o seu intervalo de impedâncias é bastante estreito.

Tabela 2.1 – Comparação entre os métodos mais comuns de medição de impedância.

Métodos baseados em medidas de tensão e corrente.				
	Vantagens	Desvantagens	Gama de frequências	Aplicações habituais
Método utilizando pontes	<ul style="list-style-type: none"> •Elevada Exactidão (tipicamente 0.1%). •Larga cobertura de frequências, utilizando diferentes tipos de pontes. •Baixo custo. 	<ul style="list-style-type: none"> •Necessita de ser manualmente balanceado. •Cobertura estreita em frequência, utilizando um único instrumento. 	<ul style="list-style-type: none"> •DC a 300 MHz. 	<ul style="list-style-type: none"> •Método tradicional de medição em laboratório.
Método da ponte auto-balanceada	<ul style="list-style-type: none"> •Elevada exactidão ao longo de uma larga gama de medida de valores de impedância. •Larga cobertura de frequências, de LF a HF. •Medição de dispositivos com um dos terminais ligados à massa. 	<ul style="list-style-type: none"> •Gamas de frequências mais elevadas indisponíveis. 	<ul style="list-style-type: none"> •20 Hz a 110 MHz. 	<ul style="list-style-type: none"> •Medição genérica de componentes. •Medição de dispositivos com um dos terminais ligados à massa.
Método de ressonância	<ul style="list-style-type: none"> •Boa exactidão de Q até valores elevados. 	<ul style="list-style-type: none"> •Necessita de ser sintonizado para a ressonância. •Baixa exactidão na medição de impedância. •Só para componentes simples. •Gama estreita em frequência. 	<ul style="list-style-type: none"> •10 kHz a 70 MHz. 	<ul style="list-style-type: none"> •Medição de dispositivos de elevado Q.
Método I-V	<ul style="list-style-type: none"> •Medição de dispositivos com um dos terminais ligados à massa. •Permite realizar testes com uma ponta de prova. 	<ul style="list-style-type: none"> •Gama de operação em frequência é limitada pelo transformador utilizado na sonda. 	<ul style="list-style-type: none"> •10 kHz a 100 MHz. 	<ul style="list-style-type: none"> •Medição de dispositivos com um dos terminais ligados à massa.
Método RF I-V	<ul style="list-style-type: none"> •Elevada Exactidão (tipicamente 1%). •Larga cobertura de valores de impedâncias, a altas frequências. 	<ul style="list-style-type: none"> •Gama de operação em frequência é limitada pelo transformador utilizado no interface de teste. 	<ul style="list-style-type: none"> •1 MHz a 3 GHz. 	<ul style="list-style-type: none"> •Medição de componentes RF.

Métodos baseados em medidas de reflexão.				
	Vantagens	Desvantagens	Gama de frequências	Aplicações habituais
Método com acopladores (FDNA)	<ul style="list-style-type: none"> •Cobertura de altas frequências. •Boa Exactidão quando a impedância desconhecida está próxima da imp. característica. 	<ul style="list-style-type: none"> •Necessita recalibração quando a frequência de medida é alterada. •Gama estreita de medida de valores de impedância. 	<ul style="list-style-type: none"> •≥ 300 kHz. 	<ul style="list-style-type: none"> •Medição de componentes RF.
Método com pontes (FDNA)			<ul style="list-style-type: none"> •DC a >1GHz 	
Método TDR/TDT	<ul style="list-style-type: none"> •Menor tempo de medição e menor aquecimento do DUT. •Localização de falhas e discontinuidades. •Rapidez na calibração (ao contrário do FDNA que necessita cal. para cada freq.). 	<ul style="list-style-type: none"> •Para grandes larguras de banda, custo é mais elevado do que um FDNA. 	<ul style="list-style-type: none"> •Através de software obtém-se info sobre o DUT desde DC a >30 GHz. •Depende do rise time do impulso. 	<ul style="list-style-type: none"> •medição de impedância e detecção de discontinuidades e em linhas de transmissão.

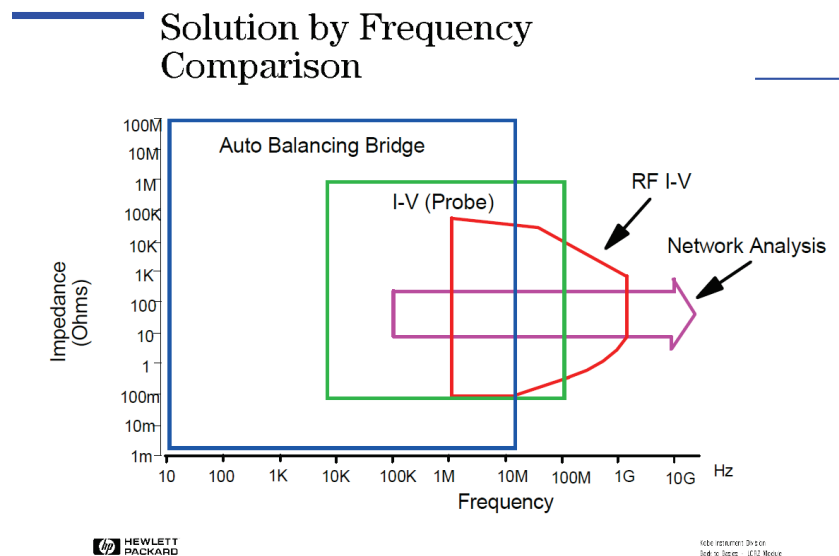


Figura 2.31 – Gráfico de aplicabilidade em função da frequência e impedância para alguns dos tipos mais comuns de aparelhos de medida de impedância (fonte [27]).

2.8.4 Erros

Os resultados das medidas práticas são sempre afectados de algum erro. Algumas fontes de erro típicas são:

- Falta de exactidão do instrumento (inclui falta de exactidão da polarização DC, do nível de sinal de teste e da medição de impedância).
- Impedâncias residuais nos cabos e suportes de ensaio (*test fixtures*).
- Ruído.

Os componentes parasitas do DUT não são incluídos na lista acima por fazerem parte das características efectivas do mesmo, sendo o objectivo da medição determinar com exactidão o verdadeiro valor do componente, incluindo os parasitas.

2.8.5 Métodos de calibração

A calibração verifica a exactidão de um instrumento por comparação com dispositivos padrão. Para calibrar um instrumento, esses dispositivos são ligados no denominado plano de calibração e o instrumento é calibrado através de processamento/memorização de dados, de modo a poder efectuar medições de acordo com a sua exactidão especificada. O plano de calibração indica o plano eléctrico de referência no qual os dispositivos padrão são ligados e medidos. Por esse facto, define também o plano no qual é possível obter a exactidão esperada de acordo com as especificações do instrumento. Por exemplo, no caso de uma ponte auto-balanceada o plano de calibração corresponde ao conector BNC onde se liga a carga desconhecida. Pode no entanto ser utilizado um cabo, normalmente fornecido pelo fabricante e de características perfeitamente conhecidas que permitem após uma correcção do comprimento desse cabo, mover o plano de calibração para a extremidade do mesmo. No caso de uma ponte auto-balanceada, a calibração costuma ser efectuada na fábrica e normalmente apenas é necessária posteriormente para efeitos de manutenção e reparação.

Pelo contrário, no caso de instrumentos RF-IV a calibração é necessária cada vez que o instrumento é ligado ou a frequência é alterada. Para esta diferença contribui também o facto destes instrumentos serem utilizados em frequências mais elevadas do que os primeiros (mais indicados para baixas frequências) onde a temperatura ambiente, humidade e outros factores têm uma influência maior na exactidão. A calibração neste caso é efectuada utilizando terminações de referência em aberto, curto-circuito e carga conhecida (método *open/short/load* - OSL). O plano de calibração é na porta de teste ou extensão onde as terminações são ligadas. Esta calibração elimina os erros de medição de impedância quando efectuada sob as condições desejadas de medição. Instrumentos deste tipo também necessitam uma calibração periódica de modo a manter o seu desempenho geral dentro das especificações.

Na região de RF, quer o instrumento utilize o método RF-IV ou métodos de reflexão (*network analysis*) o método OSL minimiza a inexactidão do instrumento. Estas cargas são ligadas à porta de teste e os seus valores medidos e guardados em memória, sendo posteriormente utilizados nos cálculos, para remover o erro de medições efectuadas em seguida. Na Figura 2.32 é possível observar os valores da impedância destas três terminações de referência em coordenadas no plano complexo e na carta de Smith.

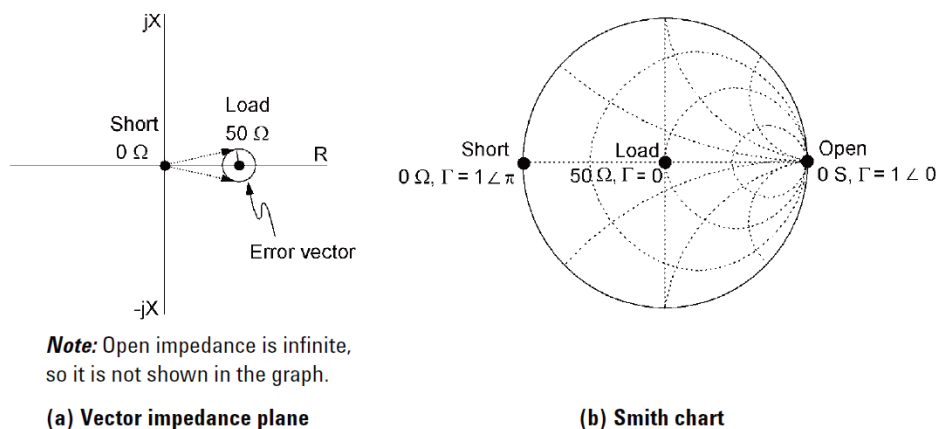


Figura 2.32 – Valores padrão de calibração (fonte [1]).

Apesar das três terminações serem indispensáveis para a calibração, a terminação *load* (50Ω) é particularmente importante para uma calibração precisa e tem uma grande influência na exactidão de medição resultante. A incerteza da impedância da terminação *load* é representada por um círculo que engloba o vector de erro (ver Figura 2.32). A incerteza do seu ângulo de fase aumenta com a frequência e torna-se um factor de erro considerável, especialmente em medições de dispositivos de elevado Q (baixo ESR ou baixo D) em frequências elevadas. Para melhorar a exactidão para medições de elevado Q (baixas perdas) pode-se calibrar o instrumento RF-IV com um condensador de baixas perdas (LLC) para além da calibração OSL. O LLC fornece uma referência para calibração em relação à componente de fase de 90° (componente imaginária), permitindo a medição com maior exactidão, de dispositivos de elevado Q, do que seria possível apenas com o método OSL. Este tipo de calibração utiliza-se para frequências acima de 300 MHz, pois abaixo deste valor, o ângulo de fase da carga padrão (*load*) é suficientemente exacto.

Se um componente pudesse ser medido directamente no plano de calibração, seria possível obter valores medidos de acordo com a exactidão especificada para o instrumento. No entanto, os componentes físicos não podem ser ligados directamente à porta calibrada de testes e é necessário utilizar um suporte adaptador de ensaio (*test fixture*) para as medições. Neste caso a calibração não é

suficiente para garantir a exactidão da medida do DUT, uma vez que o plano utilizado é diferente do plano de calibração, existindo uma impedância residual (normalmente considerada em série com o DUT), admitância parasita (normalmente considerada em paralelo com o DUT) e um comprimento eléctrico entre o plano de calibração e o DUT (ver Figura 2.33), produzindo erros adicionais. Como resultado é necessário utilizar métodos de compensação para minimizar os erros introduzidos pelo suporte adaptador de ensaio utilizado, conforme desenvolvido em 2.8.6.

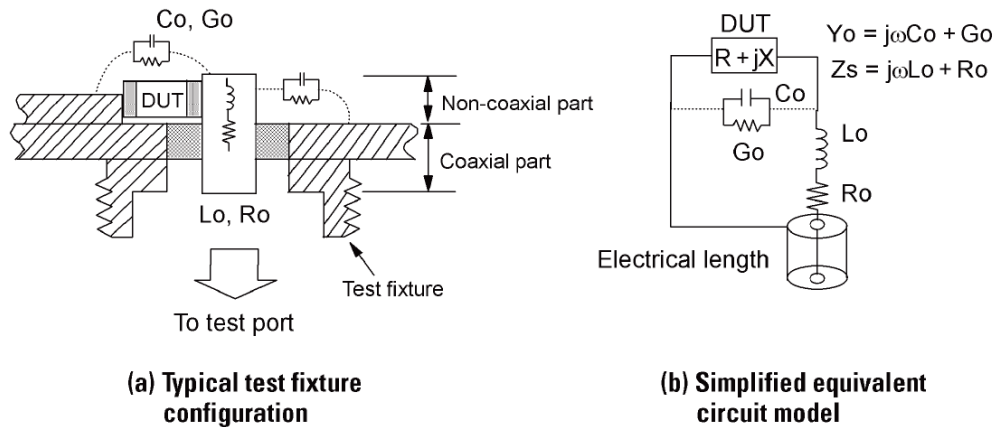


Figura 2.33 – Modelo típico das origens de erro produzidas pelo suporte adaptador de ensaio do DUT, exemplo com troço de cabo coaxial a ligar ao instrumento (parâmetro *electrical length*) (fonte [1]).

2.8.6 Métodos de Compensação

A compensação é também denominada correcção e reduz os efeitos das origens de erro que existem entre o DUT e o plano de calibração. A compensação no entanto, nem sempre consegue remover completamente o erro, de modo que a exactidão obtida após a compensação, nem sempre é tão boa como a obtida após a calibração e não pode substituir esta. Os dados da compensação são obtidos medindo os valores residuais do adaptador de ensaio utilizado e a sua exactidão depende da calibração do instrumento que deve ser efectuada previamente à compensação. A compensação melhora a exactidão da medida efectiva quando um suporte adaptador de ensaio, cabos de teste, ou um acessório adicional de teste são utilizados com o instrumento. As técnicas de compensação utilizadas habitualmente são as seguintes:

- Compensação de Offset.
- Compensação *Open/short*.
- Compensação *Open/short/load*.

2.8.6.1 Compensação de offset.

Quando uma medição é afectada apenas por um só componente residual, o valor efectivo pode ser corrigido subtraindo simplesmente o valor do erro ao valor medido. Por exemplo no caso da medida de um valor de capacidade baixo, a capacidade residual associada ao sistema adaptador (entre o plano de calibração e o DUT), em paralelo com a capacidade do DUT é significativa para a medição, mas pode ser removida, subtraindo o seu valor ao valor total de capacidade medido. O valor da

capacidade residual é obtido efectuando uma medição com os terminais do adaptador em vazio (ou seja, sem o DUT).

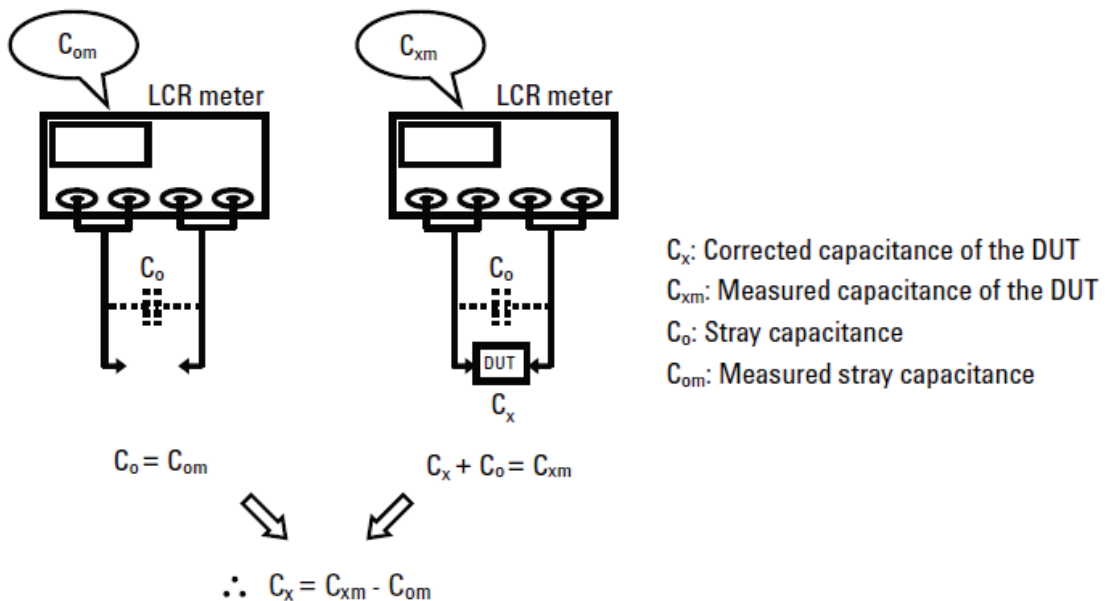


Figura 2.34 – Compensação de offset (fonte [1]).

2.8.6.2 Compensação de open/short.

A técnica de compensação *open/short* é a mais utilizada em instrumentos LCR recentes (nota: em muitos destes aparelhos a frequência máxima normalmente não ultrapassa as poucas centenas de kHz). Este método assume que os residuais do adaptador podem ser representados pelo circuito simples L/R/C/G apresentado na Figura 2.35. Com os contactos do adaptador em aberto (*open*) é possível medir a admitância residual $Y_o = G_o + j\omega C_o$ (Figura 2.35b), pois neste caso a impedância residual (Z_s) é desprezável ($1/Y_o \gg Z_s$). Quando os contactos do adaptador são curto-circuitados (*short*) (Figura 2.35c), a impedância medida representa a impedância residual $Z_s = R_s + j\omega L_s$, pois é efectuado um *bypass* a Y_o . Deste modo cada parâmetro residual pode ser conhecido e a impedância do DUT obtida através da fórmula apresentada na Figura 2.35d. É necessário tomar alguns cuidados ao efectuar estas medições. Nas medições em aberto (*open*), os terminais do adaptador devem ter a distância entre eles igual à da situação em que suportam o DUT. Por outro lado na medição em curto-circuito, quando utilizada uma barra para efectuar este procedimento, a sua impedância deve ser muito inferior à do DUT. No caso de medidas de baixa impedância, pode ser preferível um adaptador no qual seja possível ligar os terminais directamente entre eles, para efectuar o curto-circuito. Este método de compensação pode minimizar os erros quando o circuito residual coincide com o modelo assumido. Em outras situações a compensação *open/short* não consegue corrigir plenamente os valores medidos. Para além disso este método não permite correlacionar medições entre instrumentos diferentes. Para resolver estas limitações é necessário efectuar uma compensação *open/short/load*.

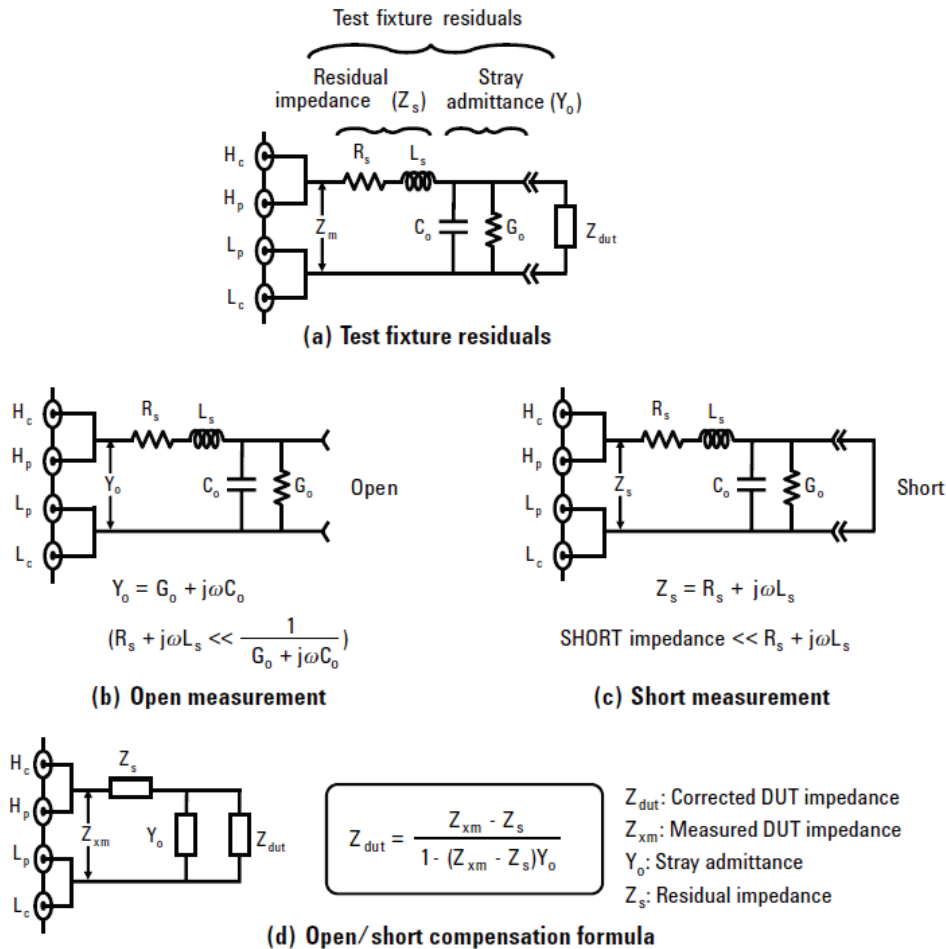


Figura 2.35 – Compensação *open/short* (fonte [1]).

2.8.6.3 Compensação de *open/short/load* para pontes auto-balanceadas e frequências baixas.

Existem numerosas situações nas quais parâmetros residuais complicados tornam impossível optar pelo circuito equivalente da Figura 2.35. Nesses casos, a compensação *open/short/load* surge como uma técnica avançada que pode ser utilizada. No caso de pontes auto-balanceadas, a aplicação deste método permite modelar o adaptador entre o plano de calibração e o DUT como um circuito de quatro terminais conforme apresentado na Figura 2.36. Algumas situações em que este método deve ser utilizado incluem:

- Existência de um componente ou circuitos adicionais (ex. Circuito externo de polarização DC; Transformador balun; Atenuador e filtro).
- Utilização de um multiplexer ou matriz de comutação.
- Utilização de um amplificador para o sinal de teste.
- Adaptador não padronizado.

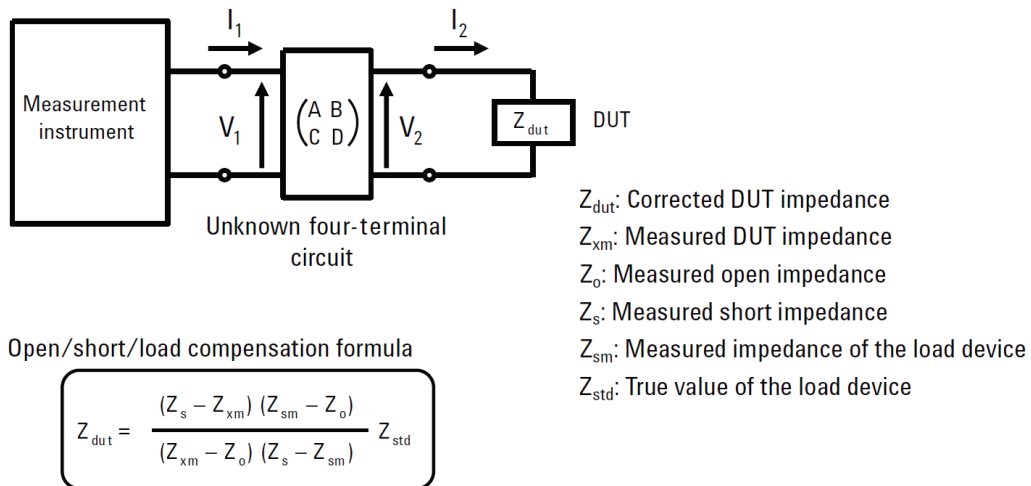


Figura 2.36 – Compensação *open/short/load* em frequências baixas (fonte [1]).

2.8.6.4 Compensação do comprimento eléctrico.

Na região de frequências mais baixas, a utilização da compensação *open/short* consegue minimizar a maioria dos valores residuais do adaptador entre o instrumento e o DUT. No entanto na região de RF isto não é suficiente para reduzir o efeito das componentes residuais do adaptador. O comprimento de onda das frequências em RF é curto e não é desprezável quando comparado com o comprimento físico da linha de transmissão do adaptador. Assim, ocorre um erro de fase, devido ao adaptador, que não pode ser reduzido através da compensação *open/short*. No entanto o desfasamento pode ser compensado se o comprimento eléctrico da linha de transmissão for conhecido. Tanto a compensação do comprimento eléctrico, como a compensação *open/short (load)* devem ser executadas após a calibração na porta de teste.

Uma extensão de um adaptador de teste pode ser modelado utilizando uma linha de transmissão coaxial, conforme apresentado na Figura 2.37. Quando um elemento de impedância Z_L está ligado no extremo da linha, a impedância que o aparelho de medida vê no seu porto é Z_i e é dado pela expressão seguinte:

$$Z_i = \frac{Z_L + Z_o \tanh(\gamma l)}{Z_L \tanh(\gamma l) + Z_o} \quad (2.70)$$

$$\text{com } \gamma = \alpha + j\beta = \sqrt{ZY} = \sqrt{(R + j\omega L)(G + j\omega C)}$$

Sendo:

γ : Constante de propagação da linha de transmissão.

α : Constante de atenuação da linha de transmissão.

β : Constante de fase da linha de transmissão ($\beta = \frac{2\pi}{\lambda}$).

l : Comprimento da linha de transmissão.

Z_o : Impedância característica da linha de transmissão.

E a impedância do DUT será dada por:

$$Z_L = Z_o \frac{Z_o \tanh(\gamma l) - Z_i}{Z_i \tanh(\gamma l) - Z_o} \quad (2.71)$$

No caso da linha de transmissão não ter perdas (válido para os comprimentos pequenos normalmente utilizados) então ($\alpha=0$ e $\beta=\omega\sqrt{LC}$) e a expressão anterior pode ser simplificada:

$$Z_L = Z_o \frac{Z_i - jZ_o \tan(\beta l)}{Z_o - jZ_i \tan(\beta l)} \quad (2.72)$$

É assim possível conhecer o verdadeiro valor de Z_L sabendo β e o comprimento l da linha.

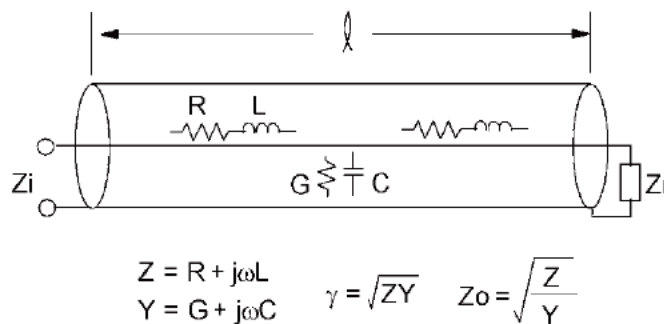


Figura 2.37 – Modelo para extensão da porta de teste (Z_L ligada na saída de uma linha de transmissão visto como Z_i) (fonte [1])

2.8.6.5 Compensação de open/short/load para instrumentos RF-IV e VNAs.

A compensação OSL descrita anteriormente, em 2.8.6.3, não é aplicável a instrumentos do tipo RF-IV pois a teoria de funcionamento destes é diferente da teoria de funcionamento das pontes auto-balanceadas. A descrição efectuada em 2.8.6.3 é válida no caso dos atrasos de fase não serem importantes como acontece em baixas frequências.

No caso de instrumentos RF-IV ou por medidas de reflexão (*network analysis*) com adaptadores vulgares, sem cabo coaxial, é possível considerar um modelo de origens de erro semelhante ao utilizado em medições de baixa frequência, conforme descrito anteriormente.

Na Figura 2.33 é possível observar um exemplo de um adaptador que tem duas secções electricamente diferentes: uma ligação coaxial ao instrumento e uma secção terminal não coaxial para a ligação ao DUT. A característica da secção coaxial pode ser modelada utilizando uma linha de transmissão equivalente (circuito constante distribuído) e representado por constantes de propagação. Normalmente o comprimento da secção coaxial é suficientemente curta para desprezarmos as perdas de propagação e podemos considerar apenas o desfasamento (erro de fase) expresso em termos de comprimento eléctrico. Em relação à secção não coaxial, esta pode ser descrita utilizando o modelo de impedância e admitância residuais, numa configuração de medição de dois terminais, conforme apresentado na Figura 2.33b (a impedância residual Z_s aparece em série com o DUT e a admitância Y_o em paralelo). O método de compensação para a parte coaxial e não coaxial é diferente, pois o modelo das origens de erro também. A compensação do comprimento eléctrico elimina erros de medida induzidos pelo desfasamento na secção coaxial (em alguns modelos de instrumentos e para adaptadores do mesmo fabricante, existe um menu onde basta escolher o modelo do adaptador, sendo a compensação feita automaticamente. Este menu também permite, normalmente, inserir o valor do comprimento eléctrico, caso o modelo do adaptador não conste da lista existente).

Num adaptador do mesmo fabricante do instrumento, a compensação *open/short* costuma ser eficaz para os valores residuais na secção não coaxial. É baseada na mesma teoria da compensação para baixa frequência conforme visto anteriormente. Os valores de Y_o e Z_s podem ser obtidos efectuando medições com os terminais abertos e curto-circuitados, respectivamente. Quando o adaptador contém as duas secções (coaxial e não coaxial) ambas as compensações são necessárias para diminuir os erros do conjunto.

No caso da extensão da porta de medida ou adaptador ser fabricado pelo utilizador, as origens de erro não coincidem com o modelo assumido para a compensação *open/short* e nesse caso deve ser utilizado o modelo *open/short/load*. Na verdade neste caso o que se executa é uma calibração (embora em termos de procedimento seja equivalente) movendo o plano de calibração para os terminais de teste.

Em seguida descreve-se um método OSL, válido para frequências elevadas e VNAs de um porto, que para além dos erros devido ao adaptador do DUT, inclui correcção para desfasamentos causados por linhas de transmissão, como por exemplo, cabos coaxiais entre o aparelho de medida e o adaptador. Considere-se um instrumento de medida VNA e um adaptador que faz a ligação entre o porto de medida e o DUT. O plano de calibração coincide com a saída e é necessário efectuar a compensação de modo a eliminar os erros devidos ao adaptador. O adaptador pode ser visto como um circuito de dois portos. A descrição deste circuito, recorrendo a grafos pode ser observada na Figura 2.38.

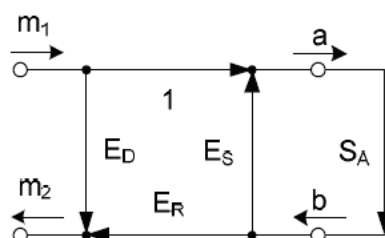


Figura 2.38 – Grafo que descreve o adaptador entre o VNA e o DUT como um circuito de dois portos (fonte [26]).

E_D é o factor de reflexão de entrada do adaptador também designado de directividade.

E_S é o factor de reflexão na saída do adaptador (*source match*).

E_R é o factor de transmissão inversa do adaptador (*reflection tracking*).

1 é o valor do factor de transmissão directa do adaptador (*transmission tracking*).

$S_{11A} = S_A = \frac{b}{a}$ é o factor de reflexão na carga.

$S_{11M} = \frac{m2}{m1}$ é o factor de reflexão medido.

Sabendo que caminhos paralelos somam-se, caminhos em série multiplicam-se e caminhos recursivos S (que retornam ao nó de origem, como ocorre neste exemplo para $E_S S_A$) podem ser eliminados dividindo os restantes caminhos que se destinem a esse nó por $(1-S)$, é possível a partir do grafo obter a seguinte expressão:

$$S_{11A} = \frac{S_{11M} - E_D}{E_S(S_{11M} - E_D) + E_R} \Leftrightarrow S_{11M} = E_D + E_R \frac{S_{11A}}{1 - E_S S_{11A}} \quad (2.73)$$

Esta expressão permite-nos calcular o valor do factor de reflexão na carga (e por consequência a impedância da carga) a partir do factor de reflexão medido no aparelho de medida ligado à entrada do adaptador (S_{11M}). Temos no entanto três incógnitas (E_D , E_S e E_R) pelo que é necessário resolver um sistema de três equações, obtidas utilizando como DUT cada um dos três padrões (O/S/L). Resolvendo este sistema (Figura 2.39), ficamos com a expressão anterior que relaciona S_{11A} com S_{11M} e podemos assim, ligando o DUT a medir na saída do adaptador, obter o valor correcto de S_{11A} .

Sabendo S_{11A} , a impedância do DUT é dada por $Z_{DUT} = Z_o \cdot \frac{1 + S_{11A}}{1 - S_{11A}}$. Sendo Z_o a impedância característica do sistema.

$$\begin{aligned} 1: & E_D + S_{11A}^I S_{11M}^I E_R - S_{11A}^I (E_D E_S - E_R) = S_{11M}^I \\ 2: & E_D + S_{11A}^{II} S_{11M}^{II} E_R - S_{11A}^{II} (E_D E_S - E_R) = S_{11M}^{II} \\ 3: & E_D + S_{11A}^{III} S_{11M}^{III} E_R - S_{11A}^{III} (E_D E_S - E_R) = S_{11M}^{III} \end{aligned}$$

Figura 2.39 – Sistema de equações a resolver para obter a expressão da compensação dos erros do adaptador (método OSL para frequências elevadas) (fonte [26]).

Nota:

1: No caso *Load* (L) temos $S_{11A} = 0 \Rightarrow S_{11M(L)} = E_D$

Pelo que E_D é obtido directamente e o sistema fica reduzido a duas equações:

2: Caso *Open* (O) temos $S_{11A} = 1 \Rightarrow S_{11M(O)} = E_D + E_R \frac{1}{1 - E_S}$

3: Caso *Short* (S) temos $S_{11A} = -1 \Rightarrow S_{11M(S)} = E_D - E_R \frac{1}{1 + E_S}$

Resolvendo este sistema de duas equações podemos obter os valores de E_S e E_R em função de E_D determinado inicialmente:

$$E_S = \frac{S_{11M(O)} + S_{11M(S)} - 2E_D}{S_{11M(O)} - S_{11M(S)}} \quad (2.74)$$

$$E_R = \frac{2(E_D - S_{11M(S)})(S_{11M(O)} - E_D)}{S_{11M(O)} - S_{11M(S)}} \quad (2.75)$$

2.8.6.6 Compensação de short/open/load para VNAs de dois portos.

No ponto anterior foi descrito um método OSL aplicável a VNAs de um porto. No caso frequente do VNA ter dois portos é necessário adicionar mais uma calibração padrão ao S/O/L, trata-se do padrão *thru* (T) que é ligado entre o porto 1 e o porto 2 e permite efectuar medições de transmissão (os anteriores S/O/L apenas permitiam efectuar medições de reflexão). No caso OSL tínhamos apenas três incógnitas enquanto no caso SOLT temos pelo menos dez (sem considerar o efeito de crosstalk (E_X e E'_X)).

A primeira etapa do método SOLT consiste em efectuar a compensação/calibração OSL em cada um dos portos individualmente, conforme descrito no ponto anterior. Determina-se assim os valores de E_D , E_S e E_R para cada porto (total de seis incógnitas). Numa segunda etapa os dois portos são interligados através do padrão *thru*. Enquanto no OSL era necessário efectuar três tipos de ligações diferentes no mínimo, no SOLT são pelo menos 7 (OSL x 2 portos + *thru*). O grafo para as medições de transmissão (sentido *Forward*) toma a forma da Figura 2.40

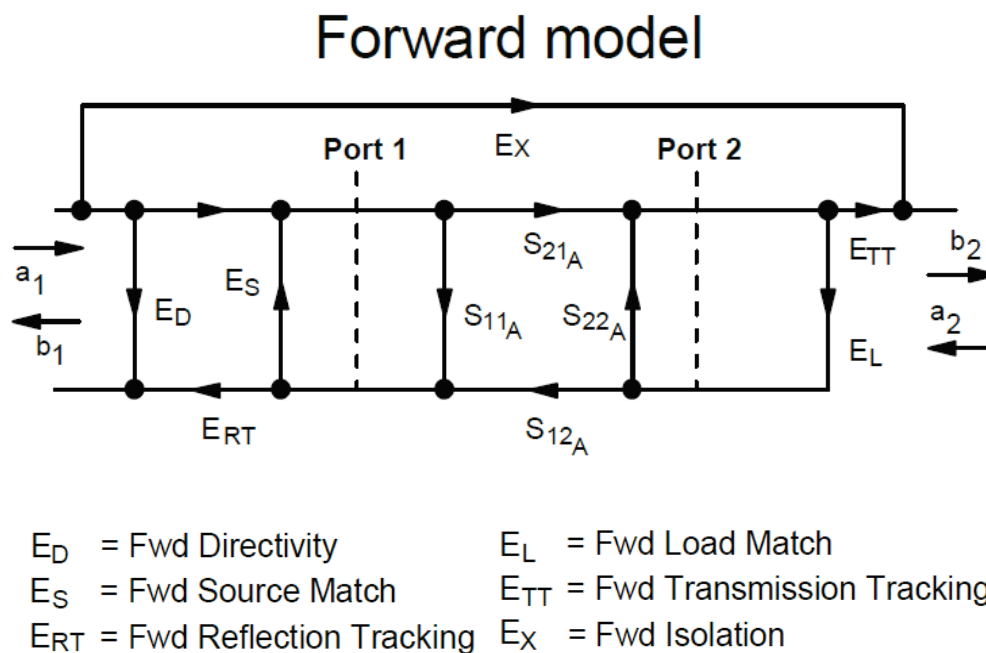


Figura 2.40 – Grafo para as medições de transmissão (sentido *forward* e padrão *thru*) (fonte [29]).

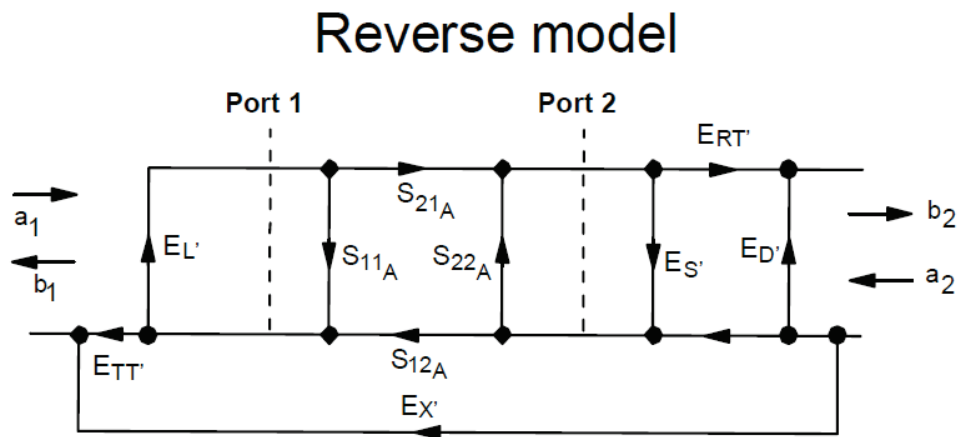
Temos agora mais três factores de correcção incógnitos devido à transmissão:

E_{TT} ; E_L e E_X .

Durante a calibração, os parâmetros S (S_{11} ; S_{12} ; S_{21} e S_{22}) da Figura 2.40 são referentes ao padrão *thru* e conhecidos.

Estudando o sentido oposto (*Reverse* - Figura 2.41) obtemos ainda mais três factores de correcção (incógnitas) para o padrão *thru* (T): E'_L e E'_{TT} e E'_X .

(Nota: o índice ' refere-se ao sentido *Reverse*)



- | | |
|-------------------------------------|---------------------------------------|
| $E_{D'}$ = Rev Directivity | $E_{L'}$ = Rev Load Match |
| $E_{S'}$ = Rev Source Match | $E_{TT'}$ = Rev Transmission Tracking |
| $E_{RT'}$ = Rev Reflection Tracking | $E_{X'}$ = Rev Isolation |

Figura 2.41 – Grafo para as medições de transmissão (sentido *reverse* e padrão *thru*) (fonte [29]).

Partindo dos grafos e utilizando uma abordagem semelhante à utilizada no método OSL, obtém-se as expressões para os parâmetros S corrigidos do DUT (Figura 2.42).

$$\begin{aligned}
 S_{11a} &= \frac{\left(\frac{S_{11m} - E_D}{E_{RT}}\right)\left(1 + \frac{S_{22m} - E_{D'}}{E_{RT'}} E_{S'}\right) - E_L \left(\frac{S_{21m} - E_X}{E_{TT}}\right)\left(\frac{S_{12m} - E_{X'}}{E_{TT'}}\right)}{\left(1 + \frac{S_{11m} - E_D}{E_{RT}} E_S\right)\left(1 + \frac{S_{22m} - E_{D'}}{E_{RT'}} E_{S'}\right) - E_L' E_L \left(\frac{S_{21m} - E_X}{E_{TT}}\right)\left(\frac{S_{12m} - E_{X'}}{E_{TT'}}\right)} \\
 S_{21a} &= \frac{\left(\frac{S_{21m} - E_X}{E_{TT}}\right)\left(1 + \frac{S_{22m} - E_{D'}}{E_{RT'}} (E_S' - E_L)\right)}{\left(1 + \frac{S_{11m} - E_D}{E_{RT}} E_S\right)\left(1 + \frac{S_{22m} - E_{D'}}{E_{RT'}} E_{S'}\right) - E_L' E_L \left(\frac{S_{21m} - E_X}{E_{TT}}\right)\left(\frac{S_{12m} - E_{X'}}{E_{TT'}}\right)} \\
 S_{12a} &= \frac{\left(\frac{S_{12m} - E_{X'}}{E_{TT'}}\right)\left(1 + \frac{S_{11m} - E_D}{E_{RT}} (E_S - E_L')\right)}{\left(1 + \frac{S_{11m} - E_D}{E_{RT}} E_S\right)\left(1 + \frac{S_{22m} - E_{D'}}{E_{RT'}} E_{S'}\right) - E_L' E_L \left(\frac{S_{21m} - E_X}{E_{TT}}\right)\left(\frac{S_{12m} - E_{X'}}{E_{TT'}}\right)} \\
 S_{22a} &= \frac{\left(\frac{S_{22m} - E_{D'}}{E_{RT'}}\right)\left(1 + \frac{S_{11m} - E_D}{E_{RT}} E_S\right) - E_L \left(\frac{S_{21m} - E_X}{E_{TT}}\right)\left(\frac{S_{12m} - E_{X'}}{E_{TT'}}\right)}{\left(1 + \frac{S_{11m} - E_D}{E_{RT}} E_S\right)\left(1 + \frac{S_{22m} - E_{D'}}{E_{RT'}} E_{S'}\right) - E_L' E_L \left(\frac{S_{21m} - E_X}{E_{TT}}\right)\left(\frac{S_{12m} - E_{X'}}{E_{TT'}}\right)}
 \end{aligned}$$

Figura 2.42 – Expressões corrigidas para os parâmetros S do DUT. Estas expressões são função dos quatro parâmetros S medidos e dos 12 factores de correcção obtidos durante a calibração SOLT (fonte [29]).

2.8.6.7 Compensação Thru/Reflect/Line para VNAs de dois portos.

Conforme já referido, um VNA necessita de ser calibrado/compensado antes de ser possível efectuar medições com os erros corrigidos. Para medidas com dois portos é possível utilizar um outro algoritmo para além do SOLT, denominado TRL (*Thru, Reflect and Line*). O tipo de informação obtido é o mesmo do SOLT mas o algoritmo é diferente. A utilização de um ou outro depende das funcionalidades do VNA e da disponibilidade de um ou outro kit de calibração. O método de calibração SOLT aparece normalmente para ligações coaxiais, pelo que o TRL surge como uma alternativa em outros tipos de bancada de testes não coaxiais (onde os padrões SOLT são difíceis ou impossíveis de construir).

2.8.7 Correlação de medidas e reprodutibilidade

É possível obterem-se diferentes resultados de medida para o mesmo dispositivo sendo utilizados o mesmo instrumento e adaptador. Existem muitas causas possíveis para as discrepâncias nas medidas. Os factores típicos para as discrepâncias na medição de impedância em RF são as seguintes:

- Desvio no valor de parâmetro residual.
- Alteração no contacto entre o DUT e o adaptador.
- Diferença nas condições de compensação *open/short*.
- Acoplamento electromagnético com um condutor perto do DUT.
- Desvio na temperatura ambiente.

3 Implementação de um sistema de medida de impedâncias

3.1 Sistema de medida de impedâncias

No capítulo anterior foram descritos os vários métodos utilizados para a medição de impedância, assim como as suas vantagens e desvantagens.

Sendo o objectivo deste trabalho, a medição de impedância em RF, facilmente se verifica que os métodos baseados em medidas de reflexão são aqueles que para este efeito oferecem uma maior largura de banda, atingindo frequências de trabalho mais elevadas do que os restantes métodos. Para além disso, a gama de impedâncias de interesse a medir em RF é bastante limitada, situando-se normalmente em torno da impedância característica do sistema em causa (normalmente 50Ω). Com os métodos baseados em medidas de reflexão, consegue-se obter uma boa exactidão quando a impedância desconhecida está próxima da impedância característica.

Optou-se assim por implementar um sistema de medição baseado em medidas de reflexão, no domínio da frequência. Dentro deste tipo havia ainda a opção de utilizar uma ponte (por exemplo ponte activa com ampops, conforme visto em 2.8.2.2.2) ou através de acopladores. Os sistemas com maior largura de banda e frequências mais elevadas utilizam acopladores. Por este motivo, considerou-se mais interessante implementar um sistema baseado neste tipo de dispositivos.

3.2 Estudo prévio do sistema de medida de impedâncias a adoptar.

A Figura 3.1 descreve o tipo de sistema de medição a implementar, baseado no método de medidas de reflexão, no domínio da frequência. O dispositivo aqui apresentado pode ser considerado um analisador vectorial de um porto. Na Figura 3.30 pode observar-se o protótipo construído completo. É utilizado um acoplador bidireccional para medir a onda incidente (saída FWD) e a onda reflectida (saída REF), no porto de saída do aparelho (PORT 1), onde o DUT é ligado.

Nas saídas FWD e REF do acoplador está presente uma amostra da potência das ondas incidente e reflectida. O valor desta parcela é dada pelo factor de acoplamento. Por exemplo, se o factor de acoplamento da saída FWD for de 20 dB significa que temos um centésimo da potência da onda incidente, para efeitos de medição, disponível nessa saída. O factor de acoplamento da saída REF diz respeito à onda reflectida e o factor de acoplamento pode ser diferente.

A entrada do acoplador é ligada a um amplificador de RF que amplifica o sinal vindo do gerador para um nível adequado à medição. Para este protótipo, considera-se que 10 dBm é um nível adequado para efectuar as medições. (Nota: Na versão final é possível variar este valor entre -24,5 dBm e 11,5 dBm). Às saídas de medição FWD e REF é possível aplicar uma atenuação adicional, através de dois atenuadores, de modo a que o sinal seja adequado à entrada de medida do integrado AD8302 [42]. O circuito integrado AD8302 da Analog Devices [42] foi escolhido por permitir efectuar a medição de diferença de fase e magnitude entre um sinal desconhecido e um sinal de referência (REFER.). No entanto, este integrado só consegue medir diferenças de fase até 180° , não discriminando o sinal da diferença (na prática significa que não conseguiríamos saber se a reactância era capacitiva ou indutiva). Para eliminar esta ambiguidade é necessário utilizar um gerador capaz de gerar dois sinais, cuja diferença de fase entre eles seja conhecida. O exemplo mais comum e aqui adoptado é um gerador em quadratura. Efectua-se para o mesmo DUT uma medição com a referência

(REFER.) em fase (I) com o sinal injectado no acoplador e outra medição utilizando como referência um sinal em quadratura (Q).

Como exemplo suponha-se que o sinal desconhecido tem uma diferença de fase em relação à referência de -30° . Considere-se uma referência com 0° (I). O AD8302 indicará $\pm 30^\circ$ (O AD8302 é incapaz de distinguir entre $+30^\circ$ e -30°). Efectue-se uma segunda medição com uma referência desfasada de $+90^\circ$ (Q) em relação à primeira (I). O AD8302 indicará para a nova diferença o valor de $\pm 120^\circ$, eliminando o valor $+30^\circ$ (pois $+30^\circ - (+90^\circ) = -60^\circ$) e por consequência a ambiguidade de fase. (Nota: Na versão final manteve-se a fase do sinal de referência fixa e variou-se, ao invés, a fase do sinal injectado no DUT, mas o princípio é o mesmo, o que interessa é o desfasamento entre ambos).

Nas saídas V_{fase} e V_{mag} do AD8302 temos duas tensões directamente proporcionais à diferença de fase (V_{fase}) e magnitude (V_{mag}) do sinal medido em relação ao de referência. Estas são entregues a um conversor analógico-digital (ADC) de dois canais e convertidas para binário de modo a poderem ser processadas pelo microcontrolador (μC).

Ao microcontrolador (μC) cabem as tarefas de programar a frequência do gerador e através de dois comutadores integrados SPDT (*Single Pole Double Throw*), seleccionar a referência (em fase ou quadratura) e seleccionar a onda a medir (incidente ou reflectida). Para além disto, é também o responsável pela interacção com o utilizador, quer através do teclado e LCD, quer através de um PC emulando um terminal ou com um programa remoto a correr, que permita efectuar as correcções necessárias para os erros (de acordo com o método OSL conforme descrito em 2.8.6.5), assim como os restantes cálculos necessários para se obter o valor da impedância a partir das medições efectuadas.

O gerador, pela razão já apontada, deve ser capaz de gerar um sinal em quadratura dentro da gama de frequências adoptada (1 MHz a 50 MHz), o que deverá já permitir observar variações interessantes na impedância de muitos dispositivos em teste (DUTs).

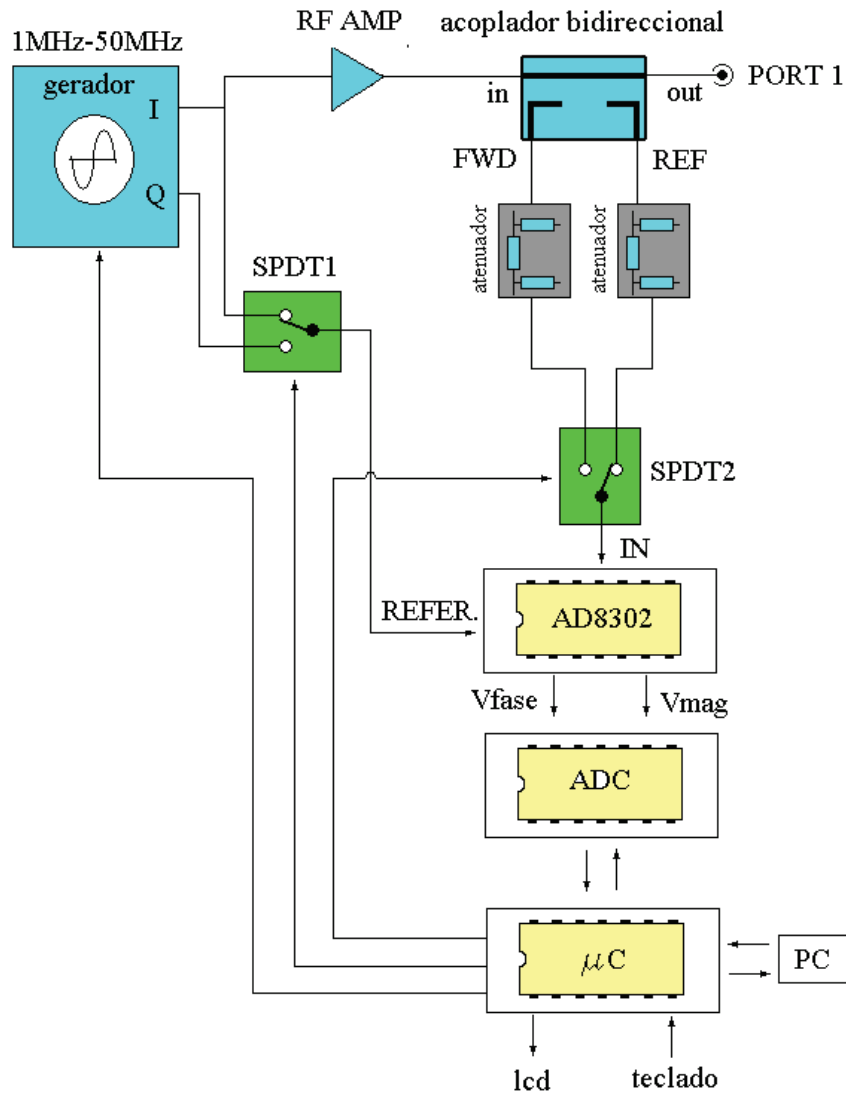


Figura 3.1– Diagrama de blocos simplificado do sistema a implementar

Neste ponto descreveu-se o funcionamento básico do sistema a implementar. Na versão final, conforme descrita em 3.3 foram efectuadas pontualmente algumas ligeiras alterações ou melhoramentos. Mantendo-se válidos os princípios básicos de funcionamento.

3.3 Implementação do sistema de medida de impedâncias

A partir do estudo prévio da alínea anterior, desenvolveu-se o projecto do medidor, melhorando e completando até à versão final. Procedeu-se à implementação do sistema de medida de impedâncias em várias etapas conforme descritas nos pontos seguintes. Foram implementadas duas versões de *hardware* do sistema: A primeira utilizando o ADC de 10 bit incluído no microcontrolador do módulo de controlo (AT91SAM7S256) e outra recorrendo a um ADC externo de 24 bit. Os diagramas de blocos das duas versões referidas são apresentados na Figura 3.2 e Figura 3.3.

A comutação de SPDT1 na Figura 3.1 é efectuada em software, alterando os registos de um dos circuitos integrados DDS, de modo a alterar o desfaseamento.

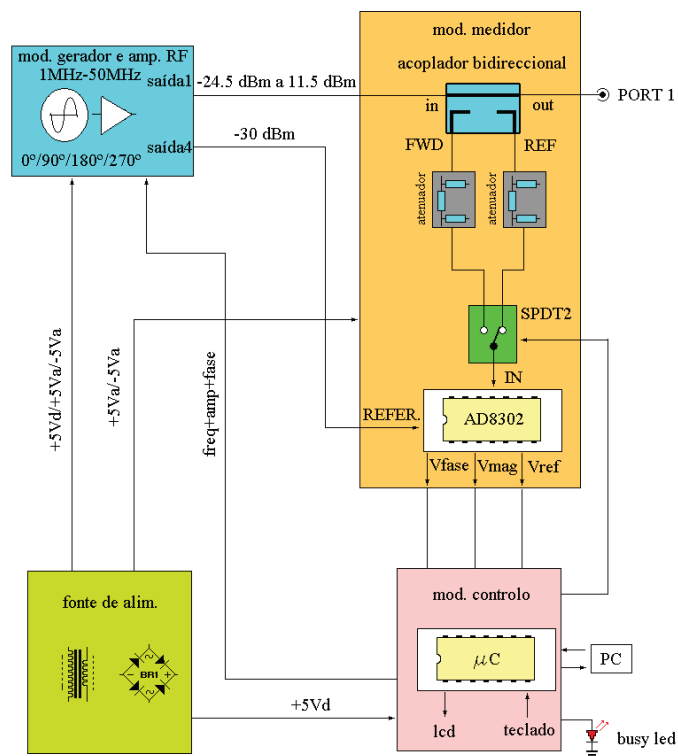


Figura 3.2 – Diagrama de blocos da versão do sistema de medida com ADC de 10 bit.

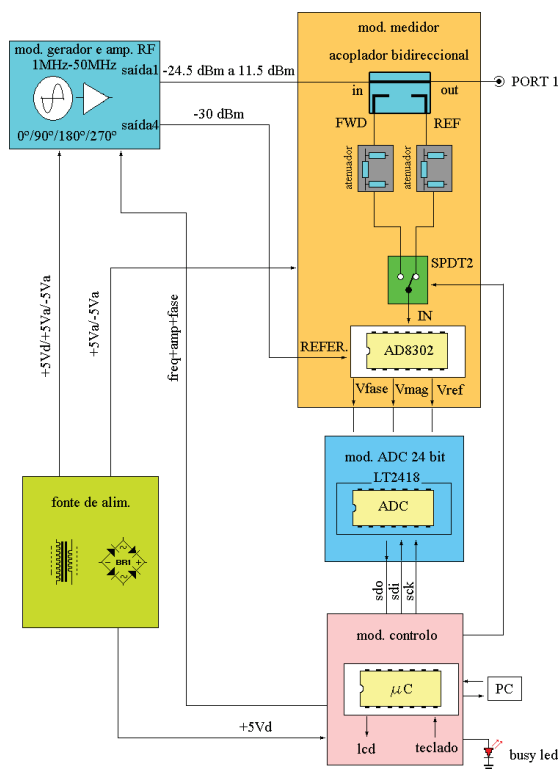


Figura 3.3 - Diagrama de blocos da versão do sistema de medida com ADC de 24 bit.

3.3.1 Implementação do módulo gerador e amplificador de RF

Conforme referido em 3.2 o gerador deverá ser capaz de produzir um sinal de frequência variável e ter duas saídas cuja diferença de fase entre elas seja perfeitamente definida. A implementação mais comum será um gerador em quadratura, pelo que foi esta a solução adoptada.

Foram inicialmente estudadas várias hipóteses para a implementação do gerador, tendo em conta o custo, o desempenho e a facilidade de implementação. Em termos de desempenho, existem geradores sinusoidais em quadratura integrados, cuja pureza espectral e a gama de frequências gerada são adequadas, no entanto, para além da maior dificuldade de adquirir no mercado, a sua adopção iria encarecer, sem necessidade, o presente projecto. Outra hipótese seria recorrer a uma solução com um oscilador discreto, utilizando apenas um PLL integrado e um derivador/combinador capaz de produzir uma saída em fase com a entrada e outra em quadratura. É possível construir um acoplador deste tipo, mas também existem versões comerciais disponíveis. O problema é que normalmente funcionam bem numa gama estreita de frequências, o que obrigaria criar um sinal em quadratura numa frequência fixa e utilizar dois misturadores (heterodinagem) em conjunto com um VFO para efectuar o varrimento das frequências pretendidas. Facilmente se depreende que este tipo de solução aumentaria exponencialmente a complexidade e o número de componentes do gerador. A solução final encontrada é uma solução intermédia entre as duas anteriores. São utilizados dois geradores integrados DDS económicos e que permitem uma gama de frequências compatível com o gerador pretendido, de acordo com o diagrama de blocos da Figura 3.1. Apesar de gerarem um sinal sinusoidal simples é possível colocá-los a funcionar em quadratura, segundo uma aplicação fornecida pelo fabricante [31]. Trata-se do integrado da Analog Devices AD9851, cujo diagrama de blocos interno é apresentado na Figura 3.4. Na Figura 3.5 pode observar-se o diagrama de sincronização dos dois integrados AD9851 de modo a obter duas saídas em quadratura [31].

É possível efectuar saltos de $11,25^\circ$ no desfasamento entre os dois DDS. Aproveitando este facto são efectuadas duas medições em fase (programando ambos para 0° e 180°) e duas medições em quadratura (programando 0° e 180° num e 90° e 270° respectivamente, no outro). Efectuando a média dos valores obtidos para a fase e magnitude, é possível reduzir o erro devido quer a diferenças no desfasamento (AD9851), quer a diferenças nas medições de fase e magnitude (AD8302).

Na Figura 3.6 é apresentado o modo de ligação diferencial da saída de cada um dos integrados AD9851 conforme recomendado pelo fabricante [30] e adoptado no presente projecto. É utilizado um transformador com a relação 1:1 tipo T1-1T da Mini-Circuits, permitindo evitar uma perda de 6 dB em relação a uma ligação *single-ended*, pelo facto do filtro na saída não necessitar de ser duplamente terminado (apenas é utilizada uma resistência na saída do filtro). Para além disso obtém-se uma redução dos sinais em modo-comum.

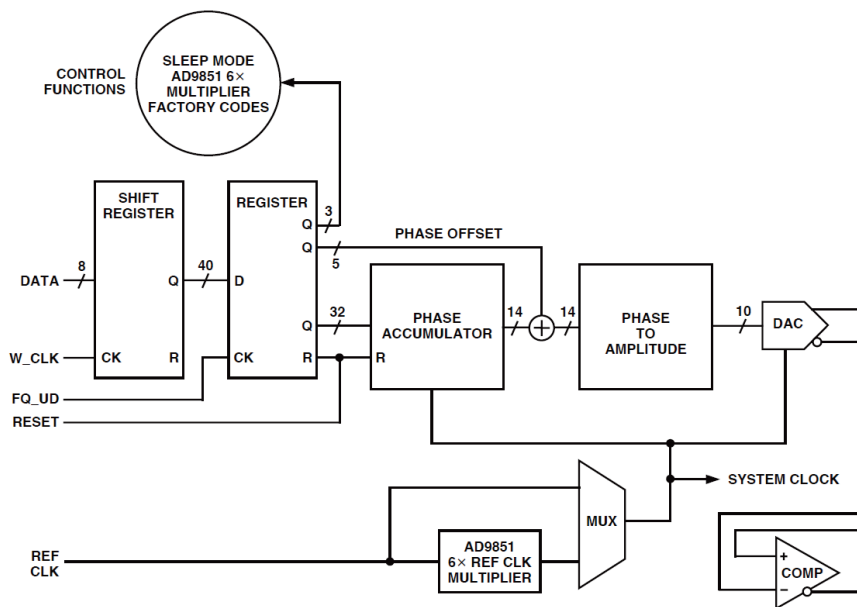


Figura 3.4 – Diagrama de Blocos dos integrados AD9850/AD9851 (fonte [30]).

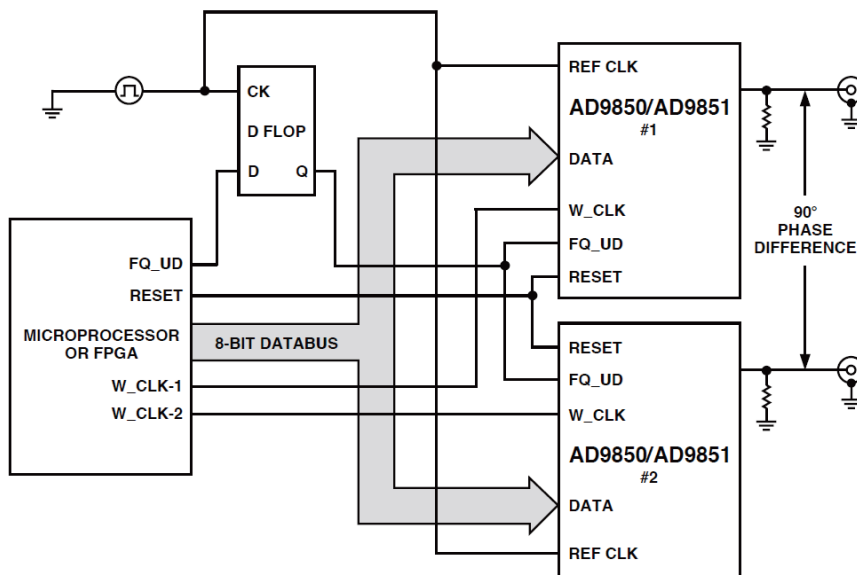


Figura 3.5 – Sincronização de dois integrados AD9850/AD9851 de modo a obter um sinal em quadratura (fonte [30]).

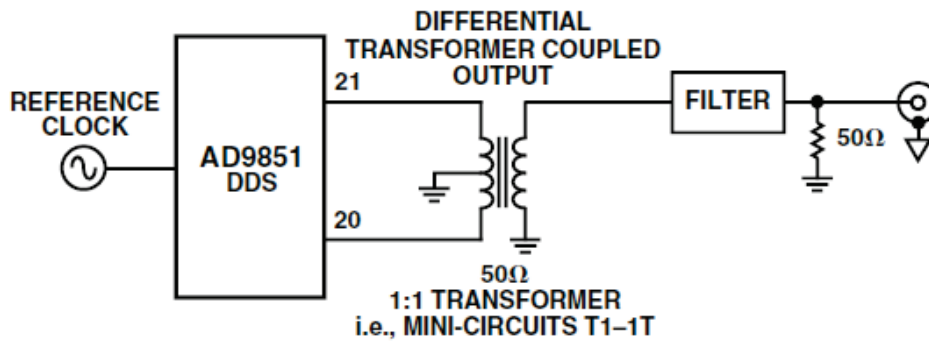


Figura 3.6 – Ligação em modo diferencial à saída do AD9851 (fonte [30]).

3.3.1.1 Filtro passa-baixo na saída do DDS AD9851

Na Figura 3.6 retirada do datasheet [30] do AD9851 pode observar-se a ligação em modo diferencial ao AD9851 recomendada pelo fabricante (Analog Devices). É utilizado um transformador tipo T1-1T da Mini-Circuits seguido de um filtro passa baixo destinado a reduzir harmónicas e espúrias em frequências mais elevadas (para além das harmónicas podem existir vestígios de outros sinais como seja o sinal de clock gerado internamente com uma frequência de 180 MHz).

Foi adoptado um filtro passa baixo de 7^a ordem (a mesma ordem de um exemplo apresentado no datasheet do AD9851, fig.2 da fonte [30]) com uma frequência de corte de 60 MHz e o seu dimensionamento e ajuste foi efectuado com o auxílio do programa Elsie [32]. O filtro foi dimensionado para uma fonte e carga, ambas de 50 Ω . O esquema do filtro inicialmente projectado pode ser observado na Figura 3.7 e a sua curva de resposta em frequência (módulo do ganho) pode ser observada na Figura 3.8.

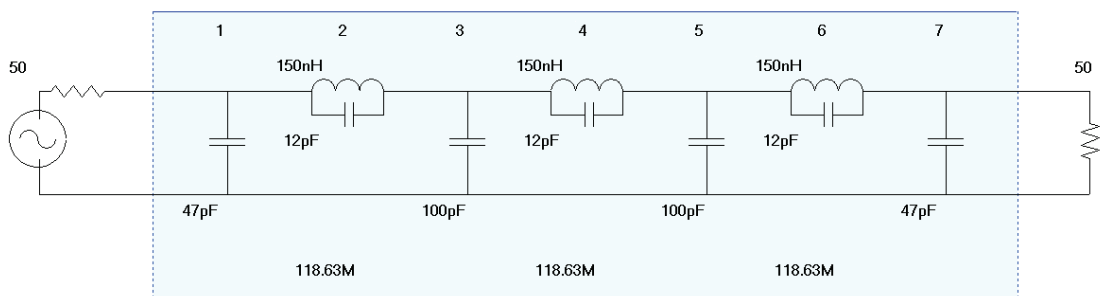


Figura 3.7 – Esquema inicial do filtro passa-baixo de 7^a ordem.

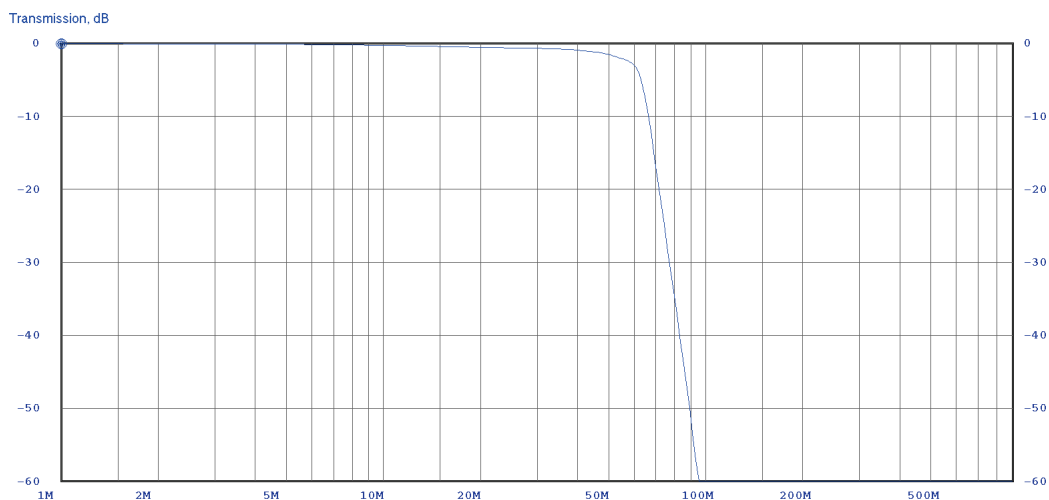


Figura 3.8 – Simulação da resposta em frequência do filtro inicialmente projectado para a saída do AD9851.

Para a implementação do filtro são utilizadas bobinas SMD de 150 nH e 5% de tolerância (TDK NLV25T-R15J-PF). De modo a obter as características reais do filtro, foi experimentalmente medido o valor das bobinas, assim como o seu factor de qualidade (Q), recorrendo a um VNA. Considerando a frequência central da banda passante do filtro a implementar (30MHz) mediui-se o valor de Q e de L para essa frequência, obtendo-se $Q=35$ e $L=135$ nH. De acordo com [62] o valor de Q para os condensadores é superior ao das bobinas em pelo menos uma ordem de grandeza e o valor da capacidade pouco varia com a frequência, sendo a SRF superior a 400MHz em qualquer dos casos. A medição dos condensadores comprovou que o valor destes se encontra dentro da tolerância indicada pelo fabricante. Corrigindo-se os componentes do filtro de acordo com os valores experimentais, procedeu-se em seguida ao redimensionamento do filtro sendo a nova resposta apresentada na Figura 3.9. Verifica-se que é expectável uma atenuação <1 dB@50 MHz (máxima frequência de trabalho) e >59 dB@100MHz (segunda harmónica da máxima frequência de trabalho).

Foi construído um filtro separado, para efeitos de teste e o seu comportamento foi avaliado com o auxílio de um VNA. Na Figura 3.9 é possível comparar o comportamento em frequência do filtro construído, com as curvas do filtro inicialmente projectado (considerando o valor de 150 nH para as bobinas) e com o filtro corrigido, utilizando os valores medidos experimentalmente. Verifica-se que os resultados estão de acordo com o esperado. O VNA utilizado tem uma gama dinâmica de aproximadamente 60 dB e por esse facto a curva do S21 medido sofre um desvio em relação aos valores teóricos abaixo dos -60 dB. Comparando os valores da resposta simulada do filtro corrigido com a do filtro construído, verifica-se que se obteve uma curva mais próxima da experimental, para as frequências entre 75 e 100MHz, encontrando-se assim a explicação para a ligeira divergência entre a curva teórica inicial e a experimental com o aumento da frequência. Note-se no entanto, que na presente aplicação qualquer das respostas (simuladas ou experimental) é perfeitamente válida para o fim pretendido, sendo as diferenças entre elas desprezáveis. Concluindo-se assim que as ligeiras variações observadas no valor destes componentes em relação ao valor nominal, não são críticas.

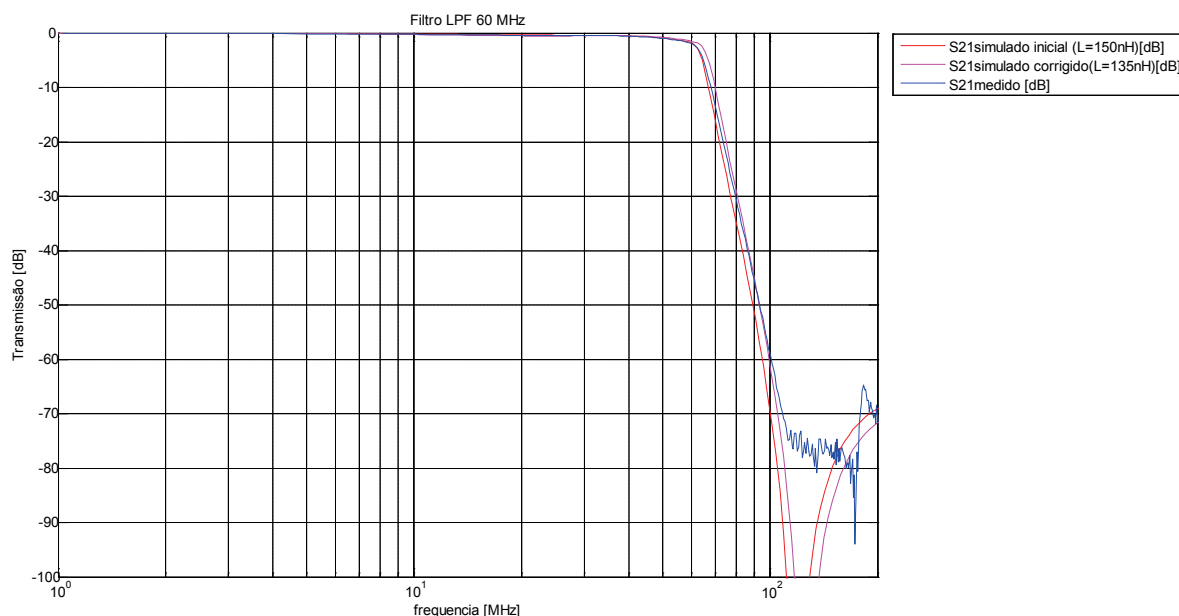


Figura 3.9 –Respostas em frequência do filtro LPF de 60MHz simuladas e medidas.

3.3.1.2 Amplificador de saída do gerador

Após a filtragem existe a necessidade de adaptar a amplitude do sinal ao fim a que se destina. No caso do DUT necessitamos de um sinal de teste de amplitude variável cujo máximo deve atingir pelo menos 10 dBm, já no caso do sinal de referência para o módulo de medição de desfasamento e magnitude (AD8302) necessitamos de -30 dBm.

Os circuitos da Figura 3.10 e Figura 3.11 pretendem simular o módulo gerador, que inclui amplificação de RF. Nestes circuitos, o integrado AD9851 e o transformador T1-1T são representados pela fonte I_DDSn que apresenta a amplitude da corrente esperada na saída do transformador ligado ao AD9851. São seguidos pelo filtro LPF atrás dimensionado. A terminação deste filtro é 50 Ω , fornecida pelo paralelo de R3 (100 Ω) com a impedância de entrada do AD603 (100 Ω) no caso da Figura 3.10 (nota: esta terminação é precedida pelo atenuador de 20 dB formado por R10, R11 e R12). Para o circuito da Figura 3.11 a terminação do filtro é assegurada por R18 (49,9 Ω). Pelo facto de utilizarmos o transformador, evita-se uma perda de 6 dB nesta terminação do filtro (a tensão de pico obtida na banda passante é assim dada por $I_{out} \cdot R_{term} / 2$, sendo $R_{term} = 50 \Omega$ a terminação do filtro e a corrente fornecida pelo AD9851 $I_{out} = 10 \text{ mA}$), para além disso reduzem-se os sinais em modo-comum, devido à ligação diferencial na saída do AD9851. Desprezando as perdas no filtro, obtém-se uma potência de -2,04 dBm na saída deste (ver também 3.3.1.3).

Foi escolhido um ampop THS3202 [33][57] pelas suas excelentes prestações a estas frequências (produto ganho largura de banda de 2 GHz), assim como elevada corrente de saída (115 mA com uma carga de 20 Ω), possibilidade de atacar cargas de baixo valor óhmico, funcionamento com uma única fonte DC, estabilidade com ganho unitário e excursão de saída compatível com a aplicação pretendida. Outros ampops, com largura de banda suficiente, foram avaliados, mas apresentavam outros problemas como sejam a falta de estabilidade para ganhos baixos [61].

A variação da potência do sinal a aplicar ao DUT é conseguida por meio de um VGA (Variable Gain Amplifier), controlado por uma tensão DC (0 a 1V) (R9, Figura 3.10). Foi utilizado o Sistema de Medida de Impedância em RF

integrado AD603 [35]. Este integrado possui um atenuador variável, seguido de um ampop que fornece um ganho fixo de 31,07 dB (fazendo um *shunt* externo entre os pinos 5 e 7). Este VGA permite variar o ganho de -11 dB a +31 dB com uma largura de banda de 90 MHz. Tem também duas entradas DC para controlo do ganho (*gpos* e *gneg*) formando o conjunto uma entrada diferencial. Um aumento de tensão na primeira em relação à segunda aumenta o ganho/diminui a atenuação enquanto um aumento de tensão na segunda em relação à primeira, diminui o ganho ou aumenta a atenuação. Na presente aplicação à entrada *gneg* é aplicada uma tensão fixa de aproximadamente 0,5V (fixa o ganho em -10 dB, para um valor de 0 V em *gpos*) e na entrada *gpos* é aplicada uma tensão variável entre 0 e 1V, resultando numa variação do ganho entre -10 e 30 dB (correspondendo a uma gama dinâmica de 40 dB, que é limitada no entanto pela baixa tensão de alimentação (5 V) do ampop seguinte – THS3202, não sendo possível utilizar o ganho máximo do AD603 que corresponderia a um valor na saída de 15,7 dBm @ 1MHz, bem acima dos 10 dBm pretendidos). No entanto, com a alimentação actual (5 V) obtém-se uma potência $\geq 11,5$ dBm na saída 1 em toda a gama de frequências de trabalho (com um máximo de $V_{pos} \approx 0,92$ V), evitando-se a necessidade de uma alimentação extra (os 5 V são necessários para as restantes partes do circuito).

A descrição da configuração anterior para o AD603, baseada no seu funcionamento, conforme o datasheet [35], conduz a um ganho para o AD603, na presente montagem, que pode ser traduzido pela seguinte fórmula,:

$$\text{Ganho [dB]} = 40 \cdot V_{pos} - 10 \quad (4.1)$$

Sabendo que o AD603 é seguido pelo THS3202 que acrescenta um ganho de 7,78 dB e é precedido por um atenuador de 20 dB. Se considerarmos a expressão anterior (4.1) podemos obter o valor do ganho total máximo entre a saída do filtro e a saída 1 (Figura 3.10) :

$$\text{Ganho_máx_total [dB]} = 40 \cdot 1 - 10 - 20 + 7,78 = 17,78 \text{ dB}$$

Pelo que, desprezando as perdas no filtro LPF de 60 MHz e tomando o valor de potência à saída do filtro (-2,04 dBm, conforme visto anteriormente), obtemos na saída 1 uma potência máxima teórica de:

$$\text{Pout_máx [dB]} = -2,04 + 17,78 = 15,74 \text{ dBm}$$

O THS3202 tem dois ampops no mesmo encapsulamento. Na Figura 3.10, um deles (U2A) é utilizado numa montagem não inversora cujo ganho é de 7,78 dB, utilizado em conjunto com o AD603, conforme já referido, de modo a fornecer ao DUT uma potência variável de acordo com o pretendido. O segundo ampop U2B (Figura 3.10) é utilizado numa montagem em seguidor de tensão (ganho unitário, que devido a R14 é dividido por 2, quando colocada uma carga de 50 Ω na saída). A resistência de realimentação de U2B (à semelhança da utilizada em U2A) tem um valor da série comercial próximo do valor recomendado pelo fabricante no datasheet [33], para o ganho em questão. Após o ampop U2B e R14 (que define a impedância de saída do gerador), existe um atenuador de 20 dB, formado pelas resistências R15 a R17 (Figura 3.10), permitindo baixar a potência de saída entregue pelo ampop na saída (aprox. -2 dBm @ 50 Ω) em conjunto com R14 (-6 dB) e com algumas perdas no filtro e ao longo do circuito, para um valor de aproximadamente -30 dBm que é o valor ideal para a potência do sinal de referência entregue ao integrado de medição AD8302.

Na Figura 3.12 e Figura 3.13 apresentam-se os resultados da simulação, no domínio do tempo, dos circuitos da Figura 3.10 e Figura 3.11. Considerou-se uma frequência de 25 MHz (valor médio de acordo com a banda de funcionamento entre 1 MHz e 50 MHz) e $R_9=0,93 \cdot 220 \Omega$ (potência de saída máxima utilizada), sendo os valores obtidos para as amplitudes de acordo com o esperado. No anexo D são apresentadas simulações no domínio do tempo para várias frequências: 1 MHz; 25 MHz e 50 MHz.

Na Figura 3.14 e Figura 3.15 é efectuada uma simulação, no domínio da frequência, dos circuitos das Figura 3.10 e Figura 3.11, comprovando-se que as potências em dBm (nota: Como o detector utilizado no projecto é logarítmico, interessa a variação do sinal em dB) do sinal a aplicar ao DUT (11,5 dBm) e do sinal de referência (-30 dBm) medidas a 25 Mhz, mantêm-se quase constantes com a frequência, para a gama de frequências de trabalho utilizada no presente projecto (de 1 a 50 MHz). Note-se que sem o filtro passa baixo de 60 MHz, a largura de banda é superior. Ocorre uma pequena sobrelevação perto dos 70 MHz na Figura 3.14 e Figura 3.15 e está relacionada com o filtro passa baixo de 60 MHz (desaparece retirando o filtro e corresponde a um pico no valor da impedância de entrada do mesmo). Não é problemática e está fora da banda de funcionamento do aparelho.

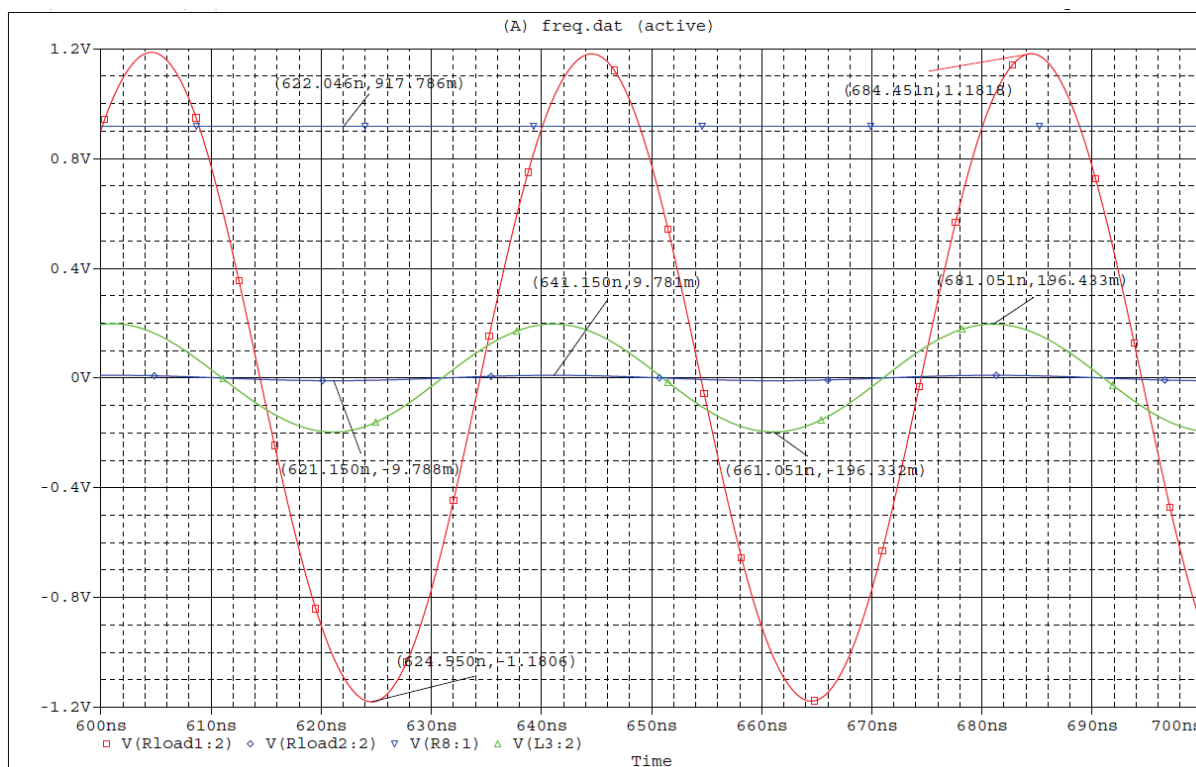


Figura 3.12 – Simulação no domínio do tempo do amplificador da Figura 3.10 (inclui Rload1/Saída 1 e Rload2/Saída2, $f=25$ MHz, $V_{pos}=0,92$ V).

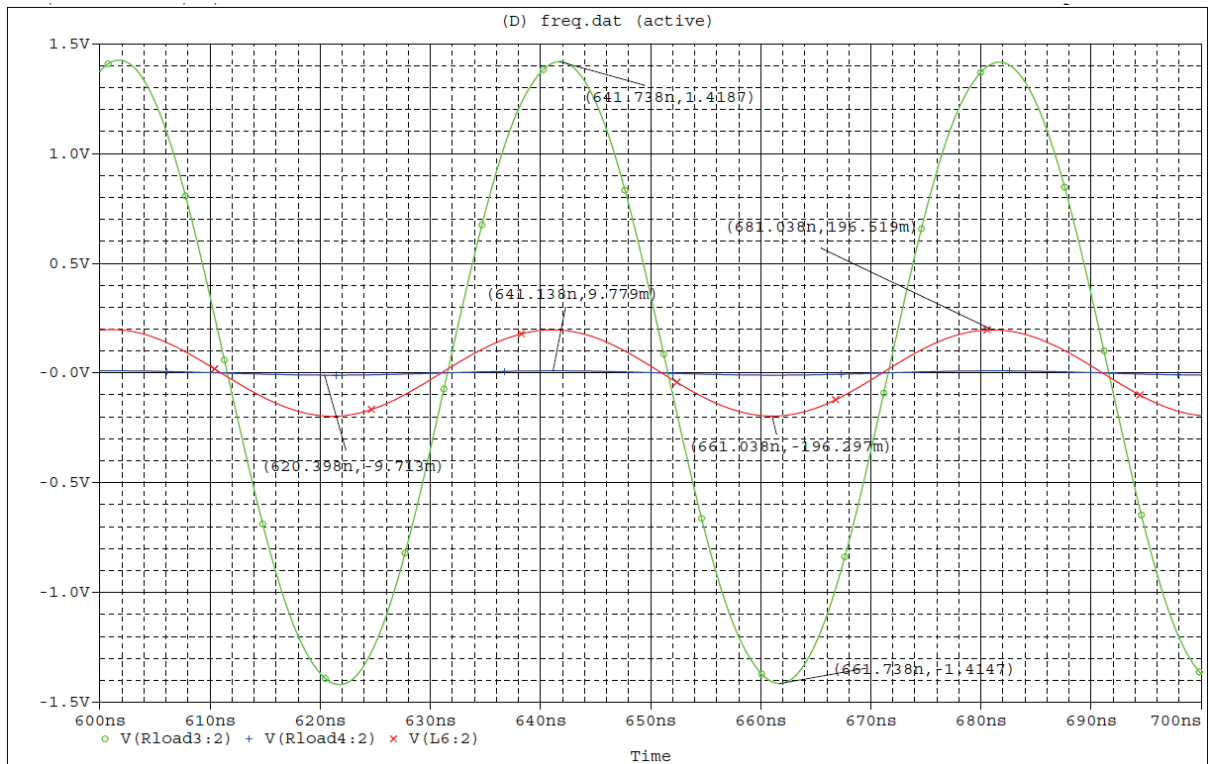


Figura 3.13– Simulação no domínio do tempo do amplificador da Figura 3.11 (Rload3/Saída 3 e Rload4/Saída4).

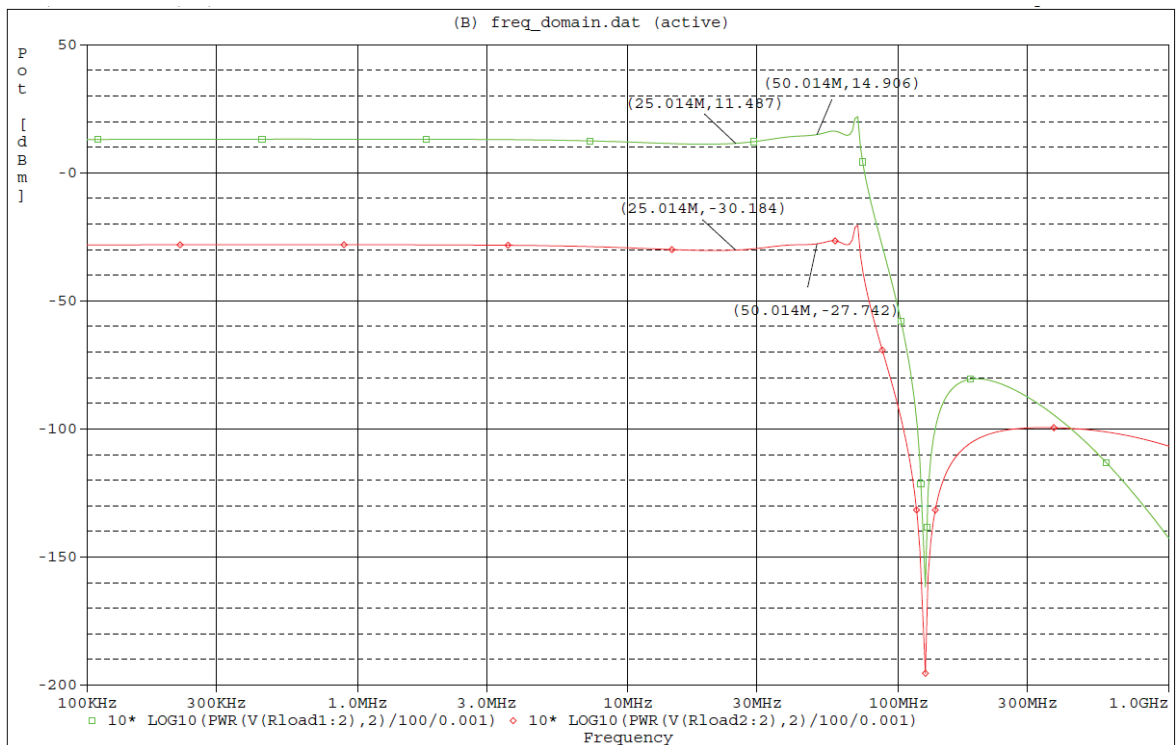


Figura 3.14 – Simulação no domínio da frequência do circuito da Figura 3.10. Potência nas saídas 1 (Rload1) e 2 (Rload2) do gerador (Vpos=0,92 V).

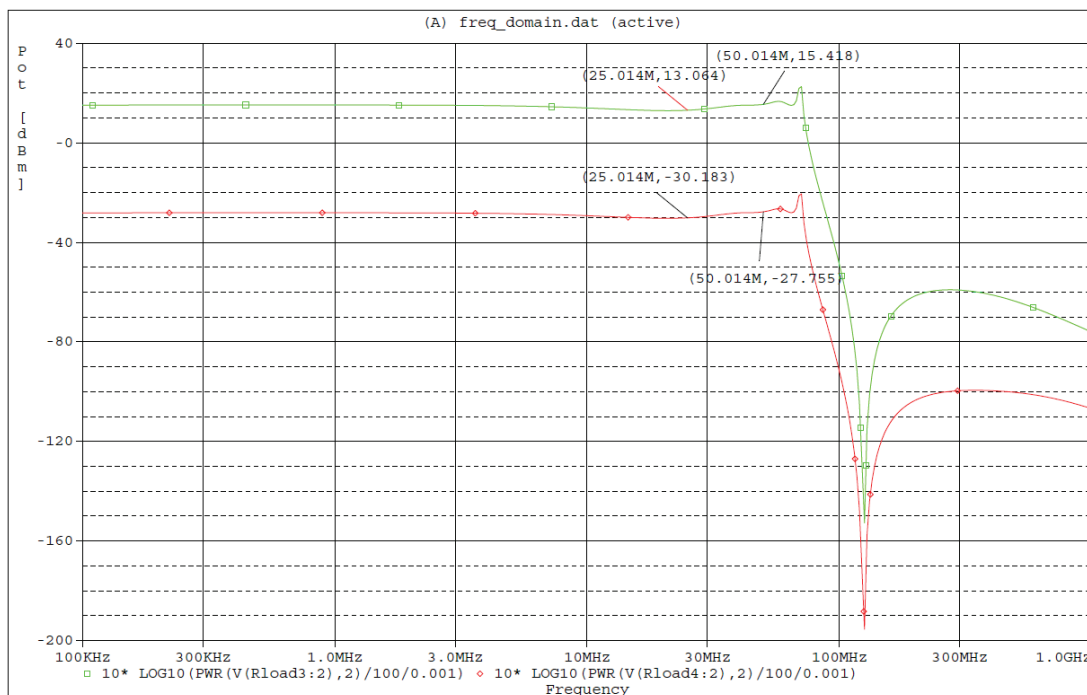


Figura 3.15– Simulação no domínio da frequência do circuito da Figura 3.10. Potências nas saídas 3 (Rload3) e 4 (Rload4) do gerador.

3.3.1.3 Esquema completo do gerador e amplificador de RF.

Na Figura 3.17 pode ser observado o esquema completo do gerador incluindo os estágios de amplificação do mesmo.

A corrente I_{out} na saída dos AD9851, que define o valor de tensão que se obtém na carga, pode ser ajustada entre 5 mA e 20 mA por intermédio da resistência R_{SET} (R17 e R20 Figura 3.17). A fórmula que permite obter o valor da corrente I_{OUT} [mA] em função da resistência R_{SET} [kΩ], de acordo com o datasheet do fabricante [30], é apresentada em seguida:

$$I_{OUT} = \frac{39,93}{R_{SET}} \quad (4.4)$$

Para o presente projecto considerou-se um $I_{OUT} = 10 \text{ mA}$, que corresponde a uma resistência com valor de 3,9 kΩ. É possível diminuir este valor e aumentar a corrente na saída e por consequência a potência do sinal fornecido pelo AD9851. No entanto a pureza espectral do sinal diminui, sendo este valor intermédio de 10 mA um bom compromisso entre potência e pureza espectral [30].

O módulo de controlo contém um microcontrolador que utiliza níveis LVCMOS (*Low Voltage Complementary Metal Oxide Semiconductor*) de 3,3 V, no entanto, os integrados DDS utilizam níveis lógicos de 5V. Para efectuar a conversão é possível utilizar um integrado dedicado, mas um simples buffer 74HCT541 (solução adoptada neste projecto) é suficiente, pois para uma alimentação de 5 V, as suas entradas são compatíveis com os níveis LVCMOS e as saídas são do tipo CMOS com níveis lógicos de 5 V. Com as entradas/saídas não utilizadas foram criados três conversores de nível auxiliares (saídas em J4) que poderão ser utilizados para experiências futuras. Nas entradas e saídas

digitais foram colocadas resistências de 470Ω que no caso das saídas protegem contra curto-circuitos (limitadores de corrente) e no caso das entradas funcionam em conjunto com as capacidades de entrada, como filtros passa-baixo para as interferências de alta frequência.

É utilizado um flip-flop tipo D (74AC74) conforme indicado pelo fabricante do AD9851 [30] [31] para a inicialização e sincronização entre os dois DDSs, conforme já apresentado anteriormente na Figura 3.5. Os flip-flops com clock estão sujeitos a um problema denominado de metaestabilidade. Este fenómeno ocorre caso os dados na entrada mudem durante o impulso de clock. Nesta situação, a saída pode comportar-se imprevisivelmente. Em muitos casos, a metaestabilidade nos flip-flops pode ser evitada garantindo-se que as entradas de dados e controle sejam mantidas constantes durante períodos especificados antes e após o impulso de clock. Estes períodos são chamados de tempo de setup (t_{su}) e tempo de hold (t_h) respectivamente. Estes tempos são especificados na documentação dos dispositivos (datasheets) e são tipicamente entre alguns nanosegundos e algumas centenas de picosegundos nos dispositivos modernos. Uma técnica para reduzir a metaestabilidade é conectarem-se dois ou mais flip-flops em série, de modo a que a saída de um alimenta a entrada de dados do outro, e todos os dispositivos compartilham um clock comum. Com este método, a probabilidade de um evento metaestável pode ser reduzida a um valor desprezível[36][37]. Como o 74AC74 contém dois flip-flops tipo D, são utilizados os dois em série de modo a reduzir a probabilidade de um evento metaestável (Figura 3.17).

O sinal de relógio para os DDSs é obtido a partir de um oscilador de 30 MHz (osc1 na Figura 3.17) e através da activação do multiplicador interno dos DDSs obtém-se um sinal de relógio de 180 MHz.

Em relação aos filtros e amplificadores de RF nas saídas dos DDSs, foram adoptadas as configurações já simuladas anteriormente, respectivamente no software Elsie (3.3.1.1) e em Pspice (3.3.1.2).

A potência do sinal na saída 1 do gerador é variável e pode ser ajustada na placa por meio de uma resistência variável (RV1) ou remotamente através de uma tensão entre 0 e 1V (a selecção é efectuada por intermédio da ponte JP1). Como se verá adiante, esta tensão será gerada pelo microcontrolador através de uma saída PWM (Pulse Width Modulation) ligada ao filtro passa-baixo composto por R23 e C29 na placa do gerador (Figura 3.17). A frequência do sinal PWM é de 8 kHz e a frequência de corte do filtro tem o valor:

$$f_c = \frac{1}{2\pi RC} = \frac{1}{2\pi \cdot 1,5 \text{ k}\Omega \cdot 10 \mu\text{F}} = 10,61 \text{ Hz} \quad (4.5)$$

Pelo que na saída do mesmo se obtém o valor médio do sinal, ou seja a componente DC.

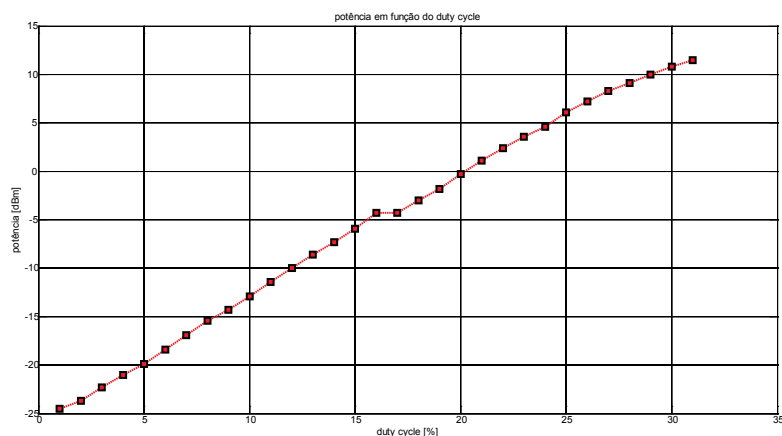
A tensão obtida na saída do filtro (\bar{y}) é função do *duty cycle* (D) do sinal de 8 kHz e pode ser calculada através da expressão:

$$\bar{y} = \frac{1}{T} \int_0^T f(t) dt = D \cdot y_{max} + (1 - D) \cdot y_{min} \quad (4.6)$$

Sendo y_{max} e y_{min} os valores de tensão DC máximo e mínimo possíveis de obter na saída do filtro. Variando esta tensão, variamos o ganho do integrado AD603 e por consequência a potência na saída 1 do módulo gerador, de acordo com a Tabela 3.1 e gráfico da Figura 3.16, cujos valores foram obtidos experimentalmente para a frequência de 25 MHz (perto do centro da banda de funcionamento).

Tabela 3.1 – Potência [dBm] na saída 1 do módulo gerador em função do valor do duty cycle do PWM gerado pelo microcontrolador [%].

Potência [dBm] na saída 1 do módulo gerador em função do valor do duty cycle do PWM gerado pelo microcontrolador [%]			
duty cycle[%]	pot [dBm]	duty cycle[%]	pot [dBm]
1	-24,5	17	-4,3
2	-23,7	18	-3,0
3	-22,3	19	-1,8
4	-21,0	20	-0,3
5	-19,9	21	1,1
6	-18,4	22	2,4
7	-16,9	23	3,6
8	-15,4	24	4,6
9	-14,3	25	6,1
10	-12,9	26	7,2
11	-11,4	27	8,3
12	-10,0	28	9,1
13	-8,6	29	10,0
14	-7,3	30	10,8
15	-5,9	31	11,5
16	-4,3		

**Figura 3.16 – Gráfico da potência de RF na saída_1 do gerador em função do duty cycle gerado pelo microcontrolador.**

Foram utilizadas alimentações separadas para a parte digital (+5 V) e para a parte analógica (+5 V e -5 V) e nas alimentações dos vários integrados foram utilizadas bobinas de 2,2 uH e condensadores de 100 nF para efeitos de desacoplamento. O valor do condensador escolhido deve ser suficientemente baixo em toda a gama de frequências de trabalho : ≤ 1 ou 2Ω e o valor da bobina deve proporcionar uma impedância de pelo menos uma ordem de grandeza acima da impedância do condensador. Para além, disso a SRF da bobina (normalmente inferior à do condensador para esta gama de valores) deve estar suficientemente acima da maior frequência de trabalho. Os valores utilizados foram adoptados com base nestes critérios.

Na

Figura 3.18 é apresentado o *layout* da placa do gerador e amplificador de RF. Finalmente na Figura 2.1 é apresentada uma imagem da placa construída para o módulo gerador. As pistas da placa de circuito impresso foi executadas por fresagem numa máquina CNC (*Computer Numerical Control*).

Previamente a mesma máquina efectuou a furação da placa, tendo sido efectuado um processo electroquímico intermédio de metalização dos furos.

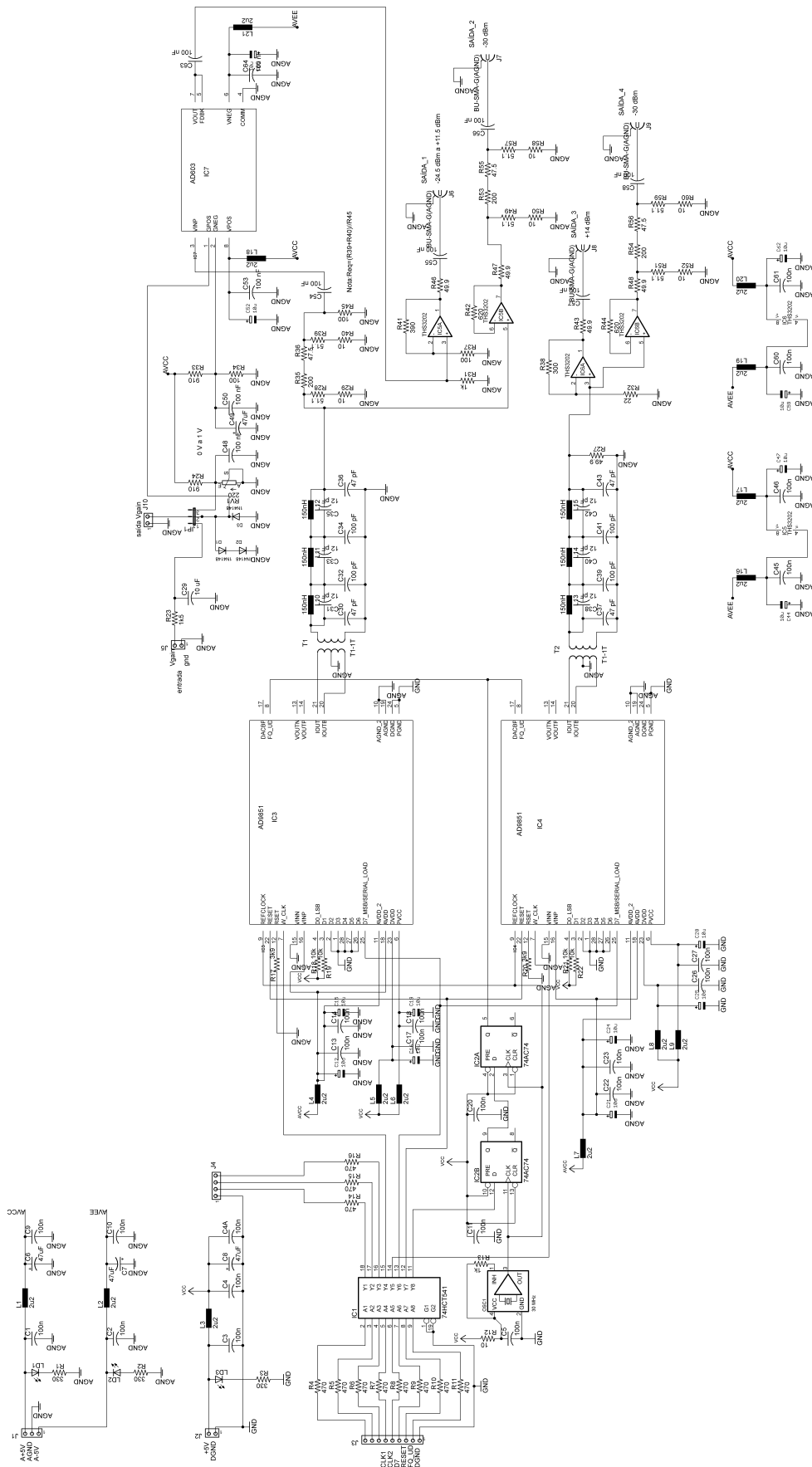


Figura 3.17 - Esquema completo do gerador.

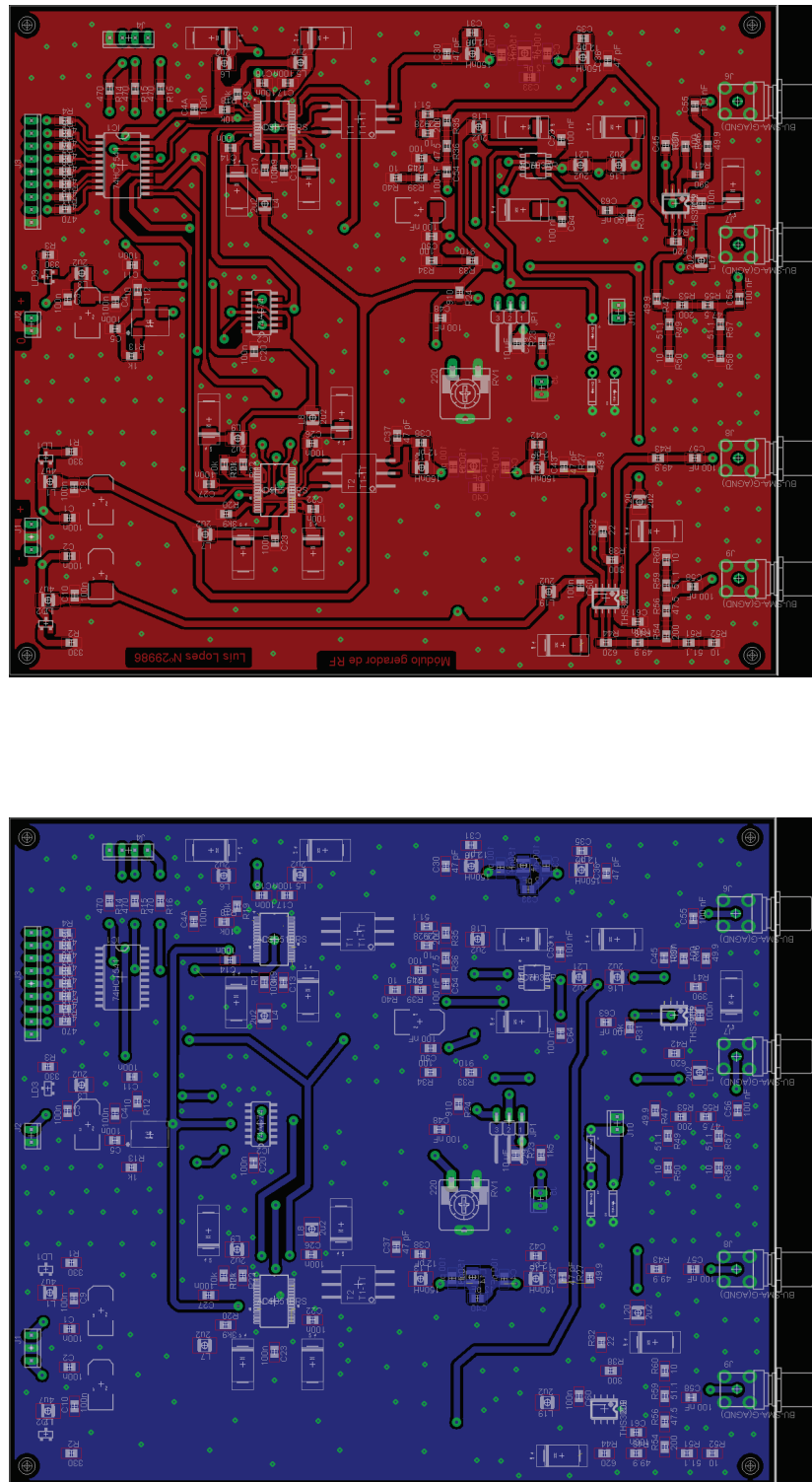


Figura 3.18 – *Layout* da placa do gerador e amplificador de RF (face superior e inferior)

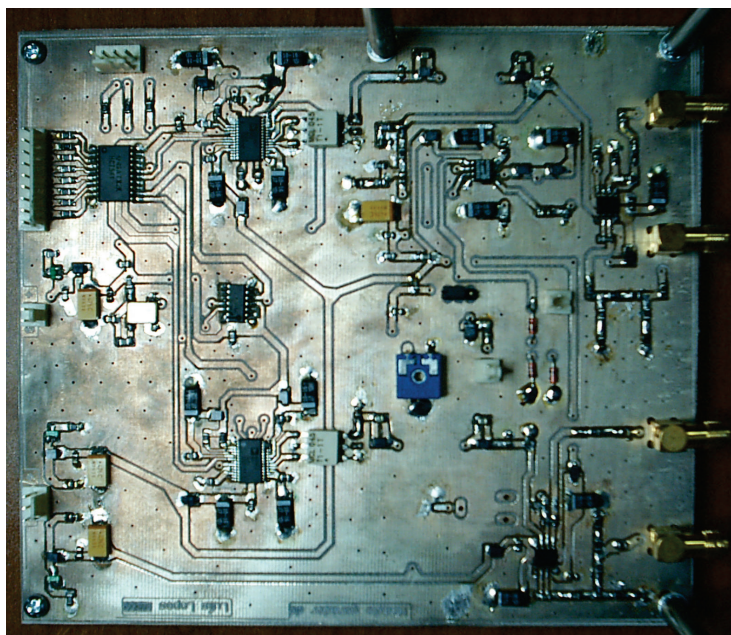


Figura 3.19 – Protótipo do módulo gerador.

3.3.2 Implementação do módulo de medição

O esquema do módulo de medição é apresentado na Figura 3.20. Z1 é um acoplador bidirecional tipo PDC-20-3BD da Mini-Circuits. O DUT é ligado na saída X2 e o sinal da saída 1 do gerador é ligada ao acoplador em X1. A referência do gerador (saída 4) é ligada em X3.

As pontes JP1 a JP4 permitem intercalar atenuadores nas saídas FWD (pino 3) e REV (pino 6) do acoplador, permitindo, no caso de se utilizar um nível fixo de potência em X1, otimizar o valor de potência a aplicar ao detector AD8302 (sendo o valor óptimo de -30 dBm). No presente projecto não foram utilizados, pois pretende-se que o sinal a aplicar ao DUT possa variar em potência e para além disso o seu valor máximo corresponde a valores de potência em FWD e REV que estão dentro das especificações do AD8302 (inferiores a 0 dBm).

Os atenuadores têm uma configuração em π , mas em cada um dos braços são consideradas duas resistências em vez de uma só, à semelhança do circuito do gerador, o que permite uma maior facilidade em obter o valor pretendido (não *standard*), agrupando resistências.

Um integrado MAX4258 contém no seu interior um ampop, precedido de um comutador SPDT que é accionado pelo microncontrolador da placa de controlo (após conversão do nível lógico de LVCMOS para TTL, através do 74HCT541 na mesma placa). Este comutador selecciona a saída do acoplador a ser medida (FWD ou REV). O ampop seguinte permite criar um buffer de modo que o circuito a jusante não sobrecarregue as referidas portas FWD e REV e ainda proporciona um ganho de +6dB, compensando assim parte das perdas de acoplamento (aprox. 20 dB). A correcta terminação das portas FWD e REV é assegurada pelas resistências R16 e R24 (49,9 Ω 1%).

Os díodos BAV99 criam uma protecção adicional para as entradas do integrado AD8302, caso a amplitude dos sinais aplicados aumente demasiado (nota: no protótipo não foram utilizados).

O integrado AD8302 mede a magnitude e diferença de fase de um sinal aplicado na entrada INPA em relação a um sinal de referência (de preferência com -30 dBm) aplicado na entrada INPB.

Estas medidas são traduzidas em tensão nas saídas Vmag e Vfase da placa após passarem por ampops LM6152 a funcionar como seguidores de tensão. O integrado AD8302 gera também uma tensão fixa de referência de 1,8 V (Vref) que é útil para o ADC que posteriormente efectua a conversão das tensões analógicas de medição num valor binário. Vmag e Vfase podem variar entre 0 V e 1,8 V correspondendo uma variação de 30 mV por cada dB do sinal em INPA em relação ao de referência (INPB) e de 10 mV por cada grau de diferença de fase. 0,9 V corresponde em Vmag a 0 dB e em Vfase a 90°. Este integrado apenas consegue medir diferenças até 180°, pelo que não é possível, apenas com uma medição, discriminar entre um comportamento capacitivo ou indutivo. Conforme já foi referido anteriormente, são efectuadas para a mesma frequência várias medições, variando a diferença de fase entre o sinal injectado no DUT e o de referência, de modo a eliminar esta ambiguidade de fase.

Na Figura 3.21 apresenta-se o *layout* da placa do módulo de medição e na Figura 3.22 a imagem do protótipo construído.

As tensões de saída do módulo de medição (Vref, Vmag e Vfase) na versão de 10 bit (Figura 3.2) são aplicadas ao ADC interno do microcontrolador AT91SAM7S256, na placa de controlo. No caso da versão de 24 bit (Figura 3.3) são aplicadas a um ADC externo (LTC2418), conforme descrito em 3.3.5.

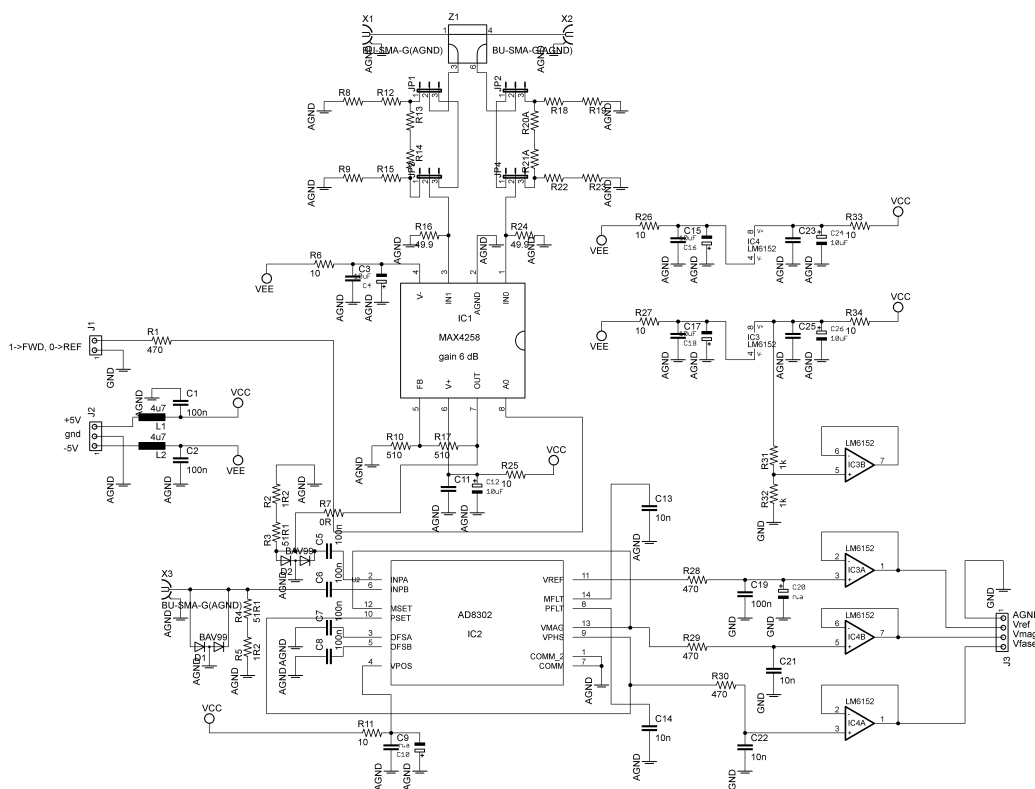


Figura 3.20- Esquema do módulo de medição.

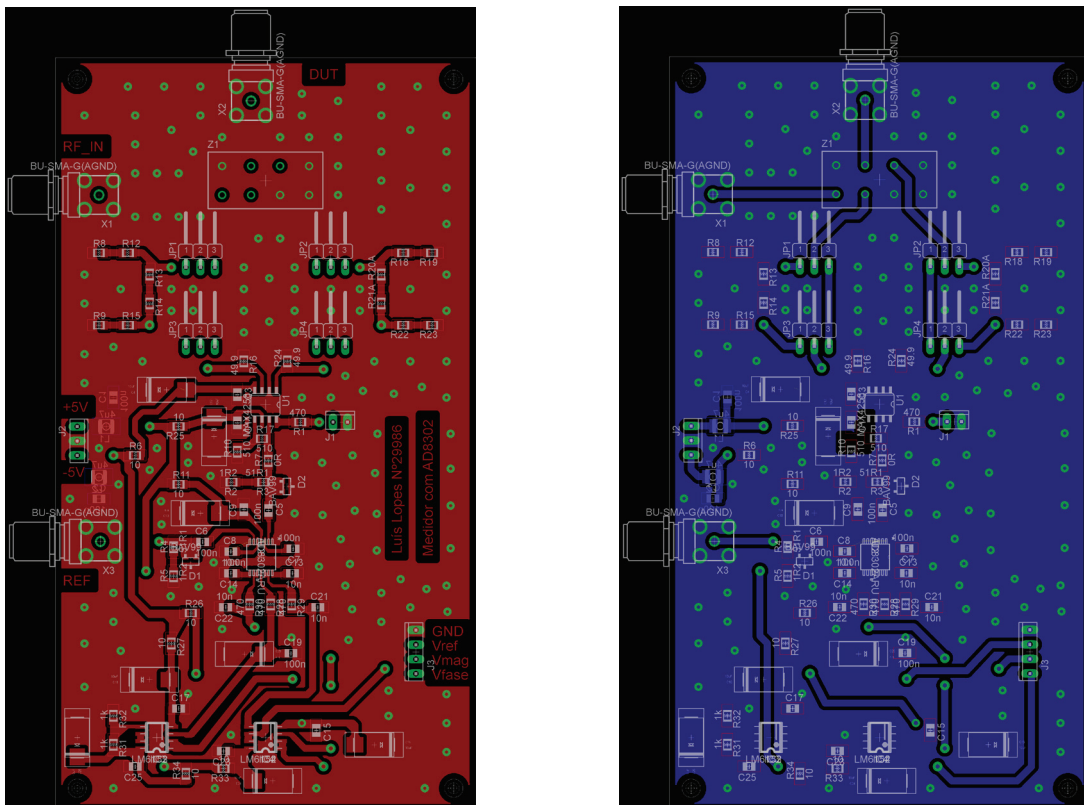


Figura 3.21 –*Layout* da placa do módulo de medição (face superior e inferior).

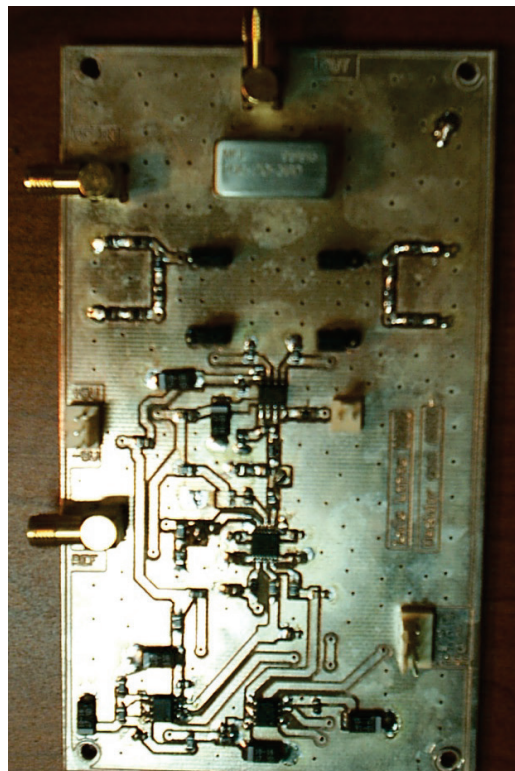


Figura 3.22 Protótipo do módulo de medição.

3.3.3 Implementação da fonte de alimentação

A Figura 3.23 representa o esquema da fonte de alimentação do sistema de medição de impedância em RF. A fonte de alimentação fornece uma alimentação de +5V (J1 a J4) para os circuitos digitais e uma alimentação simétrica +5V/-5V (J5 a J8) para os circuitos analógicos. Foram utilizados integrados reguladores de tensão tipo 7805 e 7905. Os díodos D1 a D3 (1N4001) de proteção, fornecem um caminho alternativo para a descarga dos condensadores “a jusante”, ao desligar o circuito, evitando que a mesma se faça pelo interior dos reguladores. O transformador de 2x9V 10VA é projectado para fornecer até cerca de 550 mA pelo que se colocaram fusíveis de 500 mA de modo a proteger o mesmo. Os integrados 7805 e 7905 já possuem uma proteção interna contra curto-circuitos.

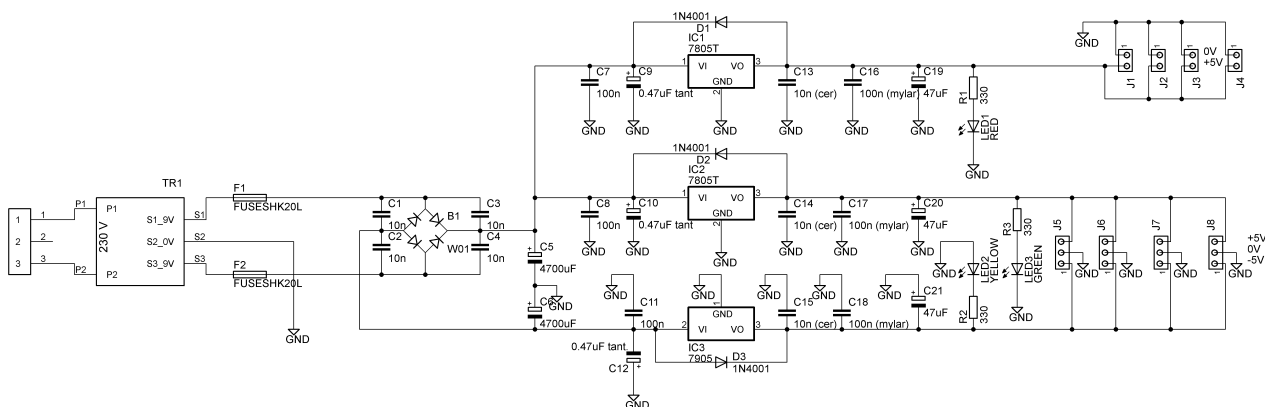


Figura 3.23 – Esquema da fonte de alimentação.

Na Figura 3.24 apresenta-se o *layout* da placa da fonte de alimentação e na Figura 3.25 a imagem do protótipo construído.

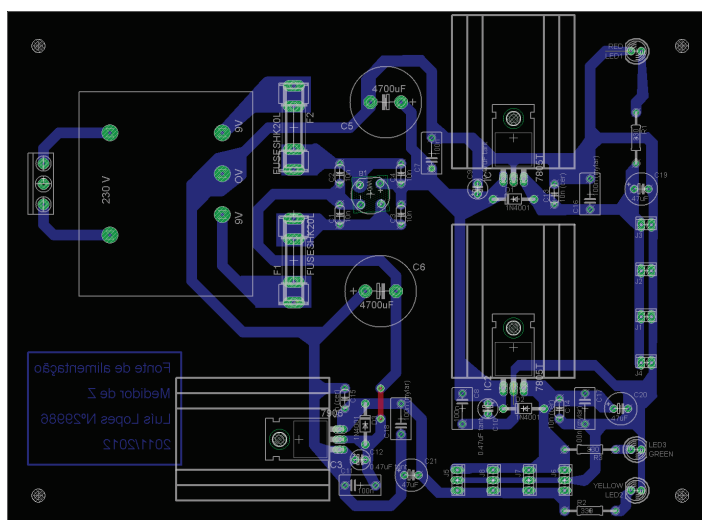


Figura 3.24 – *Layout* da placa da fonte de alimentação.



Figura 3.25 – Protótipo da fonte de alimentação.

3.3.4 Implementação do módulo de controlo

O módulo de controlo é o responsável pelo interface com o utilizador, quer localmente através do teclado 4x4 e *display* LCD, quer remotamente via RS232 com um computador ou terminal. O principal componente do módulo de controlo é um microcontrolador (AT91SAM7S256) de 32 bit da família ARM7, produzido pela empresa ATMEL.

Como input do utilizador é possível, localmente, introduzir o valor da frequência do gerador, a potência da saída 1 do mesmo e a diferença de fase entre os sinais dos dois DDSs. É também possível efectuar saltos em frequência (*up/down*) através de duas teclas e definir à priori o valor desses saltos (entre 1 kHz e 10000 kHz). Estas funcionalidades permitem localmente o controlo total do módulo gerador, o que é útil para efeitos de testes e medições.

Remotamente os comandos permitem alterar a potência aplicada ao DUT (saída1 do gerador) e definir a frequência de trabalho. Estes comandos remotos têm como função proceder à medição da impedância do DUT e após cada frequência recebida via RS232 o módulo de controlo procede a uma série de medições automaticamente e responde com uma trama contendo os valores obtidos na saída do ADC, para posterior tratamento no PC.

Foi criada uma máquina de estados para as várias tarefas. No caso do utilizador tentar introduzir novo comando antes da conclusão do anterior (caso o estado actual não seja *idle*), acende localmente o LED1 (*busy led*) em conjunto com um sinal sonoro do *buzzer* ou no caso remoto é enviada a mensagem “*busy*”. O *buzzer* permite também uma confirmação de retorno para as acções do utilizador, como por exemplo o pressionar do teclado 4x4.

O integrado 74HCT541 converte os níveis LVCMOS para lógica de 5V CMOS a aplicar ao LCD e ao comutador FWD/REV na placa do medidor. O integrado LM1117-3V3 converte localmente os 5V da fonte de alimentação para os 3,3V necessários ao microcontrolador.

O integrado MAX3232 converte os níveis lógicos LVCMOS para os níveis utilizados pela ligação série RS232.

O conector de 20 pinos JTAG permite programar o microcontrolador e fazer actualizações do firmware.

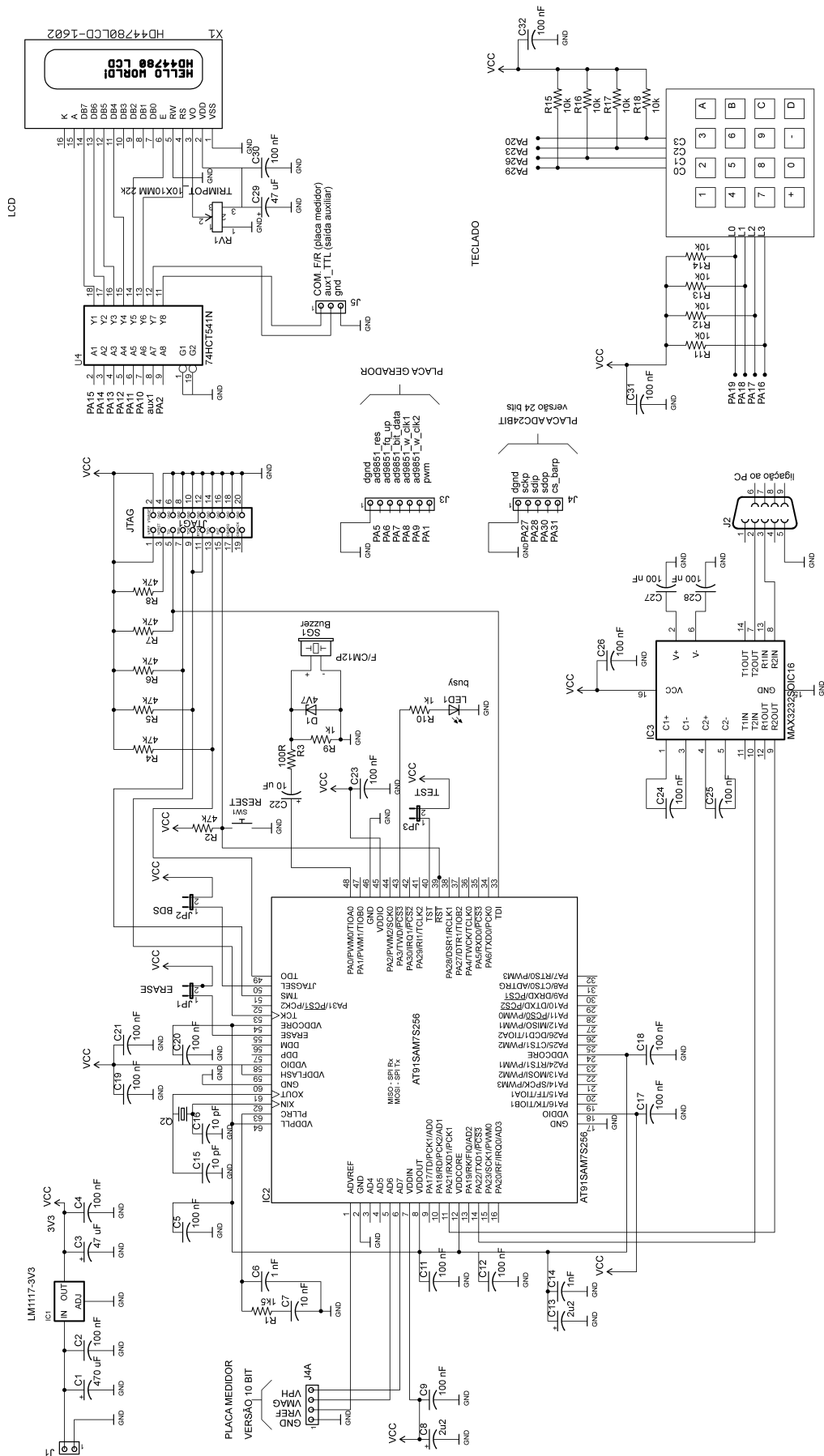


Figura 3.27– Esquema completo do módulo de controle.

3.3.5 Implementação do módulo ADC de 24 bit.

Na Figura 3.28 pode observar-se o esquema do módulo que contém o ADC de 24 bit (LTC2418). Este módulo recebe como entradas as tensões provenientes do módulo de medição, geradas pelo AD8302 e os resultados binários da conversão são enviados para o microcontrolador (módulo de controlo) em modo série. Pela mesma via o microcontrolador configura o funcionamento do ADC e selecciona o canal para a próxima conversão. O sinal de clock para a comunicação série com o ADC é também gerado pelo microcontrolador.

O ADC LTC2418 tem a possibilidade de funcionar em modo diferencial com 8 canais ou 16 canais em modo *single-ended*. No presente projecto são utilizados dois canais em modo *single-ended* (CH0 para o V_{mag} e CH1 para o V_{fase}). Como os sinais são sempre positivos e o 24º bit é de sinal, apenas são utilizados 23 bits. Destes 23 bits, o 23º bit é de *overflow* pelo que na verdade este ADC comercializado como de 24 bit, neste tipo de aplicações, funciona como sendo de 22 bit+1 (valor máximo em decimal : 4194304). O valor de fim de escala é obtido para uma tensão na entrada de $0,5 \cdot V_{ref}$. Como as tensões na entrada do ADC podem ir de 0 até 1,8 V necessitamos de uma tensão de referência de $2 \cdot 1,8V = 3,6 V$. Para este efeito é utilizado o integrado IC1, um ampop OPA350 que forma uma montagem não inversora, com ganho de tensão 2x, transformando a tensão de referência dada pelo AD8302 (1,8 V) em 3,6 V. As resistências utilizadas nesta montagem são de 0,5% de tolerância. O condensador C3 é um condensador de compensação de valor semelhante ao indicado no datasheet, limita-se assim o ganho em frequências mais elevadas e evitam-se possíveis instabilidades.

A alimentação do ADC é 5V, mas os níveis das entradas digitais, de acordo com os valores apresentados no *datasheet*, são compatíveis com os níveis LVCMOS, pelo que não foi necessário utilizar um conversor. De qualquer modo colocaram-se resistências de protecção (limitadoras de corrente) conforme já utilizado em outros módulos descritos anteriormente. Em relação à saída digital sdo (pino 17 do ADC) os níveis presentes são TTL/CMOS de 5V. As entradas do AT91SAM7S256 são tolerantes a 5V, pelo que à partida não seria necessária nenhuma precaução. No entanto procedeu-se a um simples divisor de tensão composto pelas resistências R6 e R7 de modo a que os níveis estivessem de acordo com LVCMOS.

Na Figura 3.29 pode ser observada a implementação prática do módulo ADC de 24 bit.

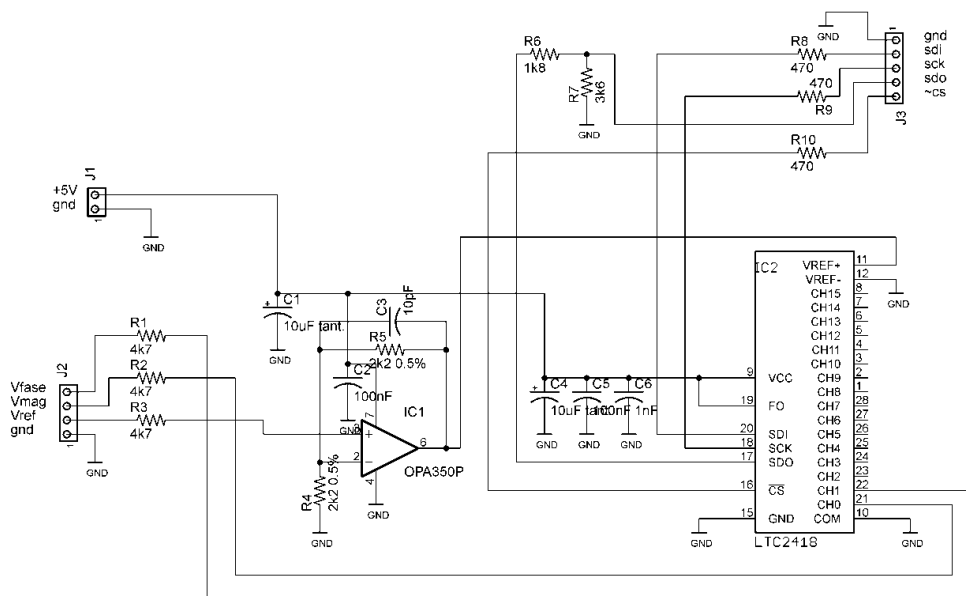


Figura 3.28 – Esquema do módulo ADC de 24 bit.

3.4 *Firmware*

O *firmware* contido na memória flash do microcontrolador foi desenvolvido em linguagem C.

As ferramentas de desenvolvimento utilizadas foram as seguintes:

- Ambiente de desenvolvimento integrado *Eclipse*.
- Compilador de C , *linker* e *debugger*, da *Free Software Foundation*, *GNU tool chain for ARM*.
- Hardware de programação e debug através de um interface *JTAG* ligado a uma porta USB do PC em conjunto com o programa *OpenOCD* e *Insight*.

Uma descrição pormenorizada do funcionamento deste ambiente, bem como dos ficheiros de configuração necessários para um projecto assim criado pode ser encontrada em [38].

Em seguida é apresentada uma lista dos principais ficheiros criados e/ou utilizados em conjunto com uma breve descrição de cada um:

Ficheiros header:

- **ad9851.h**
Definições dos DDSs.
- **adc.h**
Definições do conversor ADC interno do AT91SAM7S256 (versão de 10 bit).
- **adc24bit.h**
Definições do conversor ADC externo LTC2418 (versão de 24 bit).
- **AT91SAM7S256.h**
Definições do microcontrolador AT91SAM7S256 (registos e periféricos internos).
- **AT91SAM7S-HB.h**
Definições relativas à placa de desenvolvimento do microcontrolador AT91SAM7S256 utilizada.
- **beeper.h**
Definições do buzzer (avisos sonoros).
- **dac.h**
Definições do PWM (utilizado com DAC para gerar uma tensão contínua de controlo de ganho).
- **delay.h**
Definições dos atrasos temporais.

- **keyboard.h**

Definições do teclado 4x4.

- **lcd.h**

Definições do lcd.

- **medidor.h**

Definições do relacionadas com o módulo e operação de medição.

- **project.h**

Definições do relacionadas com o microcontrolador e placa utilizadas.

- **usart1.h**

Definições da porta série do microcontrolador.

Ficheiros .c :

- **ad9851.c**

Funções para a configuração dos DDSs. Actualização e alteração dos registos (valores da frequência e fase) e inicialização.

- **adc.c**

Funções relativas à operação e inicialização do adc interno de 10 bit do AT91SAM7S256 (versão de 10 bit do medidor).

- **adc24bit.c**

Funções relativas à operação e inicialização do adc externo de 24 bit (LTC2418) (versão de 24 bit do medidor).

- **beeper.c**

Funções de inicialização e accionamento do *buzzer* (avisos sonoros).

- **dac.c**

Funções para a inicialização e configuração do PWM do microcontrolador, no pino PIOA1 (utilizado para gerar a tensão contínua, após filtragem, que define o ganho do VGA AD603 de modo a variar a potência do sinal aplicado ao DUT).

- **delay.c**

Contém as funções necessárias à geração de tempos de espera. São utilizadas interrupções geradas pelo periférico PIT (periodic interval timer) de 1ms em 1 ms.

- **keyboard.c**

Funções relacionadas com o teclado 4x4. Cada vez que uma tecla é premida é gerada uma interrupção.

- **lcd.c**

Funções relacionadas com o lcd 16x2, como por exemplo o posicionamento do cursor e a inicialização do lcd. Também contém funções para a representação e conversão de números para caracteres (utilizadas pelo lcd e pela uart).

- **lowlevel.c**

Funções de inicialização do hardware (ARM), nomeadamente a velocidade de clock, a configuração do watchdog e do botão de reset.

- **main.c**

Programa principal. Adiante será efectuada uma descrição mais pormenorizada.

- **medidor.c**

Funções relativas à placa do módulo de medição, que contém o AD8302 e também relativas à operação de medição. Estas funções permitem accionar o comutador do MAX4258 (que selecciona a porta do acoplador a medir – FWD ou REV). Também invocam as funções para a configuração da frequência a utilizar e o desfasamento entre os DDSs (ou seja entre o sinal injectado no DUT e o de referência).

- **usart1.c**

Funções relacionadas com a configuração e utilização da porta série. A recepção de um carácter origina uma interrupção.

Outros ficheiros:

- **at91sam7_h256_flash.cmd**

Script que define o modo como o código e dados gerados pelo compilador de C e assembler GNU são carregados em memória (código em flash e variáveis em RAM).

- **cstartup.s**

Código de inicialização em assembler para o AT91SAM7S256.

- **elf32-littlearm.lds**

Script com opções para o linker, invocado no makefile.

- **libc.a**

Biblioteca padrão da linguagem c (não necessária na actual versão deste projecto).

- **libgcc.a**

Biblioteca GNU Compiler Collection.

- **libm.a**

Biblioteca de funções matemáticas.

- **makefile**

Script para compilação e programação.

- **ocd.bat**

Script para utilização do interface JTAG (comunicação entre PC e ARM) para debug (invoca o programa *openocd*).

- **ocd_flash.bat**

Script para utilização do interface JTAG (comunicação entre PC e ARM) para programação da *flash* do microcontrolador (invoca o programa *openocd*).

- **openocd-at91sam7s-flash.script**

Script utilizado no *makefile* para programação da memória *flash*.

- **sam7s256-flash-ft2232.cfg**

Ficheiro de configuração utilizado como parâmetro por *ocd_flash.bat*.

- **sam7s256-ft2232.cfg**

Ficheiro de configuração utilizado por *ocd.bat* como parâmetro.

- **sram.elf**

Ficheiro executável utilizado pelo programa *insight* para fazer debug.

- **main.bin**

Ficheiro binário para programação em memória flash no microcontrolador.

Este conjunto de ficheiros aqui referido é o responsável pela inicialização do microcontrolador ARM de modo a configurar, por exemplo, o sinal de *clock* (PLL interno) e a memória (*remap*) e por todas as funções inerentes à manipulação dos periféricos e protocolos utilizados (configuração e escrita de caracteres e mensagens no LCD; varrimento e leitura do teclado; funções específicas para a construção das tramas utilizadas nas mensagens para a configuração dos DDSs, do ADC e da comunicação série RS232 utilizada para comunicar com o PC); O programa final utiliza as várias funções atrás mencionadas de modo a que seja possível obter as medições desejadas.

O programa principal (*main.c*) invoca as inicializações necessárias, após o que passa a executar uma máquina de estados com catorze estados, sendo a mudança de estado provocada por interrupções ou pela conclusão das operações no estado actual. Ao surgir uma interrupção (por exemplo pelo premir do teclado 4x4 ou por um pedido remoto via RS232), caso o estado não seja *idle* (ou seja o microcontrolador ainda está ocupado a executar tarefas anteriores) é gerada uma mensagem “*busy*”, localmente através de um led e remotamente através de RS232.

O *display* LCD, para além de permitir visualizar a frequência actual, é utilizado durante as operações no teclado local como output do microcontrolador para as várias funcionalidades, na interacção com o utilizador.

Ao efectuar-se um reset e antes de ser dada qualquer instrução local ou remota relativa à frequência pretendida para o gerador, o *main* inicializa o módulo gerador num modo de teste para o qual são geradas duas frequências diferentes, nos dois DDSs, distanciadas de 100 Hz (10000 kHz e 10000,1 kHz). Isto permite criar uma diferença de fase variável no tempo e testar o funcionamento do AD8302, utilizado no módulo medidor, para medir desfasamento e magnitude. Na saída da tensão relativa ao desfasamento entre o sinal de referência e o sinal a aplicar ao DUT deve obter-se uma onda cujo mínimo deve estar um próximo dos 0V e o máximo próximo dos 1,8V. Este procedimento é indicado pelos Engenheiros da Analog Devices no seu fórum [39] para o teste do funcionamento da medida do desfasamento deste componente.

O resultado do teste pode ser observado na Figura 3.31, que foi obtida ligando o osciloscópio na saída Vphase do módulo de medida. No datasheet do AD8302 existe uma figura semelhante que relaciona o desfasamento com a tensão na referida saída do integrado e que também foi obtida por este processo [39]. Comprova-se, por este modo, o bom funcionamento da medição de desfasamentos do exemplar do AD8302 colocado no módulo de medição.

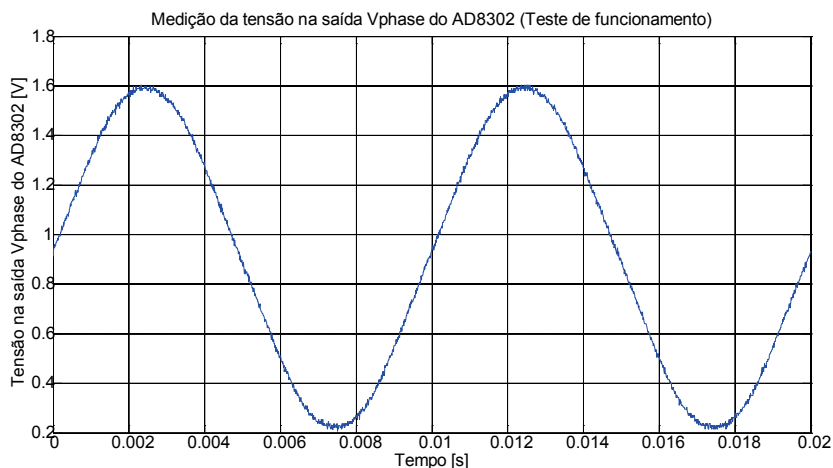


Figura 3.31 – Resultado do teste para comprovar o bom funcionamento do integrado AD8302 na medição de desfasamentos entre o sinal a aplicar ao DUT e o sinal de referência.

Da Figura 3.35 à Figura 3.39 é apresentado o fluxograma do funcionamento resumido da máquina de estados do *firmware* executada pelo main.c, considerando os catorze estados descritos atrás.

Os estados possíveis da máquina são os seguintes:

- **idle:** É o estado inicial e o estado quando o microcontrolador não está a executar nenhuma tarefa.
- **processo_remoto:** A máquina transita para este estado, caso se encontre no estado **idle** e receba uma interrupção provocada pela UART. Neste estado o microcontrolador recebe caracteres remotamente do PC via RS232 para actualizar o valor da frequência e a potência (alterando o duty cycle do PWM gerado pelo microcontrolador e utilizado para fornecer uma tensão contínua ao VGA AD603) do sinal aplicado ao DUT (saída 1 do gerador). São detectados erros na string recebida e enviada uma mensagem de erro caso existam. Caso seja recebido com sucesso um novo valor de frequência, actualiza a mesma e transita para o estado **medida_remota** que efectua os procedimentos de medição da diferença de fase e magnitude, das ondas incidente e reflectida, em relação ao sinal de referência. No LCD são apresentados os novos valores de frequência e duty cycle. O valor do duty cycle está limitado a 31% que corresponde ao valor máximo da potência de saída (existem assim 31 níveis de potência disponíveis, entre -24,5 dBm e 11,5 dBm).
- **medida_remota:** Neste estado é reenviado o valor da nova frequência recebida via RS232 seguido dos valores das medições efectuadas. São feitas um total de 16 medições por cada valor de frequência: São considerados desfasamentos entre os DDSs de 0° e 90°. Mas são efectuadas medições com ambos a 0° (I); com um a 0° e outro a 90° (Q), com ambos a 180° (I2) e com um a 180° e outro a 270° (Q2). Em cada situação é medida a magnitude (M) e fase (P) do sinal incidente (FWD) e do

reflectido (REF). Cada um dos dois conjuntos de sinais $\{I, I_2\}$ e $\{Q, Q_2\}$ deverá corresponder a um único valor, o que permite posteriormente efectuar a média dos seus elementos e assim reduzir os erros quer de magnitude quer devido a pequenas diferenças de fase em relação à quadratura. Os valores binários das medições têm 23 bit (22bit+1bit *overflow*) no caso do ADC de 24 bit (versão de 24 bit) e 10 bit no caso do ADC interno do microcontrolador (versão de 10 bit). Um exemplo da trama enviada para o PC na versão com o ADC de 24 bit (LTC2418) pode ser observada na Figura 3.32. “f:10000...” significa que a frequência à qual as medições dizem respeito é 10000 kHz. Esta trama será posteriormente processada por software a correr no PC. Esta trama é a resposta a uma mensagem anterior vinda do PC, cujo conteúdo neste caso concreto foi simplesmente “f10000”.

Na Figura 3.33 é apresentada a resposta do sistema ao pedido do PC de conteúdo “d20” cujo significado é a alteração do duty cycle do PWM gerado pelo microcontrolador para 20% e por consequência da tensão contínua aplicada ao pino de controlo do VGA AD603, alterando a potência da saída 1 do módulo gerador de acordo com a Tabela 3.1.

Por fim na Figura 3.34 temos uma mensagem de erro do sistema caso o pedido enviado pelo PC e recebido via RS232 não obedeça aos formatos esperados.

O novo valor da frequência ou do duty cycle são também apresentados nos LCD.

A comunicação série com o PC é efectuada a 9600 bit/s, 8 bit de dados, sem paridade, um bit de paragem e sem controlo de fluxo.

- **processo_local:** Este processo corresponde a um novo estado que sucede ao estado **algarismos**, após ter sido introduzido, através do teclado 4x4 local, uma quantidade suficiente de algarismos para conter um valor válido de frequência (entre 100 kHz e 50000 kHz). Neste estado são actualizados os DDSs com a nova frequência e a mesma é apresentada no LCD. Note-se que localmente e para efeitos de testes é possível gerar frequências abaixo de 1000 kHz (1MHz), no entanto as especificações iniciais eram a partir de 1000 kHz, para além disso o acoplador só funciona acima de 250 kHz. Por estes factos, remotamente o software no PC apenas aceita um valor igual ou superior a 1000 kHz.
- **umenta_fase:** Neste estado é alterada a diferença de fase entre o DDS correspondente à saída1 (sinal a injectar no DUT) e o DDS correspondente à saída4 do gerador (sinal de referência). Cada vez que este processo ocorre é dado um avanço de $11,25^\circ$ no DDS da saída1 em relação à referência. Apenas é utilizado localmente.
- **diminui_fase:** Neste estado é alterada a diferença de fase entre o DDS correspondente à saída1 (sinal a injectar no DUT) e o DDS correspondente à saída4 do gerador (sinal de referência). Cada vez que este processo ocorre é dado um atraso de $11,25^\circ$ no DDS da saída1 em relação à referência. Apenas é utilizado localmente.
- **umenta_freq:** Neste estado é aumentado o valor da frequência gerada de acordo com a quantidade contida na variável step. Apenas é utilizado localmente.
- **diminui_freq:** Neste estado é diminuído o valor da frequência gerada de acordo com a quantidade contida na variável step. Apenas é utilizado localmente.
- **saltos_up:** Altera o valor dos saltos em frequência (step), aumentado o seu valor (valores possíveis: 1;10;100;1000 ou 10000 kHz). Apenas é utilizado localmente.

- **saltos_down:** Altera o valor dos saltos em frequência (step), diminuindo o seu valor (valores possíveis: 1;10;100;1000 ou 10000 kHz). Apenas é utilizado localmente.
- **algarismos:** Estado responsável por guardar os algarismos do novo valor da frequência, introduzidos localmente no teclado 4x4. Caso o conjunto de algarismos, já introduzidos (contando com o actual) tenha 5 elementos automaticamente transita-se para o estado **processo_local** (onde a frequência será actualizada). No caso de terem sido anteriormente introduzidos pelo teclado 4x4, pelo menos 3 algarismos (≥ 100 kHz) e tenha sido pressionada a tecla 'D' (que funciona aqui como ENTER) transita-se também para **processo_local**. Nos restantes casos guarda-se o novo algarismo no *array* BufferRxLoc e transita-se para o estado **idle**.
- **tecla:** Este estado ocorre após uma interrupção gerada pelo teclado local 4x4, consoante a tecla premida assim se transita para um diferente estado posterior de acordo com o esquema da Figura 3.35 até à Figura 3.39.
- **umenta_dac:** Ao premir a tecla '+' e desde que a variável sel = potencia, o estado **tecla** encaminha a execução para este estado, aumentando assim o valor do duty cycle do PWM gerado pelo microcontrolador e também a potência da saída1 do gerador (injectada no DUT). Apenas é utilizado localmente.
- **diminui_dac:** Ao premir a tecla '-' e desde que a variável sel = potencia, o estado **tecla** encaminha a execução para este estado, diminuindo assim o valor do duty cycle do PWM gerado pelo microcontrolador e também a potência da saída1 do gerador (injectada no DUT). Apenas é utilizado localmente.

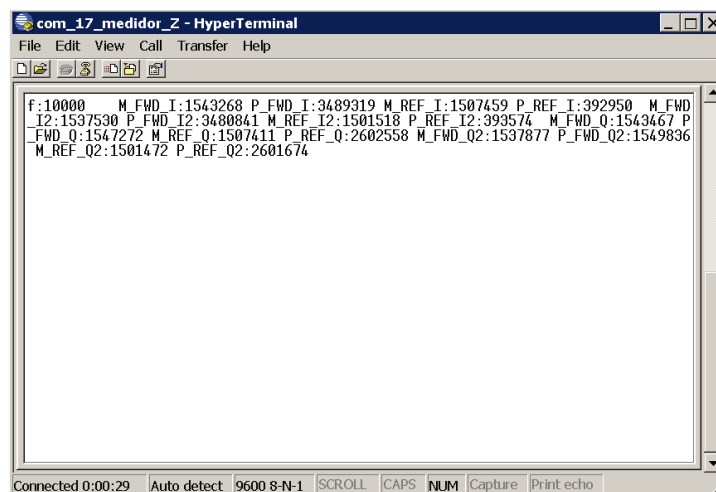


Figura 3.32 – Exemplo da trama enviada pelo sistema de medida para o PC após um pedido para uma nova frequência (10000 kHz neste exemplo).

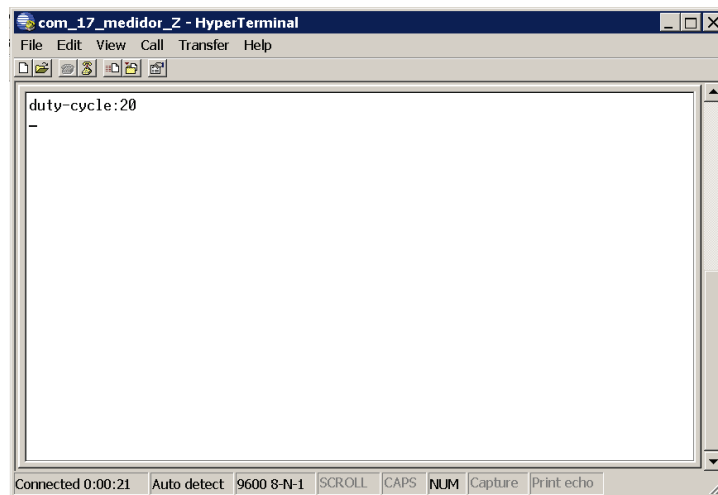


Figura 3.33 - Exemplo da mensagem enviada pelo sistema de medida para o PC após um pedido para um novo valor de duty cycle do PWM (alteração da potência de saída).

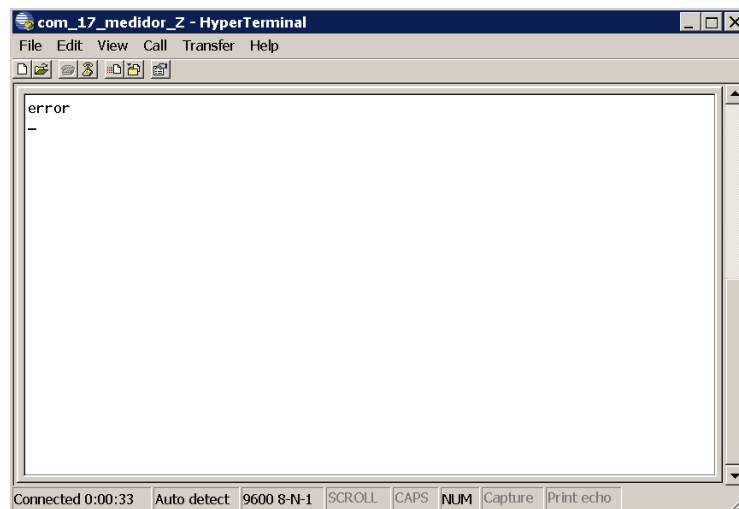


Figura 3.34 - Exemplo da mensagem enviada pelo sistema de medida para o PC após um pedido com erro por parte do PC.

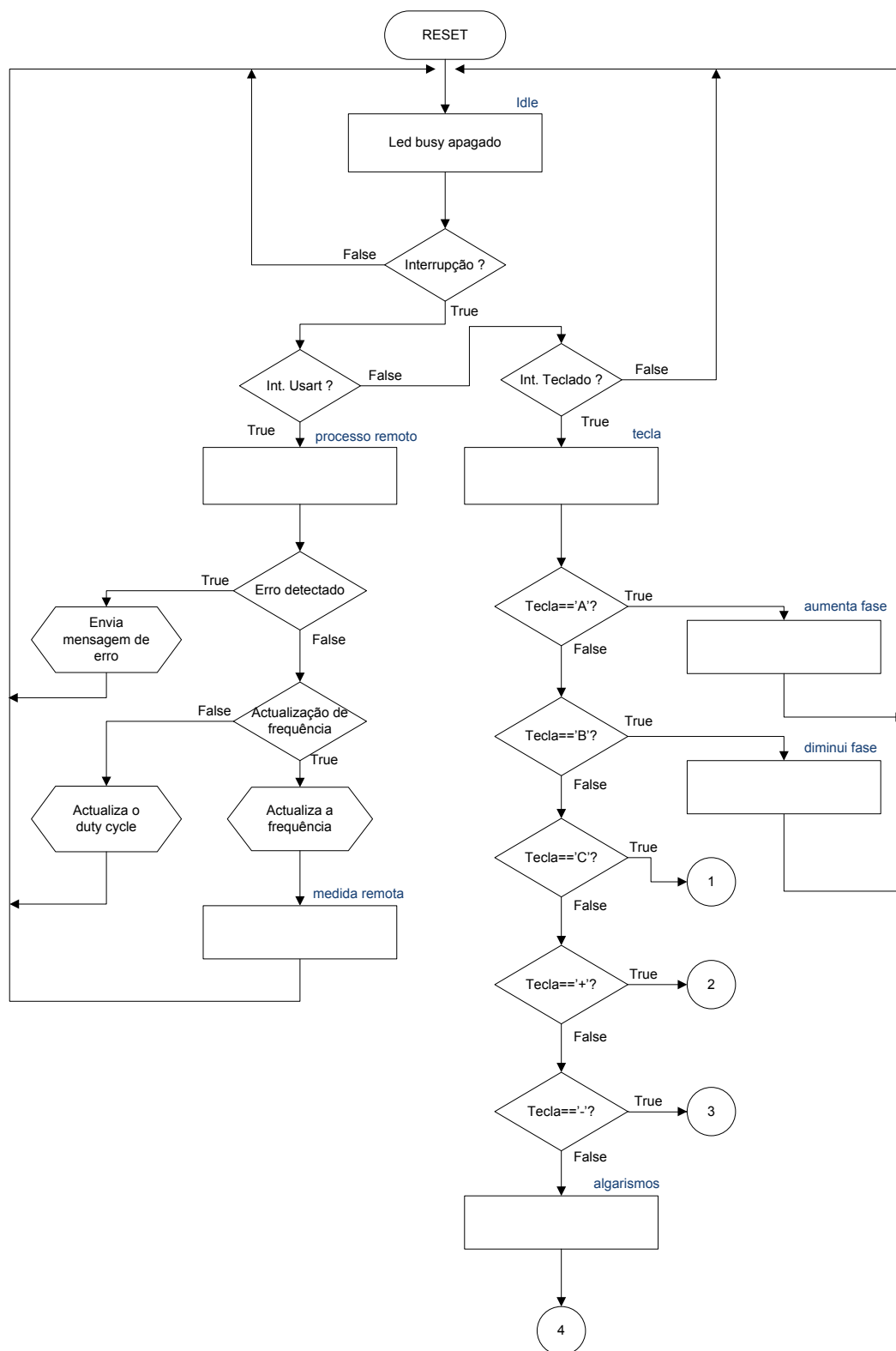


Figura 3.35 – Fluxograma de estados - Firmware (parte 1 de 5).

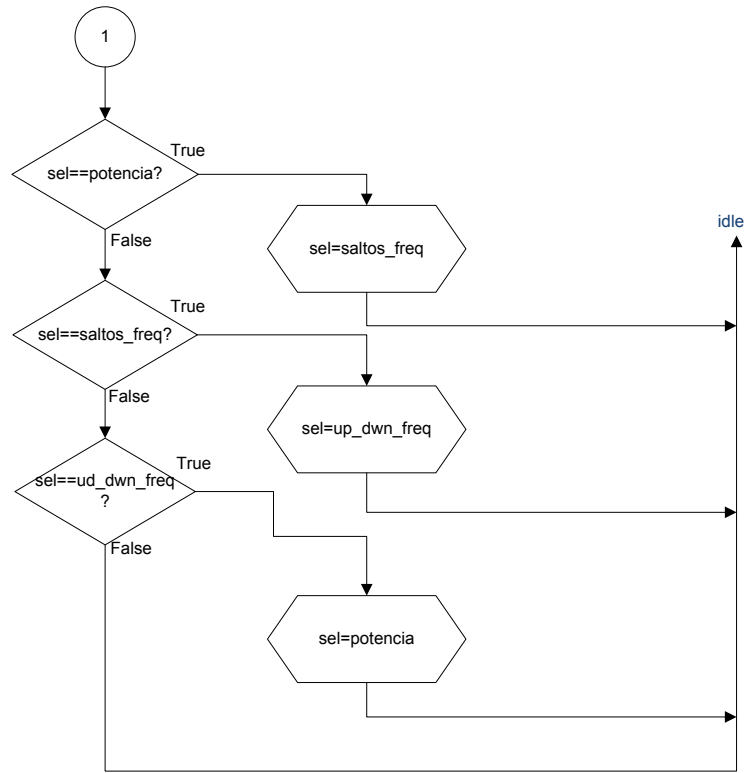


Figura 3.36 - Fluxograma de estados - Firmware (parte 2 de 5).

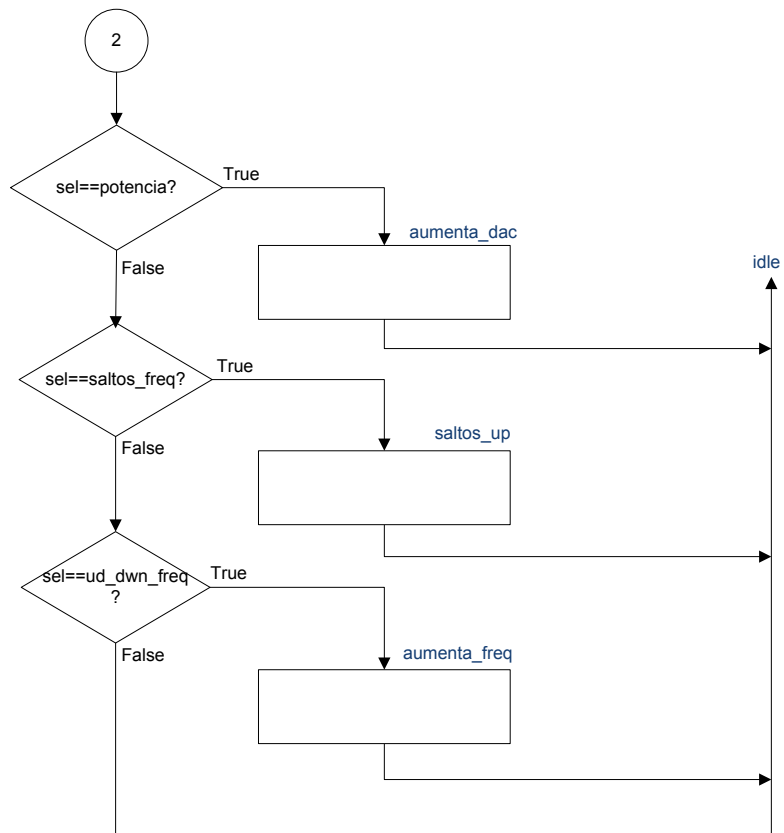


Figura 3.37 - Fluxograma de estados - Firmware (parte 3 de 5).

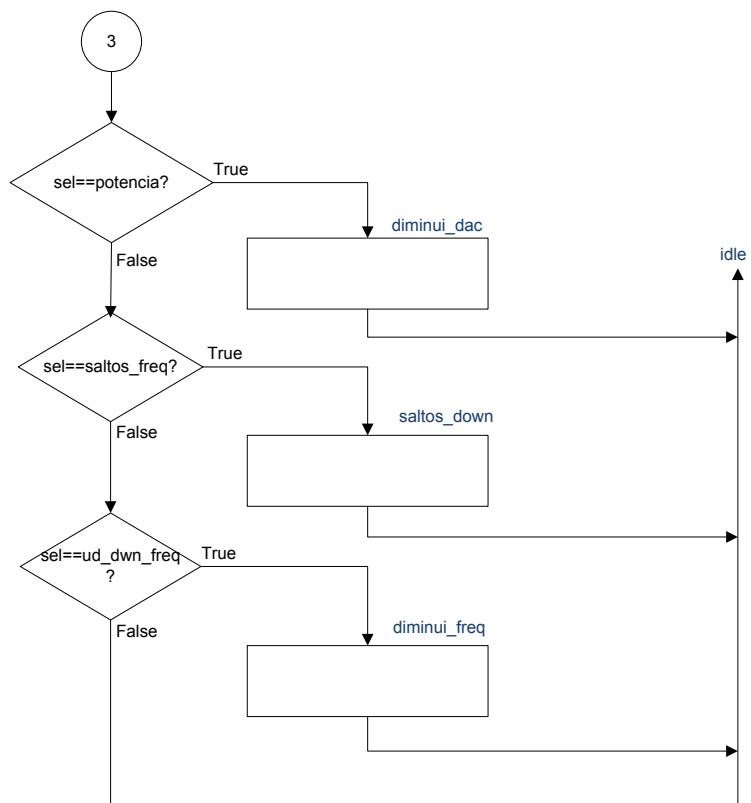


Figura 3.38 - Fluxograma de estados - Firmware (parte 4 de 5).

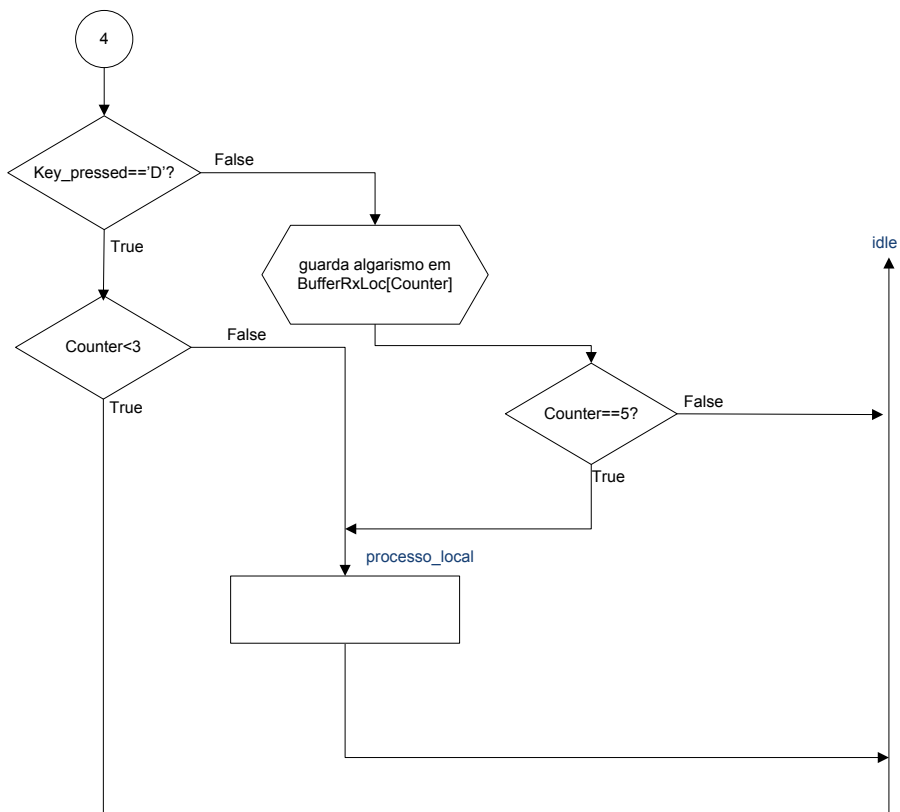


Figura 3.39 - Fluxograma de estados - Firmware (parte 5 de 5).

3.5 Software

3.5.1 Descrição do interface gráfico do software.

Em relação ao *software* no PC, inicialmente foi utilizado um simples emulador de terminal para efeitos de testes e desenvolvimento do firmware e hardware. Posteriormente foi desenvolvido um software dedicado, em ambiente Matlab, capaz de efectuar os cálculos necessários para a obtenção de valores de impedância e geração de gráficos com os resultados.

Foram criadas duas versões base do software, à semelhança do firmware. A versão de 10 bit utiliza o ADC interno do microcontrolador e a versão de 24 bit utiliza o ADC LTC2418. O interface gráfico das aplicações é semelhante conforme é visível na Figura 3.40, exceptuando o item 18 que foi implementado posteriormente apenas para a versão de 24 bit. Na Tabela 3.2 é explicada a função de cada campo e botão presente no interface gráfico dessa figura.

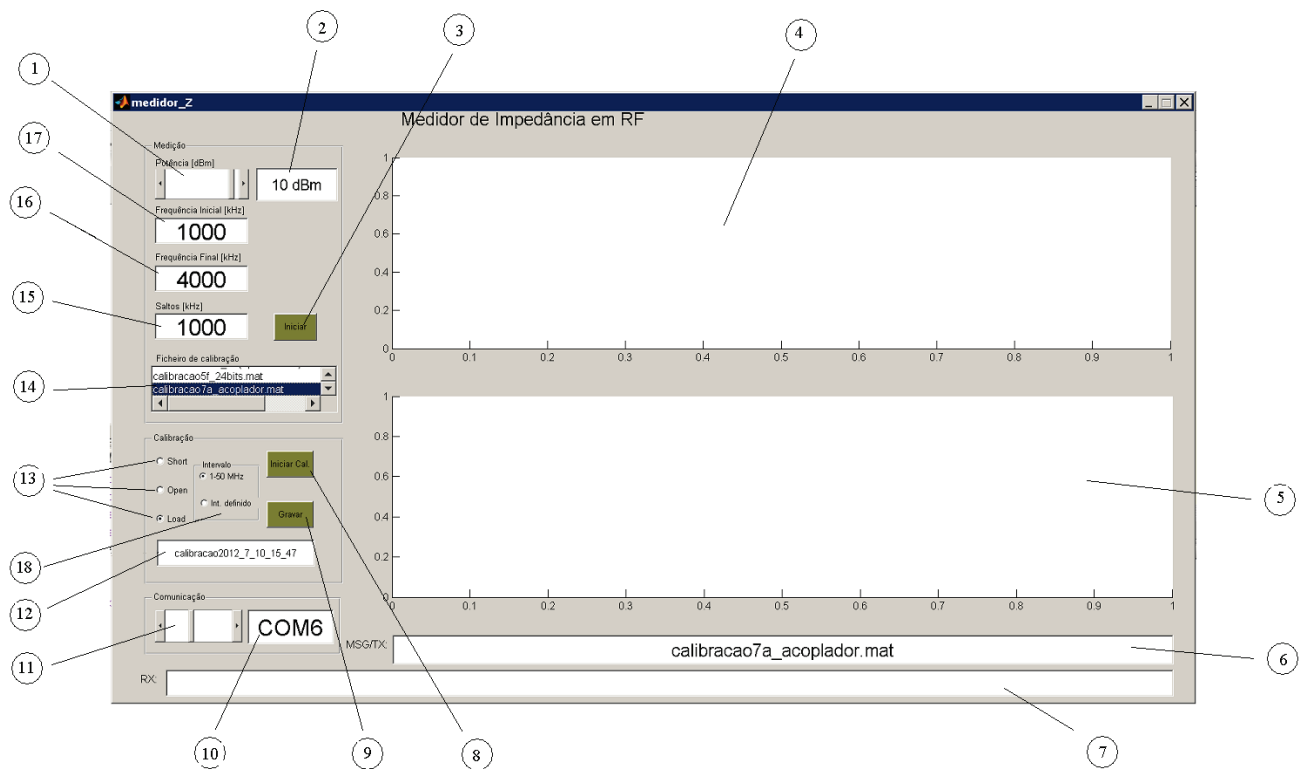


Figura 3.40 – Interface gráfico da aplicação para PC do medidor de impedância.

Tabela 3.2 – Legenda do conteúdo do interface gráfico (ver Figura 3.40).

Explicação dos elementos da Figura 3.40	
1	<i>Slider</i> que permite alterar a potência aplicada ao DUT. Existem 31 níveis de potência, entre -24,5 dBm e 11,5 dBm.
2	Valor da potência aplicada ao DUT.
3	Botão para iniciar a medição.
4	Gráfico em tempo real das componentes real e imaginária da impedância medida.
5	Gráfico em tempo real da reflexão medida em dB (no caso da medição de um DUT) ou das componentes real e imaginária do coeficiente de reflexão no caso de uma calibração.
6	Mensagens locais e mensagens enviadas para o sistema remoto de medição via RS232.
7	Mensagens recebidas via RS232 do sistema remoto de medição, incluindo as tramas com as medições efectuadas.
8	Botão para iniciar o tipo de calibração seleccionada em 13.
9	Botão para gravar num ficheiro tipo .mat os valores de S11 para os três tipos de carga de calibração (S-O-L). Só após efectuar as três calibrações é que o programa permite a gravação do ficheiro.
10	Porta série utilizada para a ligação com o sistema de medição remoto.
11	<i>Slider</i> para a selecção da porta série para a medição (desde COM1 até COM21).
12	Nome do ficheiro .mat de calibração a gravar (poderá ser seleccionado posteriormente na fase de medição, em 14, para corrigir as medições). Por defeito apresenta a data e hora em que o programa foi iniciado, mas pode ser alterado no próprio campo para o nome que se pretenda.
13	<i>Radio button</i> para selecção do tipo de calibração a fazer (<i>Short</i> , <i>Open</i> ou <i>Load</i>).
14	Selecção do ficheiro de calibração (.mat) a utilizar para corrigir a próxima medição.
15	Valor em kHz dos saltos em frequência a efectuar durante a medição.
16	Valor final do intervalo de frequências para a medição de impedância.
17	Valor inicial do intervalo de frequências para a medição de impedância.
18	Escolha do tipo de intervalo para a calibração (fixo de 1 a 50MHz, com saltos de 1 MHz) ou conforme definido nos campos 15, 16 e 17 (versão de 24 bit).

As listagens dos programas para o caso de 10 bit e 24 bit são semelhantes, no entanto existem ligeiras diferenças devido aos diferentes intervalos e valores máximos que os números podem atingir. No caso de 10 bit, as leituras efectuadas no ADC e enviadas para o PC através da ligação série estão contidas no intervalo de 0 a 1023 enquanto no caso do ADC de 24 bit, conforme já explicado num ponto anterior temos na prática 22 bit + 1 o que resulta num intervalo possível de 0 a 4194304 para cada medição.

Este tipo de aparelhos baseados na medição de coeficientes de reflexão devem ser calibrados à priori antes de efectuar uma medição, para melhorar a exactidão. As condições ambientais (como sejam a temperatura e a humidade) têm influência nos resultados obtidos, de modo que uma calibração efectuada num dado instante pode não ser válida para efectuar medições passadas algumas horas.

Para efectuar a calibração, o utilizador selecciona, em primeiro lugar, o tipo de calibração a efectuar (item 13 na Figura 3.40), o intervalo a considerar (item 18, só na versão de 24 bit) e coloca como DUT a respectiva carga padrão (*Short*, *Open* ou *Load*) e em seguida pressiona o botão “Iniciar Cal” (item 8 na Figura 3.40). O processo repete-se para as três cargas padrão. Após a conclusão deste

processo, escolhe-se um novo nome para o ficheiro de calibração ou mantém-se o nome por defeito (item 12 na Figura 3.40) e pressiona-se o botão Gravar (item 9 na Figura 3.40). O novo ficheiro fica automaticamente disponível para selecção no campo 14 (Figura 3.40). Na calibração, para a versão de 10 bit e para a definição de intervalo 1-50 MHz na versão de 24 bit, os saltos em frequência são fixos (1000 kHz) e o intervalo também (1000 kHz a 50000 kHz), caso contrário o intervalo é definido pelos valores dos campos 15 a 18 na Figura 3.40. No processo de calibração, tal como no processo de medição, o utilizador escolhe a potência a aplicar ao DUT (item 2 na Figura 3.40), sendo o valor por defeito (ao iniciar o programa) de -0,3 dBm.

Em relação ao intervalo de frequências, no processo de medição, o utilizador escolhe o valor inicial (item 17 na Figura 3.40), o final (item 16 na Figura 3.40) e o salto (item 15 na Figura 3.40) entre frequências. Em seguida escolhe o nome do ficheiro de calibração a utilizar (item 14 na Figura 3.40) e pressiona o botão Iniciar (item 3 na Figura 3.40). Caso na calibração tenha sido escolhida a opção 1-50 MHz (na versão de 24 bit) ou por defeito na versão de 10 bit, é efectuada interpolação para as compensações em frequências intermédias não consideradas na calibração. No caso de ter sido escolhido a opção de intervalo definido de acordo com os campos 15 a 17 na calibração (opção que fica registada no ficheiro de calibração gravado), o intervalo de medida é automaticamente ajustado de acordo com os valores utilizados na calibração, caso seja diferente do intervalo seleccionado para a medição.

3.5.2 Algumas considerações sobre o funcionamento interno dos programas.

As listagens das versões de 10 bit e 24 bit dos programas são fornecidas em suporte informático em anexo.

Em seguida é efectuada uma breve descrição do funcionamento interno dos programas:

Ao iniciar o programa a correr no PC, os campos no interface gráfico são inicializados com os valores por defeito. Estes valores podem ser alterados quer através de *sliders* (itens 2 e 11 na Figura 3.40), *listbox* (item 14 na Figura 3.40) ou por escrita directa nos campos a alterar.

Ao pressionar o botão Iniciar, dá-se início a uma nova medição de acordo com os valores configurados nos vários campos:

- É carregado o ficheiro de calibração OSL que contém os coeficientes de reflexão das cargas padrão e será utilizado para a correcção das medições efectuadas.
- É criado um *serial object* responsável pela manipulação da ligação série com o sistema de medida remoto. A comunicação é efectuada a 9600 bit/s, 8 bit de dados, nenhuma paridade e 1 bit de paragem. A porta COM seleccionada para a comunicação é a que estiver presente no campo 10 (Figura 3.40).
- Procede-se ao envio do nível de potência pretendido de acordo com o valor indicado no campo 2 (Figura 3.40). O comando enviado consiste em “dnn” onde nn é o valor do duty cycle em percentagem do PWM gerado pelo microcontrolador para a obtenção de uma tensão contínua (após filtragem) para o controle do VGA AD603, conforme já explicado atrás. Após o que o sistema remoto deve responder com um *acknowledge* constituído por “duty cycle:nn” conforme apresentado na Figura

3.33. Cada valor de duty cycle entre 1% e 31% corresponde a um valor de potência na saída de acordo com Tabela 3.1.

- A fase seguinte consiste no envio de cada frequência do intervalo definido pelos campos 15 a 17 da Figura 3.40 (comando “fnnnnn”, sendo nnnnn o valor da nova frequência em kHz). É também efectuado o tratamento da trama recebida após cada envio de um novo valor de frequência (um exemplo desta trama pode ser observado na Figura 3.32). São extraídos os valores das dezasseis medições efectuadas para cada frequência (magnitude e fase da onda incidente e reflectida considerando desfasamentos de 0° (configurando os dois DDSs com 0° e a seguir ambos com 180°) e 90° (configurando os DDSs com 0° e 90° e posteriormente com 180° e 270°). Nos valores correspondentes a 0° e 180° os dois DDSs estão em fase e nos correspondentes a 90° e 270°, os DDSs estão em quadratura. Fazendo a média dos dois valores em fase e em quadratura diminui-se o erro, conforme já referido anteriormente. Os 16 valores iniciais ficam, assim, reduzidos a 8.

- O próximo passo é o cálculo do desfasamento entre a onda reflectida e a incidente. O integrado AD8302 utilizado para medir a fase e magnitude, tem algumas limitações: Apenas consegue medir diferenças de fase até 180° (não discriminando qual o sinal do resultado da diferença) e o erro aumenta bastante nos extremos, perto de 0° e de 180°. Utilizando as medições em fase e em quadratura é possível no entanto não só eliminar a ambiguidade de sinal, possibilitando a medição de 0° a 360°, como também é possível escolher o valor a utilizar (em fase ou quadratura) de modo a estar o mais longe possível dos extremos, sendo o valor óptimo perto dos 90° para a fase (correspondente a uma tensão V_{fase} ou V_{phase} de 0,9V). Foi utilizado um algoritmo com vista a atingir estes dois objectivos, por meio de uma estrutura do tipo *if..elseif..end*. O valor inteiro do ADC é convertido para o correspondente valor numérico real de tensão (entre 0 e V_{ref}) e procura-se escolher para os cálculos da fase, o valor de tensão (V_{fase}) medido em fase ou quadratura que esteja entre $0,25 \cdot V_{\text{ref}}$ e $0,75 \cdot V_{\text{ref}}$. O valor de referência V_{ref} anda em torno de 1,8V e é também fornecido pelo AD8302, tendo o seu valor sido medido com um multímetro de bancada de 6 dígitos de modo a obter um valor mais exacto, obtendo-se 1,842 V.

Ao valor de $V_{\text{fase}} = V_{\text{ref}}$ corresponde um desfasamento em relação ao sinal de referência de 0° enquanto uma tensão $V_{\text{fase}} = 0V$ corresponde a um desfasamento de $\pm 180^\circ$. Por cada grau de variação a tensão obtida varia 10mV.

Este algoritmo é repetido para a fase da onda incidente e para a fase da onda reflectida. No fórum da Analog Devices [40] é sugerido um algoritmo semelhante mas utilizando dois AD8302. Neste projecto é possível utilizar apenas um integrado, devido ao facto de ser possível alterar o desfasamento no gerador.

No Anexo G.1 é apresentado o troço de código inicial utilizado para o cálculo do desfasamento (Δ_{fase}) entre a onda reflectida e a onda incidente. A partir dos valores de tensão medidos na saída V_{fase} do módulo de medição e digitalizados pelo ADC, este algoritmo foi posteriormente melhorado, conforme descrito em 4.9.2, sendo as várias listagens apresentadas no Anexo G.

- Após a obtenção do valor da fase da onda incidente e da onda reflectida é ainda necessário corrigir a fase da onda incidente obtida, pois o acoplador inverte a fase da onda obtida na saída FWD. Fazendo a diferença entre os desfasamentos (em relação à referência) da onda reflectida e a incidente obtemos o valor da fase do coeficiente de reflexão medido.

- O cálculo da potência incidente e reflectida é obtida considerando as correcções devidas as perdas e assimetrias no acoplador (ficheiro acoplador.mat para 24 bit ou dif.mat para a versão de 10 bit) e os 6 dB de ganho no ampop do circuito integrado MAX4258. Sabe-se que a tensão para a magnitude na saída do AD8302 é 0,9 V (ou seja $V_{\text{ref}}/2$) na situação de -30 dBm (sinal de referência)

e que por cada dB de variação a tensão varia 30mV. Com estas considerações obtém-se o valor da potência.

- Com o valor das potências incidente e reflectida podemos obter o módulo do coeficiente de reflexão medido e juntando o valor da fase do coeficiente já calculado anteriormente obtém-se as componentes real e imaginária do coeficiente de reflexão medido.
- Com o ficheiro de calibração carregado inicialmente é efectuada uma interpolação (no caso da calibração ter sido efectuada com intervalo fixo de 1 a 50 MHz) entre os valores de calibração existentes para as frequências mais próximas da actual (acima e abaixo), de modo a obter os valores de correcção para o cálculo do coeficiente de reflexão corrigido de acordo com o ponto 2.8.6.5.
- Obtido o coeficiente de reflexão corrigido (S_{11}), facilmente se obtém o valor da impedância do DUT (ver expressão 2.58).
- Concluída a medição para todos os valores de frequência do intervalo, são apresentados quatro gráficos com os resultados:
 - Impedância complexa ($R+jX$) em função da frequência.
 - Módulo da impedância em função da frequência.
 - Reflexão em dB, em função da frequência.
 - VSWR em função da frequência.

Ao pressionar o botão Iniciar Cal, dá-se início a uma nova calibração de acordo com o tipo (S/O/L) seleccionado. A operação de calibração é semelhante à de medição, com a excepção de que o coeficiente de reflexão medido não é corrigido e nenhum ficheiro de calibração é carregado inicialmente (à excepção do ficheiro relativo ao acoplador – dif.mat ou acoplador.mat). Também não são gerados os quatro gráficos finais. Em vez disso são guardados os coeficientes de reflexão medidos como S_{11M_Short} ; S_{11M_Open} ou S_{11M_Load} , consoante o tipo de calibração efectuada.

4 Testes e resultados

4.1 Calibração

A primeira operação antes de iniciar as medições é a calibração. Da Figura 4.2 à Figura 4.4 é possível observar a execução deste processo, pelo programa a correr no PC, através dos *screenshots* da interface gráfica do mesmo. Procedeu-se à calibração tipo *Short*, seguida do tipo *Open* e por fim *Load*.

Nas cargas padrão conforme se pode observar na Figura 4.1, foram utilizadas fichas SMA:

- Soldou-se uma pequena chapa para a carga *Short*.
- Duas resistências SMD 0805 de $100\ \Omega$ 1% em paralelo foram soldadas numa ficha SMA, para a carga *Load*.
- Uma ficha SMA simples para o caso em vazio (*Open*).

Foram construídos dois conjuntos de calibração, um deles com SMAs macho e outro com SMAs fêmea, permitindo assim fazer calibrações/compensações nos casos em que se liga uma extensão entre o porto de saída do acoplador e o DUT. Um conjunto de calibração de laboratório é bastante mais caro e permite medições com maior exactidão, especialmente para as frequências mais elevadas. Mesmo assim e para esta gama de frequências, os resultados obtidos nas medições estão de acordo com o previsto.



Figura 4.1 – Conjunto de calibração (macho/fêmea) OSL artesanal, utilizado para as calibrações/compensações.

Na Figura 4.2 é possível observar o *screenshot* do programa imediatamente após a conclusão da calibração tipo *Short*, observa-se no gráfico superior que, com a carga *Short* utilizada, existe uma ligeira componente residual indutiva, cuja origem está relacionada com a construção da própria carga e também com o circuito e fichas utilizados e será compensada através da calibração, nas medições posteriores. No gráfico inferior verifica-se que o coeficiente de reflexão é aproximadamente -1 conforme esperado.

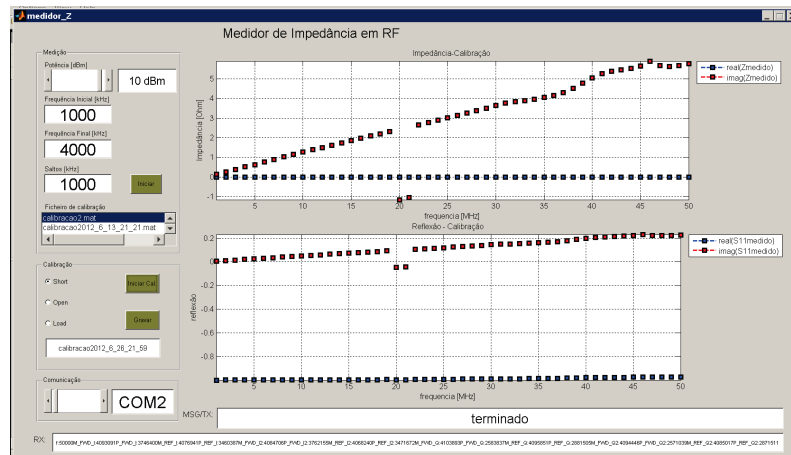


Figura 4.2 – Exemplo de calibração tipo *Short*.

Na Figura 4.3 é apresentado o *screenshot* do programa imediatamente após a conclusão da calibração tipo *Open*, observa-se no gráfico superior que, com a carga *Open* utilizada, existe uma ligeira componente residual capacitiva, que tal como no caso da componente indutiva do *Short*, tem origem na construção da própria carga e no circuito e fichas utilizados, sendo compensada através da calibração, nas medições posteriores. No gráfico inferior verifica-se que o coeficiente de reflexão é aproximadamente 1 conforme previsto.

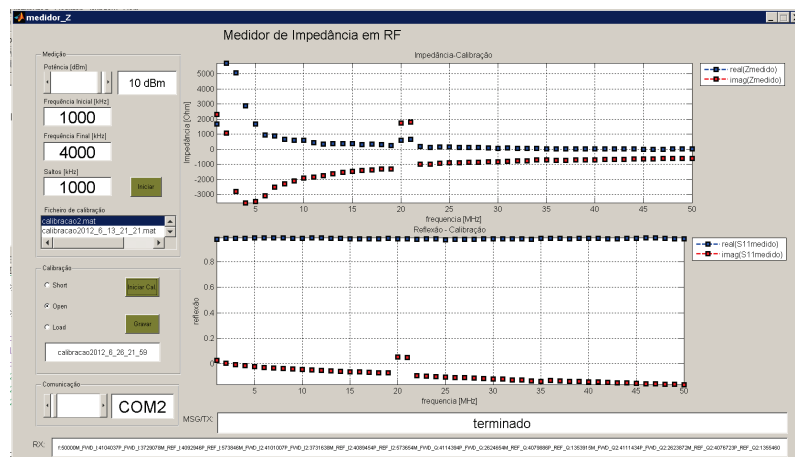


Figura 4.3 – Exemplo de calibração tipo *Open*.

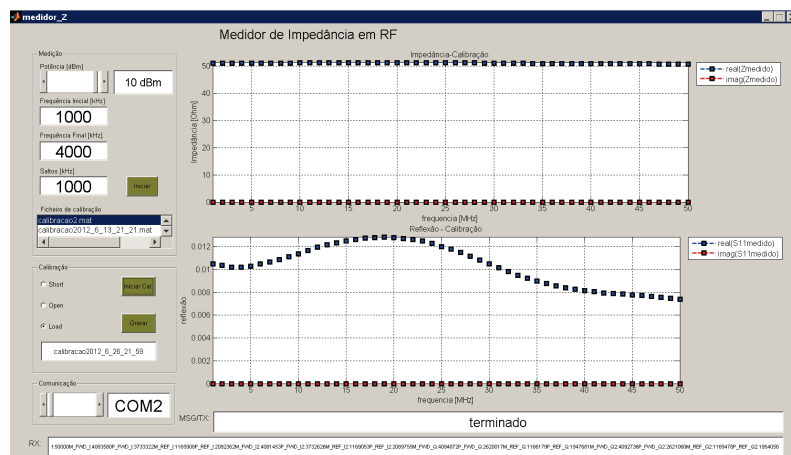


Figura 4.4– Exemplo de calibração tipo *Load*.

Na Figura 4.4 é possível observar o *screenshot* do programa imediatamente após a conclusão da calibração tipo *Load*, observa-se no gráfico superior que, com a carga *Load* utilizada, a impedância é real e aproximadamente 50 Ω . Após a calibração, uma medição desta mesma carga dará um valor mais exacto (50 Ω). No gráfico inferior verifica-se que o coeficiente de reflexão é quase nulo conforme esperado.

4.2 Medições – Carga resistiva

Neste ponto são efectuadas medições utilizando como DUTs, cargas resistivas, construídas soldando uma ou mais resistências SMD 0805 1% em paralelo, numa ficha SMA, de modo a obter o valor pretendido.

Na Figura 4.5 é possível observar o aspecto do interface gráfico do programa ao efectuar a medição de uma carga de 75+j0 [Ω].

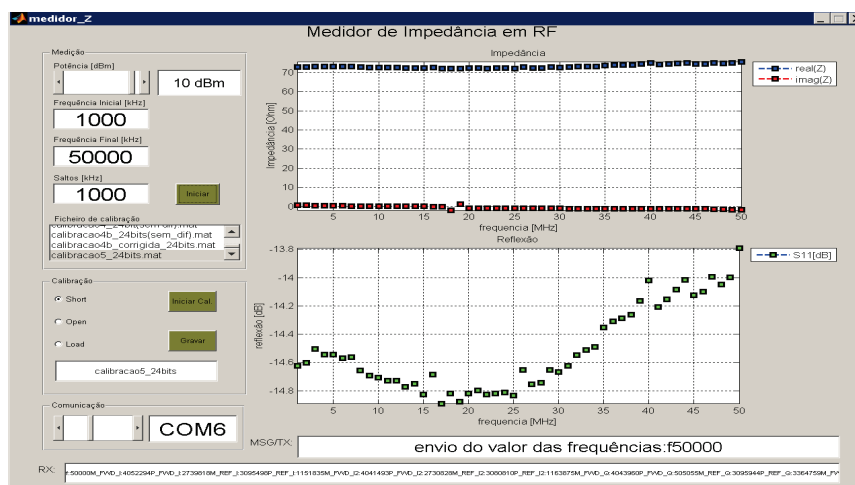


Figura 4.5– Screenshot da operação de medição de uma carga de 75+j0 [Ω] utilizando o protótipo.

Na parte superior da Figura 4.6 é apresentado um dos quatro gráficos gerados automaticamente pelo programa após a conclusão da medição. Este gráfico contém o resultado da medição de uma carga de 75 Ω e na parte inferior da figura temos o gráfico de impedância, obtido em Matlab, a partir do valor dos coeficientes de reflexão medidos com um VNA HP8753D, para a mesma carga, sobreposto ao anterior, para efeitos de comparação. Note-se que ambos os aparelhos medem coeficientes de reflexão e é a partir destes, em ambos os casos, que se obtêm os valores da impedância. Nos testes efectuados para os vários tipos de carga (ponto 4.2 a 0) utilizou-se a versão do protótipo com ADC de 24 bit. No anexo B é possível observar os gráficos obtidos para outros valores de cargas resistivas (10 Ω ; 25 Ω ; 50 Ω ; 75 Ω ; 100 Ω ; 200 Ω e 1000 Ω). No ponto 4.9.1 é construída uma tabela com os valores medidos no protótipo e no VNA HP8753D (Tabela 4.1) para todos os valores das cargas resistivas em anexo e são analisadas as diferenças em termos percentuais (Tabela 4.2).

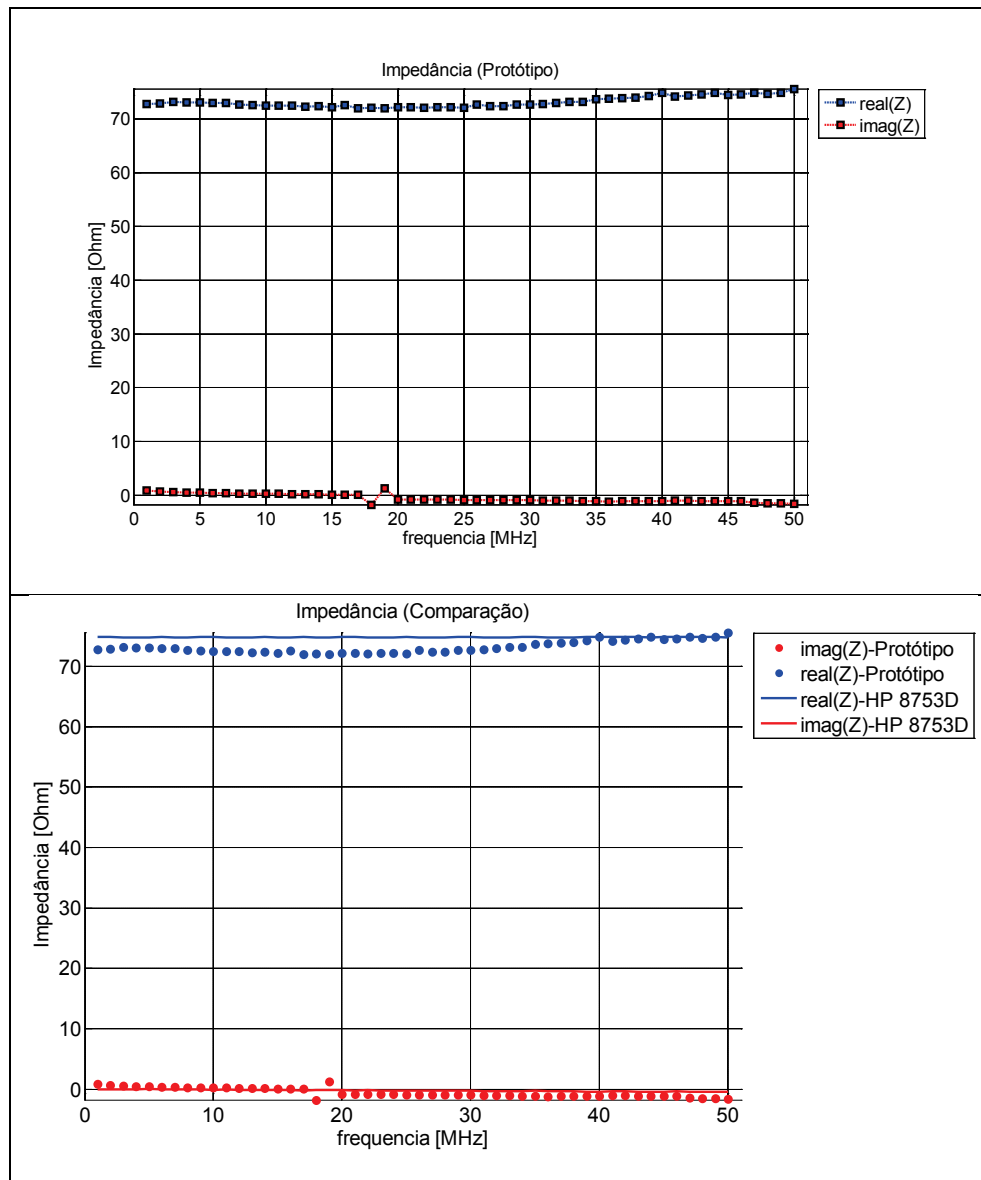


Figura 4.6—Medição de uma carga de $75+j0 \text{ [}\Omega\text{]}$ utilizando o protótipo implementado (figura superior, gerada automaticamente pelo software de medição) e gráfico comparativo com um VNA HP8753D (figura inferior).

4.3 Medições – Carga indutiva

À semelhança do ponto anterior (4.2), pretende-se agora efectuar um conjunto de medições utilizando cargas indutivas. São apresentados os gráficos dos resultados obtidos com o protótipo em conjunto com os resultados obtidos a partir de medições efectuadas com um VNA HP8753D e ainda os respectivos valores teóricos.

Neste ponto são apresentados os gráficos de impedância obtidos para uma bobina de 820 nH (Figura 4.7) e para uma bobina de 10μH, esta última com a particularidade da sua frequência de ressonância própria se encontrar dentro da banda de frequências de medição (Figura 4.8).

Na Figura 4.7 é possível verificar que os pontos obtidos experimentalmente com o protótipo, distribuem-se ao longo das linhas obtidas, quer teoricamente, quer através do VNA HP8753D, tanto para a componente real, como para a componente imaginária da impedância.

Na Figura 4.8, a frequência de ressonância resulta da contribuição das capacidades parasitas da bobina e do circuito entre a bobina e o plano de calibração. Nesta figura são apresentadas duas situações de calibração, permitindo constatar a importância da posição do plano de calibração em relação à carga a medir. No gráfico superior a calibração foi efectuada a uma distância de cerca da 2 cm da carga, através da colocação de uma junção SMA entre o plano e a carga. Apesar da distância poder parecer curta, a contribuição da capacidade desta é suficiente para que a frequência de ressonância (≈ 30 MHz) seja cerca de 12 MHz inferior à situação em que, mantendo o mesmo hardware, a calibração é efectuada junto à carga (≈ 42 MHz) (gráfico inferior da Figura 4.8).

Considerando o valor nominal da bobina (10 μH) e a fórmula já considerada anteriormente para a frequência de ressonância (f_r):

$$f_r = \frac{1}{2\pi\sqrt{L_x \cdot C}} \quad [\text{ver (2.49)}]$$

Facilmente se chega a um valor de $C=2,81$ pF para o caso de $f_r = 30$ MHz e de $C=1,44$ pF para a situação de $f_r = 42$ MHz. Esta diferença resulta da contribuição, ou não, da capacidade da junção SMA utilizada entre o porto do medidor e a carga, pelo simples facto de se mover o plano de calibração.

Outra observação interessante em relação à Figura 4.8 tem a ver com o facto de terem sido considerados dois modelos teóricos. Num desses modelos apenas é considerada uma bobina de 10 μH e por esse facto não é possível explicar o fenómeno de ressonância. No outro modelo teórico são considerados três elementos, sendo composto por uma bobina ($L=10$ μH) que devido à sua construção, possui uma resistência série ($R=150$ Ω) e uma capacidade em paralelo com L e R. Esta capacidade C resulta da capacidade parasita entre espiras em conjunto com a capacidade entre a carga e o plano de calibração ($C=1,42$ pF ou $C=2,80$ pF dependendo se a calibração é efectuada junto da carga ou junto do porto do medidor, utilizando uma junção SMA entre ambos). Este último modelo permite verificar teoricamente o efeito da ressonância (a variação do valor de R no modelo teórico, permite ajustar a largura de banda na ressonância, através da variação do factor de qualidade da bobina. C em conjunto com L varia a frequência de ressonância).

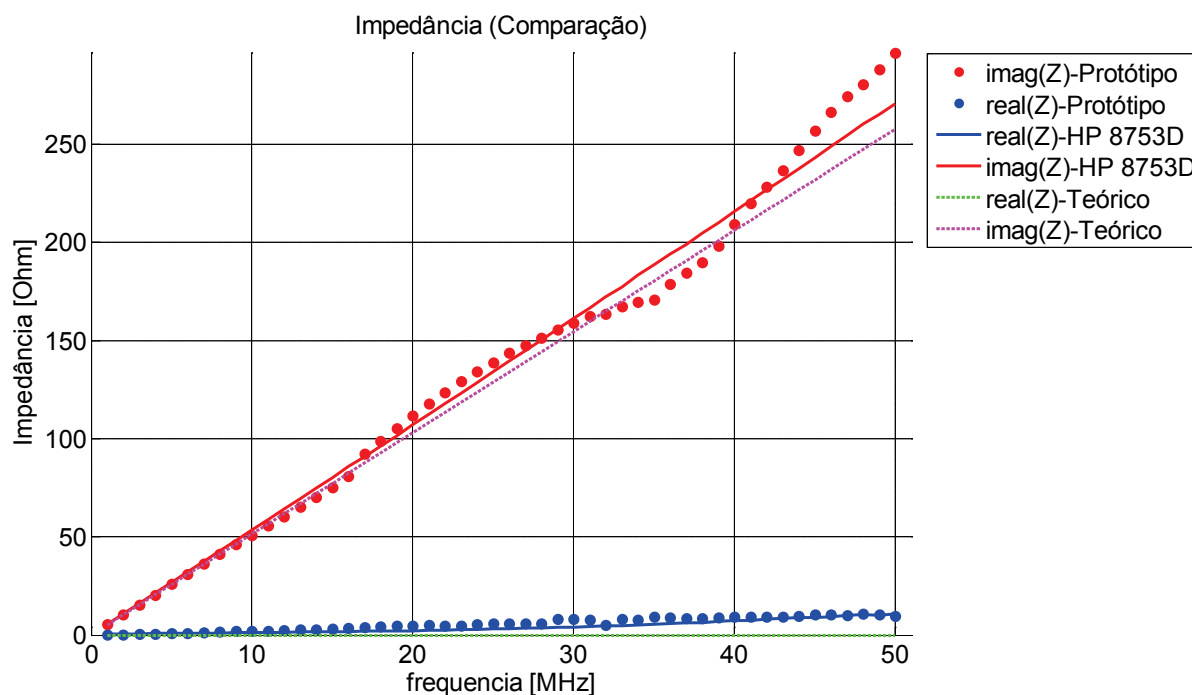


Figura 4.7 – Comparação entre os valores de impedância de uma carga de 820 nH medidos utilizando o protótipo implementado e um VNA HP8753D assim como os respectivos valores teóricos.

No anexo B é possível observar os resultados obtidos para um conjunto mais alargado de medições (470 nH; 820 nH; 2,2 μ H e 10 μ H). No ponto 4.9.1 é construída uma tabela para os valores das cargas reactivas em anexo, contendo os valores de impedância medidos no protótipo e no VNA HP8753D e os respectivos valores teóricos (considerando o valor nominal dos componentes) (Tabela 4.3) e são analisadas as diferenças em termos percentuais dos valores de impedância obtidos no protótipo em relação aos valores teóricos e em relação aos valores de referência obtidos com o VNA HP8753D (Tabela 4.4). Os valores esperados teóricos da impedância são coerentes na maior parte dos casos com os valores obtidos quer no protótipo quer no VNA HP8753D.

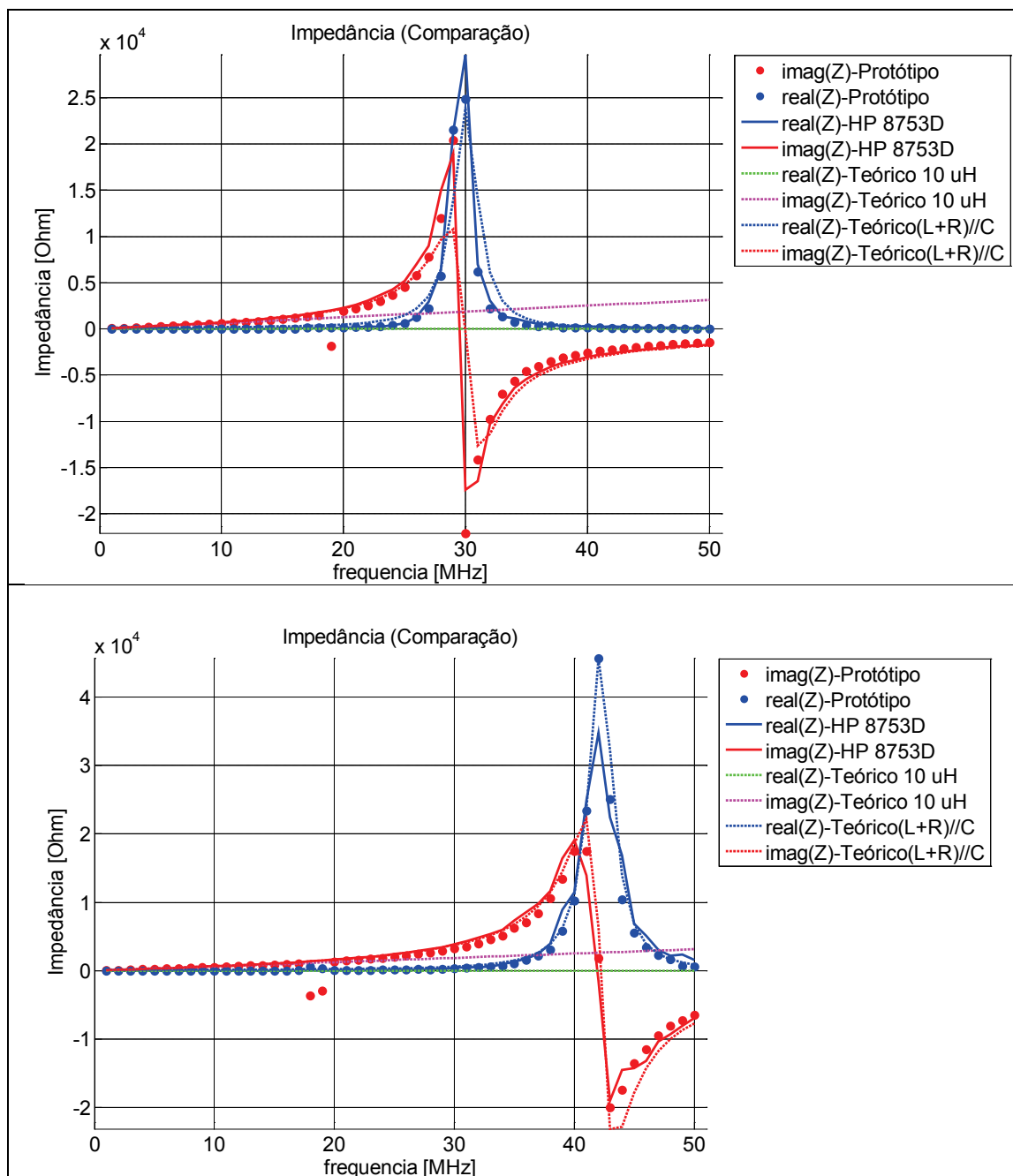


Figura 4.8 – Comparação da medição de uma carga de 10 µH utilizando o protótipo implementado e um VNA HP8753D. Na figura inferior a calibração foi efectuada junto à carga e na figura superior, junto ao porto do Protótipo/VNA. Em ambos os casos existe uma junção SMA entre o porto e a carga. São também comparadas as curvas de dois modelos teóricos.

4.4 Medições – Carga capacitiva

Neste ponto, pretende-se agora testar um conjunto de medições utilizando cargas capacitivas (220 pF e 470 pF). São apresentados os gráficos dos resultados obtidos com o protótipo em conjunto com os gráficos dos mesmos resultados obtidos a partir de medições efectuadas com um VNA HP8753D. As curvas com os valores teóricos são também apresentadas.

No ponto 4.9.1 é construída uma tabela para os valores das cargas reactivas em anexo, contendo os valores de impedância medidos no protótipo e no VNA HP8753D e os respectivos valores teóricos

(considerando o valor nominal dos componentes) (Tabela 4.3) e são analisadas as diferenças em termos percentuais dos valores de impedância obtidos no protótipo em relação aos valores teóricos e em relação aos valores de referência obtidos com o VNA HP8753D (Tabela 4.4).

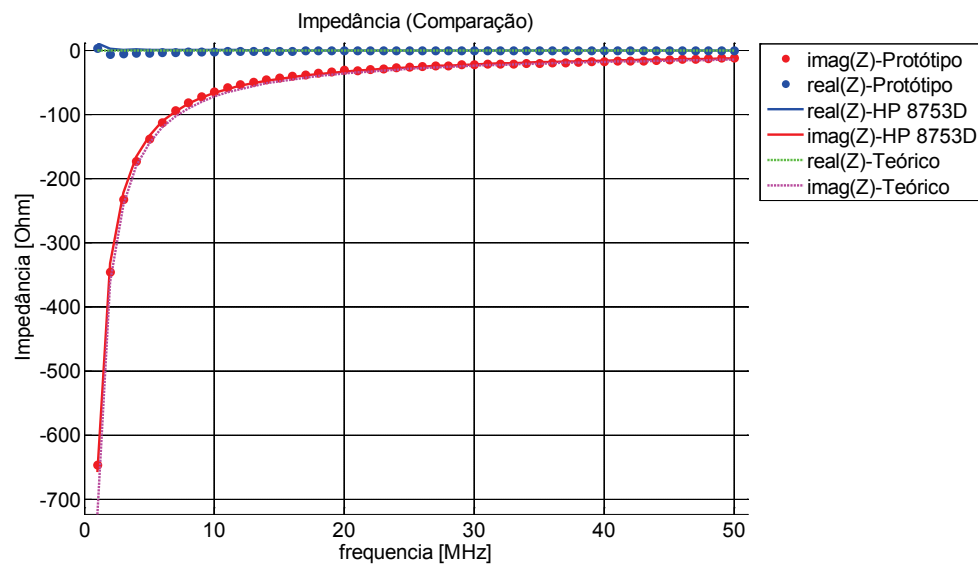


Figura 4.9 –Medição de uma carga de 220 pF utilizando o protótipo implementado e comparação com os valores teóricos e valores obtidos num VNA HP8753D.

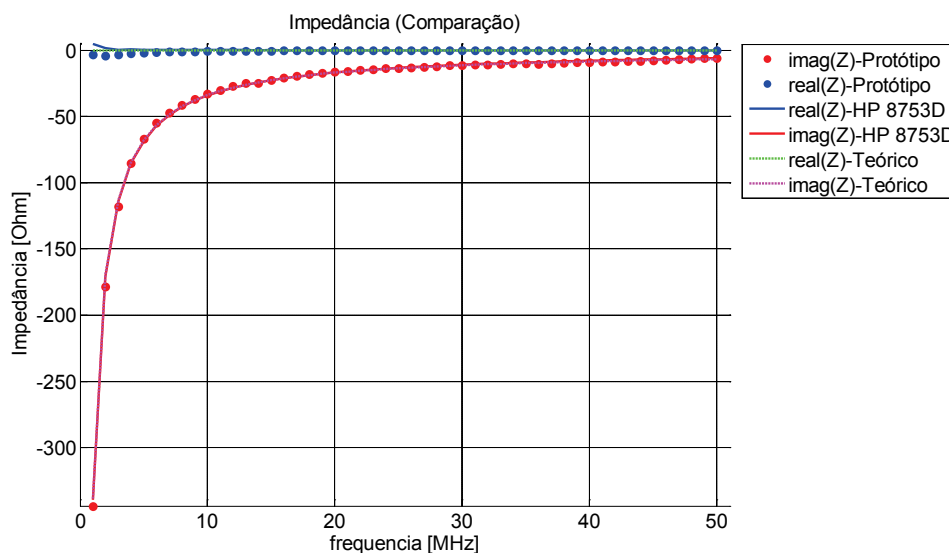


Figura 4.10 –Medição de uma carga de 470 pF utilizando o protótipo implementado e comparação com os valores teóricos e valores obtidos num VNA HP8753D.

4.5 Medições – Circuito RLC série ($1 \mu\text{H}+47\text{pF}+39 \Omega$)

Nos pontos anteriores pretendeu-se testar cargas “puramente” resistivas, capacitivas ou indutivas. Neste ponto testa-se uma carga que combina todos os elementos anteriores. Trata-se de um

circuito RLC série cujo valor dos componentes reactivos (L e C) foram escolhidos de modo a entrarem em ressonância no intervalo de frequências utilizado para a medição (24 MHz). Como a resistência R

tem um valor relativamente próximo da impedância característica do sistema (50Ω) verifica-se que a reflexão será também mínima próximo da frequência de ressonância (Figura 4.15). Note-se porém que, já anteriormente, no caso da bobina de $10 \mu\text{H}$ em conjunto com a capacidade parasita, houve oportunidade de observar o comportamento de um circuito LC paralelo e um fenómeno de ressonância.

No presente ponto são apresentados os quatro gráficos que o programa apresenta automaticamente a seguir a uma medição (Figura 4.13).

Na Figura 4.14 é possível observar e comparar os valores da impedância complexa, obtidos com o protótipo, com o VNA HP8753D e os valores obtidos teoricamente para um circuito RLC (considerando os valores nominais dos componentes utilizados). Observa-se que geralmente os valores obtidos com o protótipo coincidem com os valores obtidos com o HP8753D. No entanto, em relação aos valores teóricos, apesar de coincidirem nas frequências mais baixas, começam a divergir em relação aos valores experimentais acima de 30 MHz, quer em relação ao protótipo, quer em relação ao HP8753D. Esta ocorrência está relacionada com o facto da bobina de $1 \mu\text{H}$ entrar em ressonância perto dos 54 MHz, o que não é contabilizado por um simples modelo teórico RLC.

Na medição em laboratório, com o VNA HP8753D, prolongou-se a medição em frequência e encontrou-se pouco acima dos 50 MHz uma nova ressonância que poderá ser explicada pela SRF da bobina em conjunto com as capacidades parasitas do restante circuito. O resultado é apresentado na Figura 4.12. Para além da curva da impedância teórica de um circuito RLC é também apresentada a curva para um modelo teórico mais complexo, com 7 elementos, dos quais 5 simulam o comportamento da bobina (Figura 4.11). Este modelo permite explicar o andamento das curvas obtidas experimentalmente, assim como as duas frequências de ressonância. Os valores considerados para os componentes da Figura 4.11 foram obtidos por ajuste da curva teórica da componente imaginária da impedância aos resultados experimentais (Figura 4.12): $L=0,9 \mu\text{H}$; $R_{\text{VAR}} \approx 9 \Omega$; $R_1=50 \Omega$; $R_2=3 \Omega$ e $C_1=9,5 \text{ pF}$. Os valores de R e C da série RLC mantiveram-se inalterados ($R=39 \Omega$ e $C=47 \text{ pF}$).

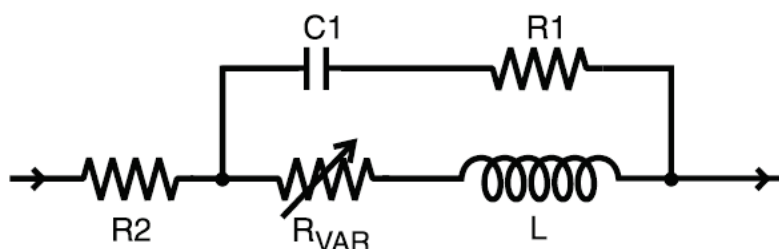


Figura 4.11 – Modelo teórico utilizado para simular o comportamento da bobina do circuito RLC, de modo a simular a segunda frequência de ressonância em 54 MHz. Este modelo é semelhante ao modelo analisado no anexo C, mas com valores diferentes (diferente fabricante).

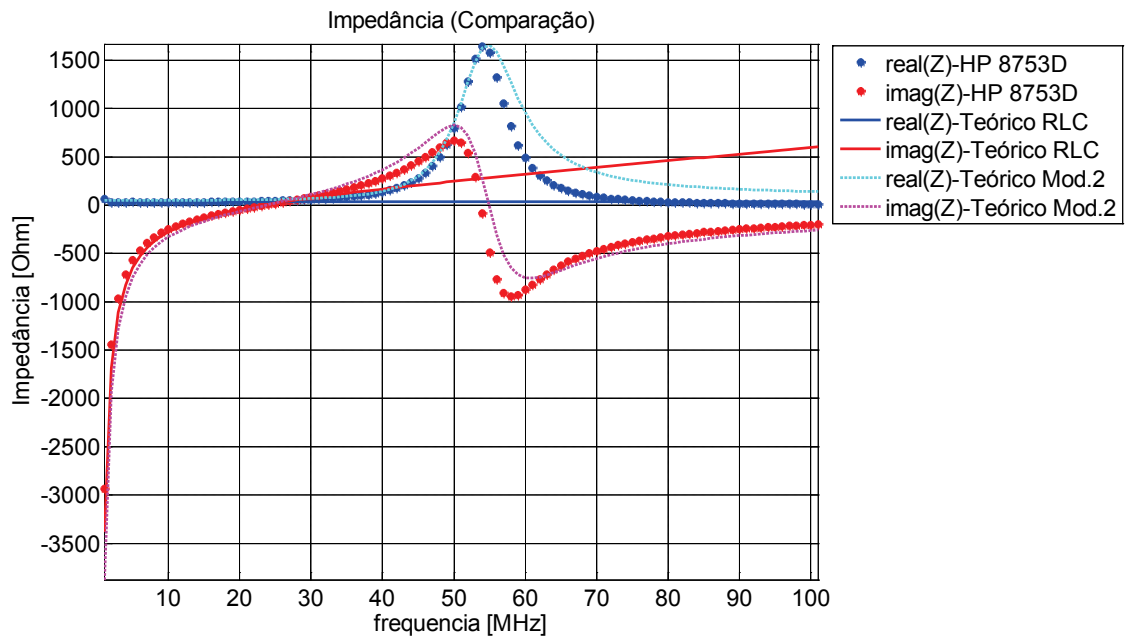


Figura 4.12 – Prolongamento do intervalo de medição da impedância complexa de uma carga RLC série ($1 \mu\text{H}+47\text{pF}+39 \Omega$), utilizando um VNA HP8753D e comparação com os dois modelos teóricos considerados (RLC e modelo de sete elementos, com o modelo para a bobina apresentado na Figura 4.11).

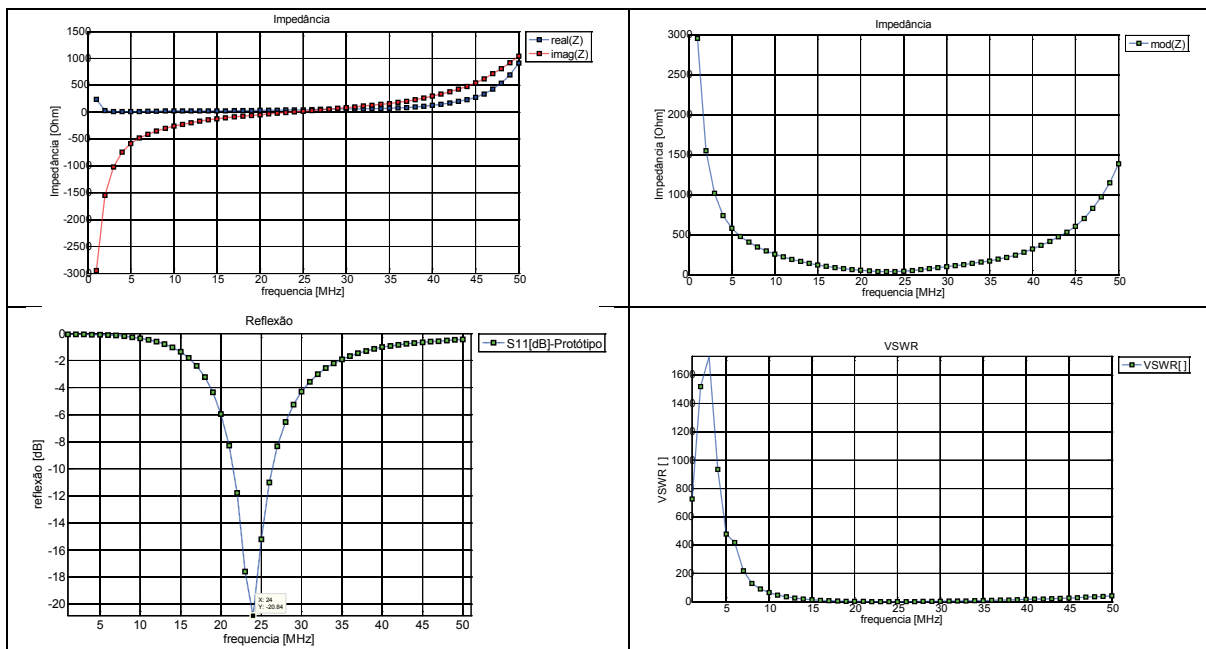


Figura 4.13 – Conjunto de figuras geradas automaticamente pelo programa do medidor, após a conclusão da medição para uma carga RLC série ($1 \mu\text{H}+47\text{pF}+39 \Omega$): Impedância complexa ($R+jX$) (canto superior esquerdo); Módulo da impedância (canto superior direito); Reflexão [dB] (canto inferior esquerdo); VSWR (canto inferior direito).

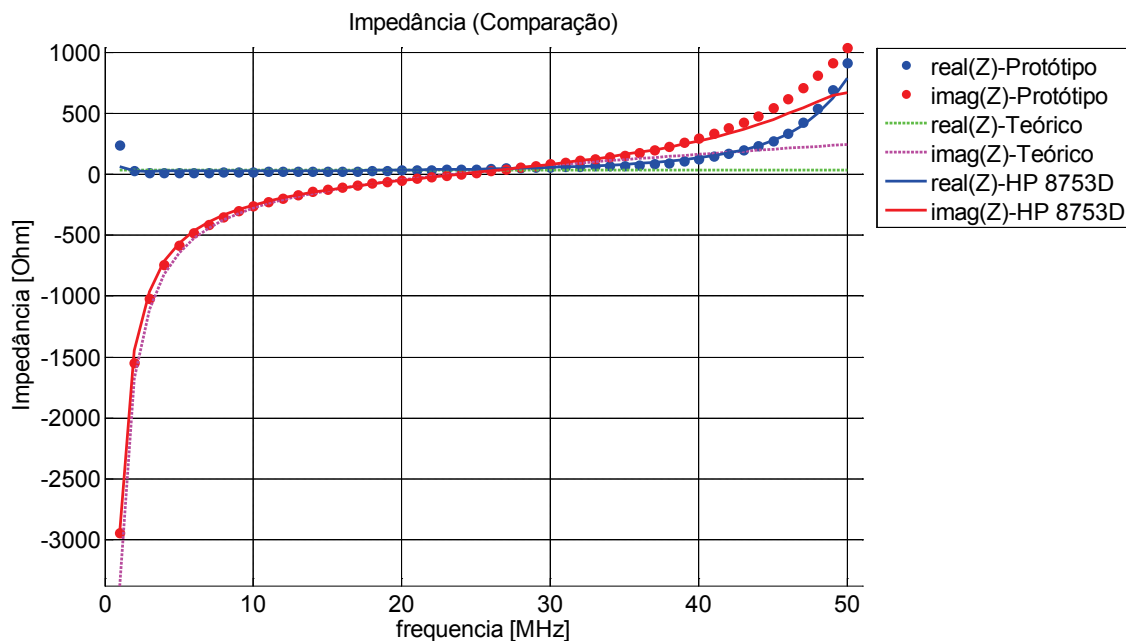


Figura 4.14 – Comparação da medição da impedância complexa de uma carga RLC série ($1\ \mu\text{H}+47\text{pF}+39\ \Omega$), utilizando o protótipo implementado e utilizando um VNA HP8753D.

A Figura 4.15 resulta dos estudo dos valores obtidos para a reflexão em dB. Os resultados são quase idênticos tanto no protótipo, como no segundo modelo teórico (mod.2, com sete elementos) e no VNA (na frequência de ressonância em série obteve-se respectivamente uma reflexão de -19,95 dB; -20,37 dB e -20,79 dB respectivamente). São também apresentadas as curvas para os dois modelos teóricos considerados (RLC com os valores nominais e modelo com sete elementos, sendo a bobina simulada pelo circuito da Figura 4.11).

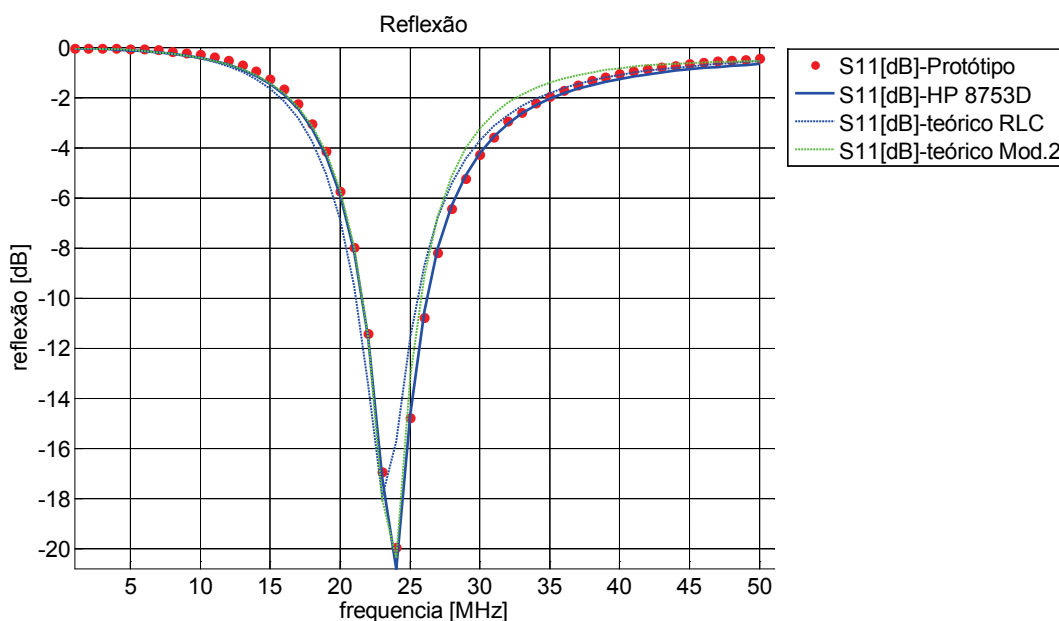


Figura 4.15 – Comparação da medição da reflexão [dB] de uma carga RLC série ($1\ \mu\text{H} + 47\text{pF} + 39\ \Omega$), utilizando o protótipo implementado e utilizando um VNA HP8753D e respectivos valores teóricos.

4.6 Medições – 100m de cabo RG-58 terminado em vazio.

Foi testado um troço de cabo RG-58 com um comprimento aproximado de 100m de comprimento ($\approx 106\text{m}$, incluindo extensão de ligação), terminado em vazio (coeficiente de reflexão unitário, $\Gamma_2 = 1$). Na Figura 4.16 é apresentada a bancada de testes utilizada para este fim.



Figura 4.16 – Aspecto da bancada de testes: Rolo de 100m (DUT), protótipo do sistema de medição de impedância e computador portátil.

O coeficiente de reflexão medido no início do troço de cabo (Γ_1) (ligado ao protótipo do medidor) está relacionado com o coeficiente de reflexão para a carga em vazio, no fim do troço (Γ_2), pela seguinte expressão:

$$\Gamma_1 = \Gamma_2 \cdot e^{-2j\beta l} \cdot e^{-2\alpha l} \quad (4.7)$$

Sendo α a atenuação no cabo, $\beta = \frac{2\pi}{\lambda} = \frac{2\pi f}{v_p}$ o factor de fase e l o comprimento do cabo. v_p é a velocidade de propagação no cabo RG-58 (cerca de 2/3 da velocidade de propagação da luz no vazio) e λ o comprimento de onda. Como α aumenta com o aumento da frequência, o sinal reflectido diminui com o aumento desta e o valor da reflexão diminui também, conforme se pode observar na Figura 4.20, assim como o VSWR (Figura 4.21). No limite, para um cabo de comprimento infinito terminado no vazio, devido às perdas (atenuação), teríamos $\Gamma_1=0$ e VSWR=1, tal como no caso de um cabo terminado com 50Ω . Devido à atenuação no cabo, tem-se também $\Gamma_1 < \Gamma_2$, dado que a onda reflectida, ao percorrer o cabo e sofrer a atenuação, terá sempre amplitude inferior à onda incidente.

No Anexo F é apresentada a listagem da simulação efectuada em Matlab e que comprova os resultados práticos obtidos com o protótipo. A atenuação considerada, resulta da medição das amplitudes de uma onda na entrada e na saída do cabo (devidamente terminado com uma carga de 50Ω) para as frequências de 1 MHz; 2MHz e 3 MHz. Para as frequências intermédias é utilizada uma interpolação. Os resultados da simulação são apresentados na Figura 4.17, Figura 4.18 e Figura 4.19. Os picos do valor da parte real da impedância (Figura 4.18) correspondem a frequências para as quais o comprimento do cabo é múltiplo de $\frac{\lambda}{2}$. Note-se que tanto a amplitude do coeficiente de reflexão

como os picos da parte real da impedância, vão diminuindo com o aumento da frequência devido à maior atenuação.

Na Figura 4.18 podem também ser observados os resultados práticos da impedância complexa, obtidos através do protótipo e na Figura 4.19 é apresentada a comparação entre os valores do módulo da impedância obtidos a partir de simulação e por medição com o protótipo. Ambos os resultados experimentais estão de acordo com o previsto através de simulação.

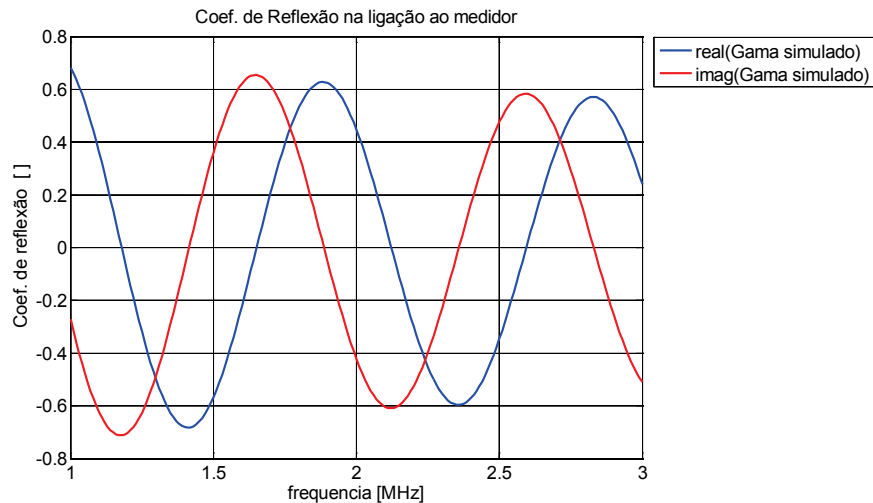


Figura 4.17 – Simulação dos valores do coeficiente de reflexão do cabo na ligação ao medidor (Γ_1) para uma terminação do cabo em vazio ($\Gamma_2 = 1$).

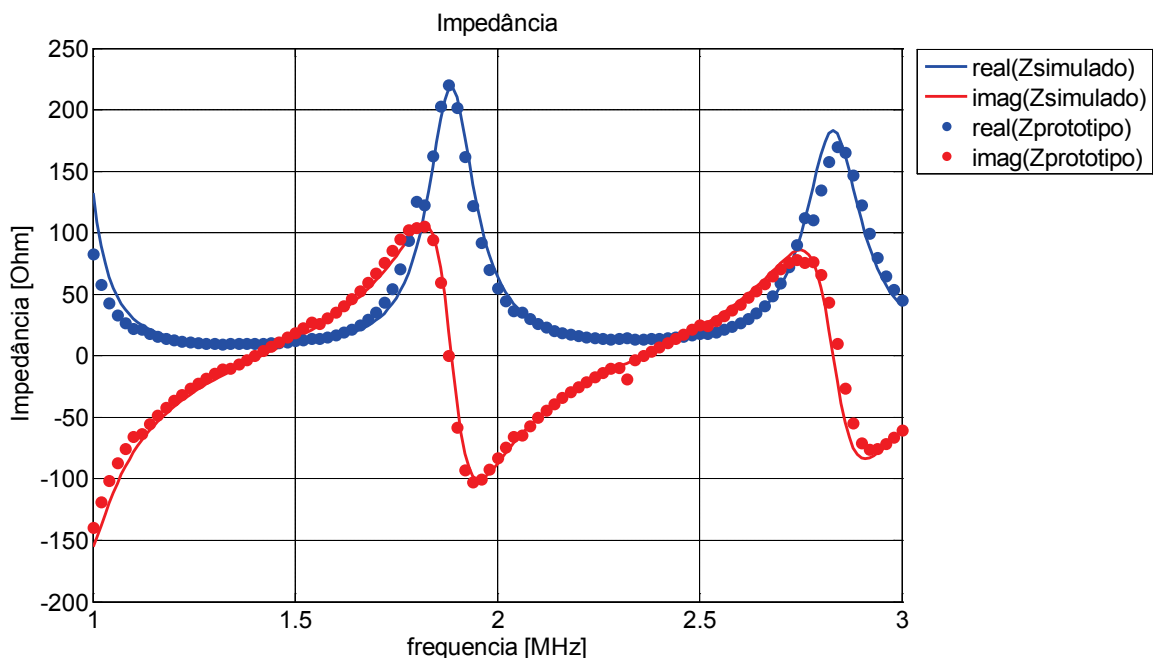


Figura 4.18 - Valores da impedância do cabo na ligação ao medidor (Z_1), para uma terminação do cabo em vazio ($Z_2 = +\infty$). Comparação entre os valores obtidos por simulação e os valores obtidos por medição com o protótipo.

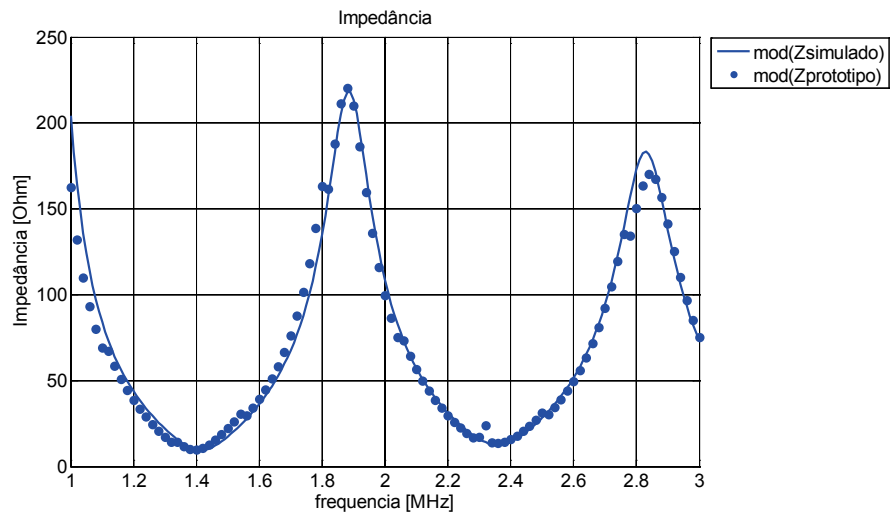


Figura 4.19 - Módulo da impedância de um rolo de cabo RG-58 com 100m terminado em vazio. Comparação entre os valores simulados e experimentais (protótipo).

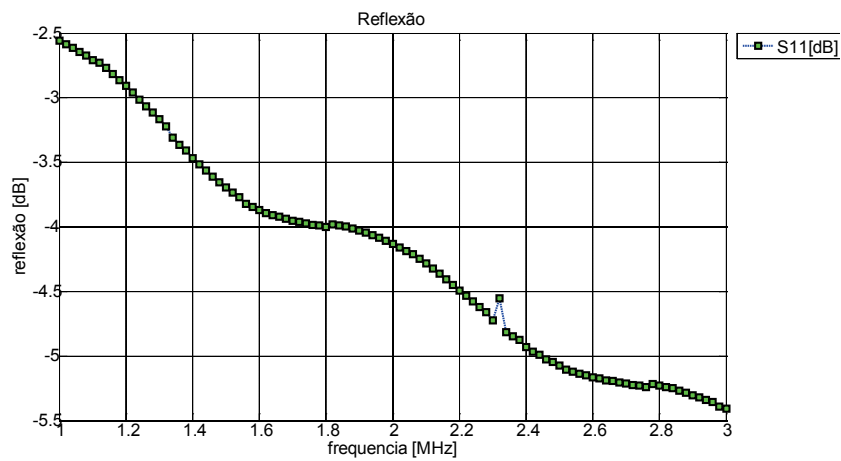


Figura 4.20 - Medição da reflexão [dB] de um DUT formado por um rolo de cabo RG-58 com 100m terminado em vazio.

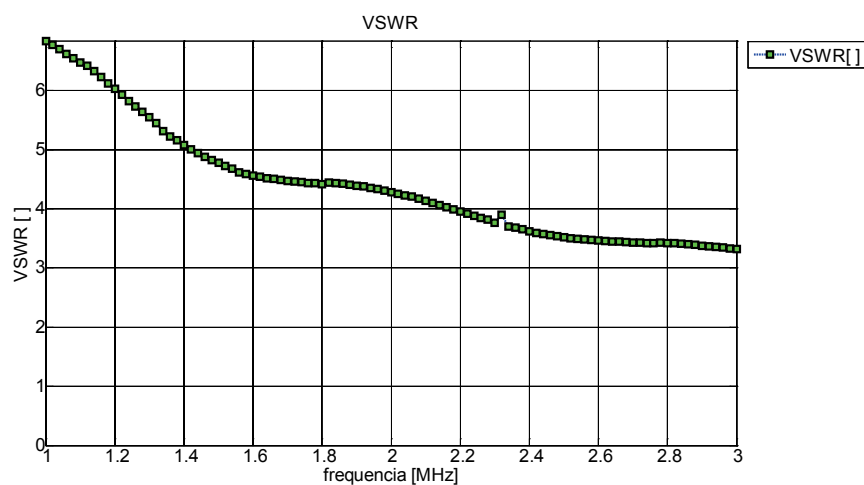


Figura 4.21 - Medição do VSWR de um DUT formado por um rolo de cabo RG-58 com 100m terminado em vazio.

4.7 Medições – Antena móvel para 27 MHz.

O protótipo construído para a medição de impedâncias é também um dispositivo muito útil para testar antenas entre 1 MHz e 50 MHz. Para comprovar este facto, no ponto 4.7 foi testada uma antena móvel para a Banda do Cidadão (26,965 a 27,405 MHz). Na Figura 4.22 e Figura 4.23 é possível observar a variação da impedância com a frequência e na Figura 4.24 verifica-se que a menor reflexão (-21,73 dB) ocorre conforme esperado para uma frequência perto de 27 MHz (27,36 MHz). Por consequência o menor valor de VSWR também ocorre para esta frequência (1,179), de acordo com a Figura 4.25.

Para a frequência de melhor adaptação, é possível ainda verificar que corresponde na Figura 4.23 a uma impedância cuja componente real está perto dos 50 Ω e a componente imaginária é quase nula.

Estas antenas são projectadas para funcionarem com um plano de massa dado pela carroçaria de um veículo. Nestes testes, utilizou-se uma das cantoneiras de suporte de umas prateleiras metálicas para a sua fixação, que não sendo a solução óptima, permitiu mesmo assim testar o funcionamento da antena, embora seja expectável um ligeiro aumento do valor da reflexão em toda a banda em relação à montagem habitual e um possível desvio de algumas dezenas ou centenas de kHz na frequência com melhor adaptação.

Considerando uma largura de banda a -10 dB, na Figura 4.24, observa-se um valor de 560 kHz para a mesma. Sendo suficiente para cobrir toda a Banda do Cidadão, é no entanto necessário que se ajuste a antena de modo a que a frequência com menor reflexão seja a frequência central. Na mesma figura, a ligeira perturbação na curva que é possível observar em 27,54 MHz resultou da passagem de uma pessoa perto da antena, embora a distância fosse superior a um metro, foi suficiente para perturbar o seu funcionamento, reforçando a ideia já expressa no anterior parágrafo sobre os efeitos da envolvente no funcionamento da antena. O valor da largura de banda aqui obtido, foi posteriormente confirmado com o auxílio do HP8753D.

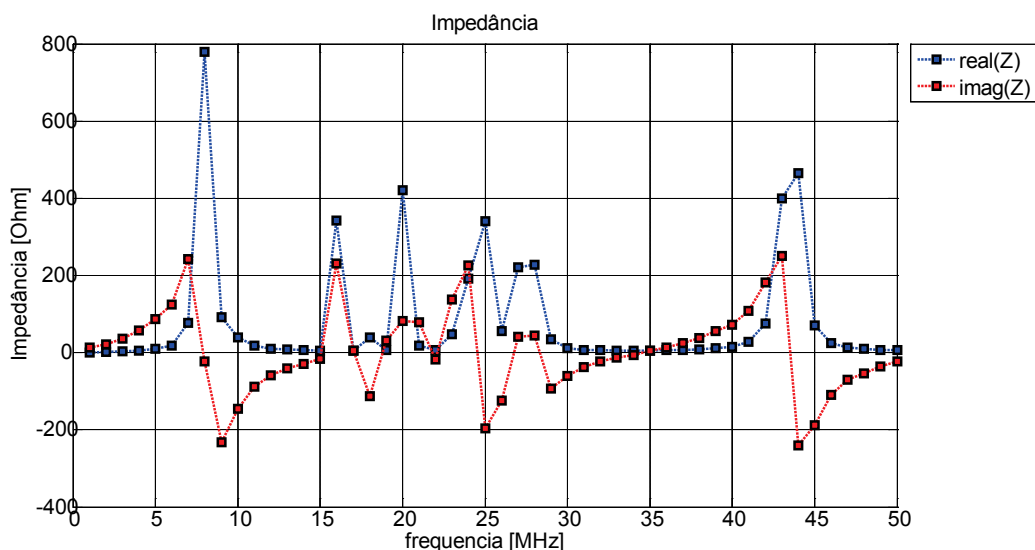


Figura 4.22 - Medição da impedância de uma antena móvel para 27 MHz (CB), saltos de 1MHz.

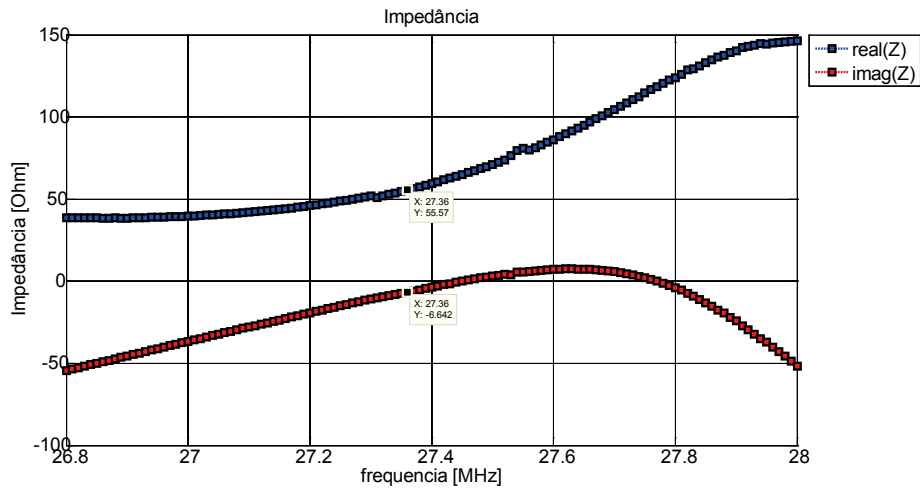


Figura 4.23- Medição da impedância de uma antena móvel para 27 MHz (CB), saltos de 10 kHz.

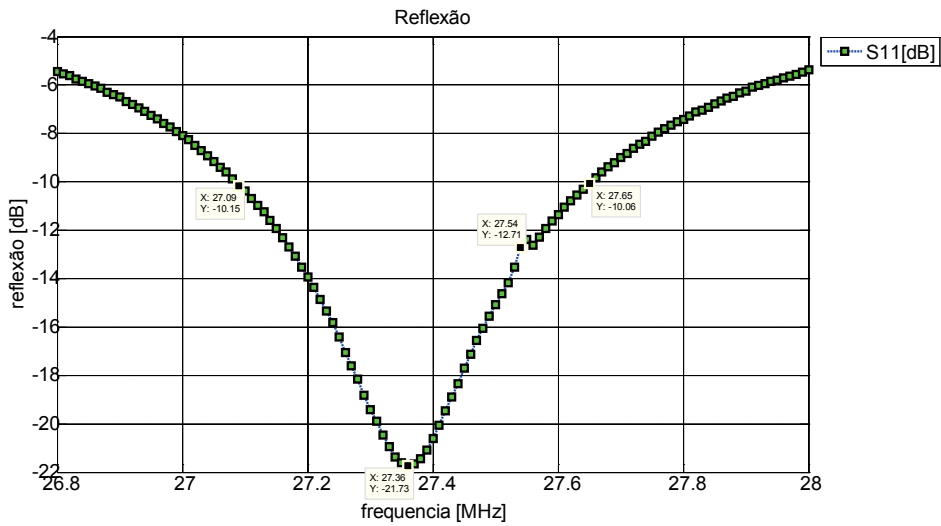


Figura 4.24- Medição da reflexão [dB] de uma antena móvel para 27 MHz (CB).

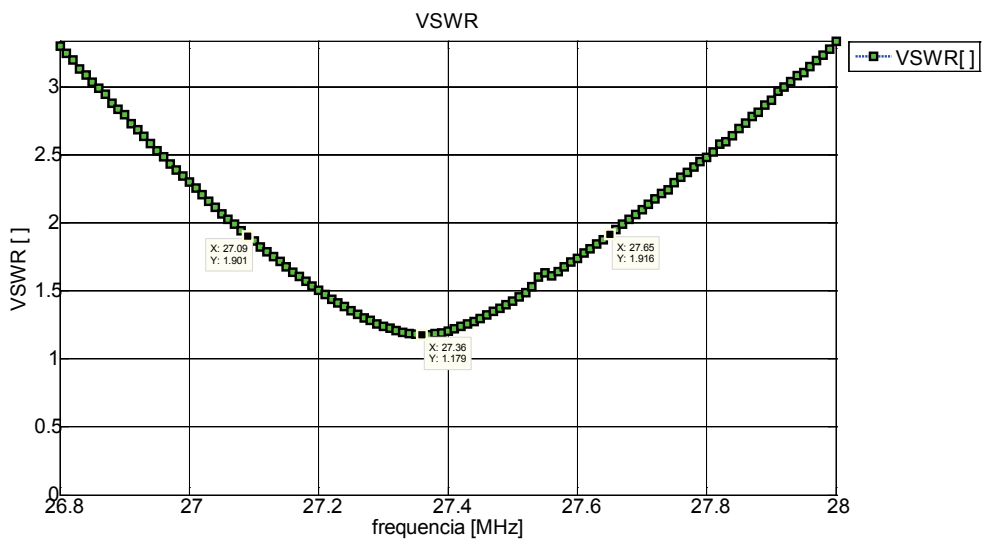


Figura 4.25- Medição do VSWR de uma antena móvel para 27 MHz (CB).

4.8 Medições – Dipolo multibanda *off-center-fed* para HF.

A antena testada neste ponto é uma antena dipolo multibanda do tipo *off-center-fed* (OCF) alimentada com um balun de 4:1 ligado a um cabo coaxial RG-58 e designada por *New Carolina Windom*. O dipolo tem cerca de 20,12 m de comprimento (66 ft) e destina-se às bandas de radioamador de 40m (7.000 - 7.200 kHz), 20m (14.000 - 14.350 kHz), 15m (21.000 - 21.450 kHz) e 10m (28 - 29,7 MHz). O ponto de ligação do balun ao dipolo OCF é escolhido de modo a que para as frequências centrais de cada uma das bandas de trabalho a impedância seja semelhante (neste caso cerca de 200 Ω). O balun do tipo 4:1 converte a impedância de 200 Ω para 50 Ω e permite adaptar uma carga diferencial (dipolo) para um tipo unipolar (cabo coaxial). A função do troço radiador vertical de RG58 com 3,05 m (10 ft) é melhorar o diagrama de radiação da antena de modo a concentrar a potência no plano horizontal (evitando desperdício de energia), finalmente a seguir ao referido troço vertical existe um conjunto de várias ferrites tubulares envolvendo o cabo coaxial evitando que a malha do restante troço de cabo que liga ao transmissor radie, bloqueando as correntes de RF presentes no radiador vertical. Uma descrição mais exaustiva da antena testada neste ponto pode ser obtida em [44] e na Figura 4.26 é possível observar o esquema da mesma.

O comprimento inicial de ambos os troços do dipolo foi deliberadamente deixado com um comprimento superior ao necessário para efeitos de ajuste. Por esse facto espera-se que as frequências com menor reflexão e VSWR possam estar um pouco afastadas do centro das referidas bandas (sendo inferiores a estes valores), cujas frequências conforme já referido e de acordo com o Quadro Nacional de Atribuição de Frequências (QNAF) de 2011 [43] são em Portugal respectivamente:

- 7.000 - 7.200 kHz
- 14.000 - 14.350 kHz
- 21.000 - 21.450 kHz
- 28 - 29,7 MHz

O actual protótipo permite não só verificar as frequências às quais o dipolo está a funcionar melhor, como constitui um auxiliar precioso no ajuste do mesmo.

Observando o gráfico da Figura 4.29 e Figura 4.30 verifica-se que os pontos óptimos de funcionamento se encontram em 7 MHz; 13 MHz; 26 MHz (e ainda 29 MHz e 49 MHz). Apesar de inicialmente a antena não ter sido pensada para a banda dos 6m (50-50,5 MHz), verifica-se através das referidas figuras que, eventualmente, poderá também funcionar nessa banda, após o ajuste.

Encurtando um pouco ambos os braços do dipolo, será possível mover estes pontos óptimos para o centro das bandas de trabalho. Trata-se de um processo iterativo no qual se cortam pequenos troços de antena e se efectuam novas medições até atingir o funcionamento pretendido.

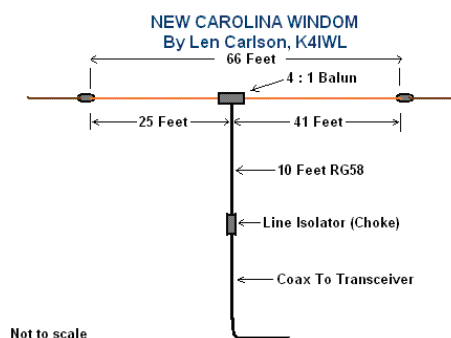


Figura 4.26 – Esquema de um dipolo OCF tipo *New Carolina Windom* (fonte [45]).

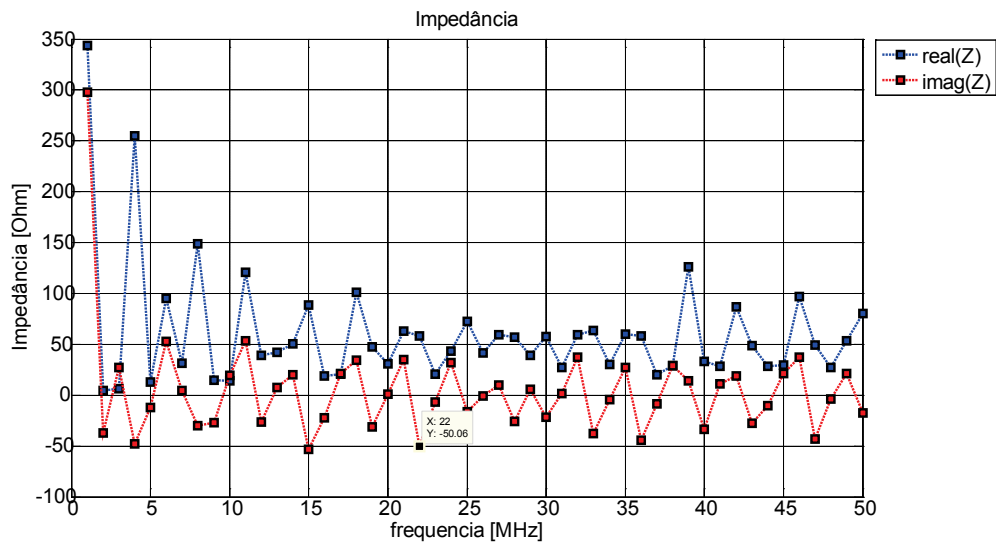


Figura 4.27 - Medição da impedância de uma antena dipolo multibanda OCF para HF.

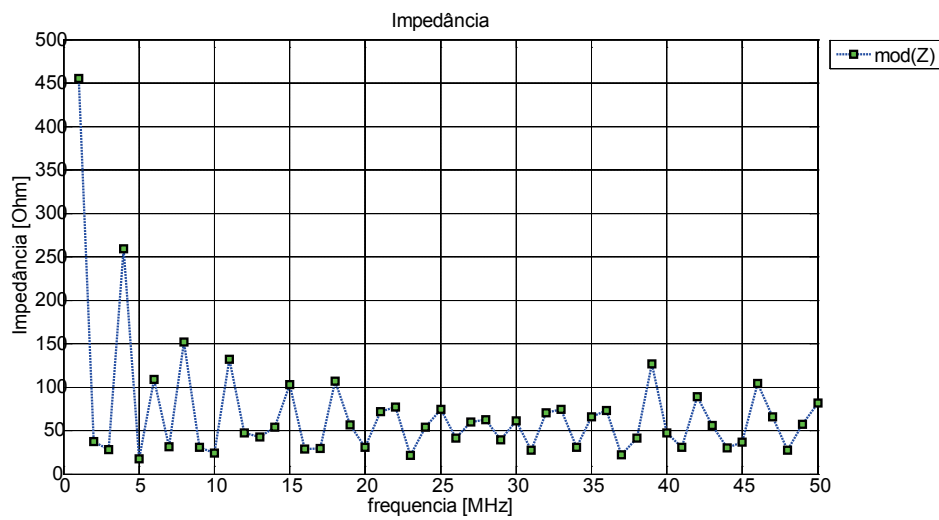


Figura 4.28 - Medição do módulo da impedância de uma antena dipolo multibanda OCF para HF.

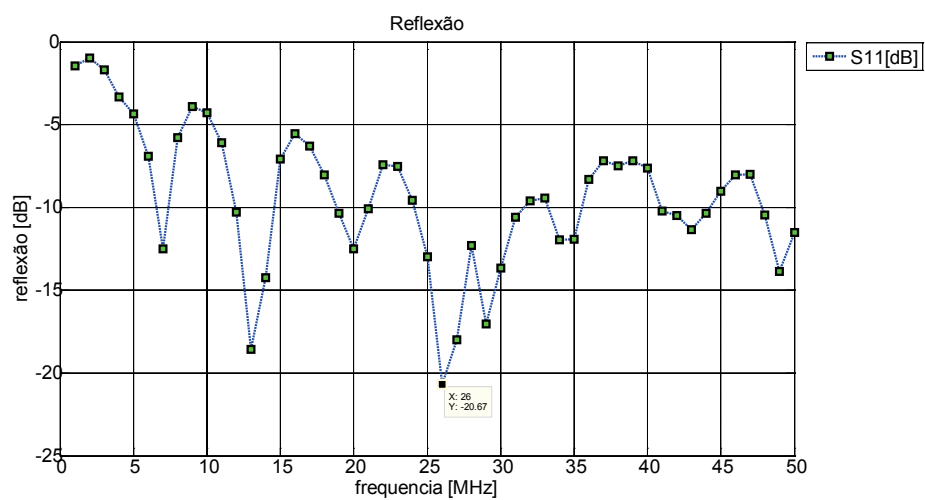


Figura 4.29- Medição da reflexão [dB] provocada por um DUT constituído por uma antena dipolo multibanda OCF para HF.

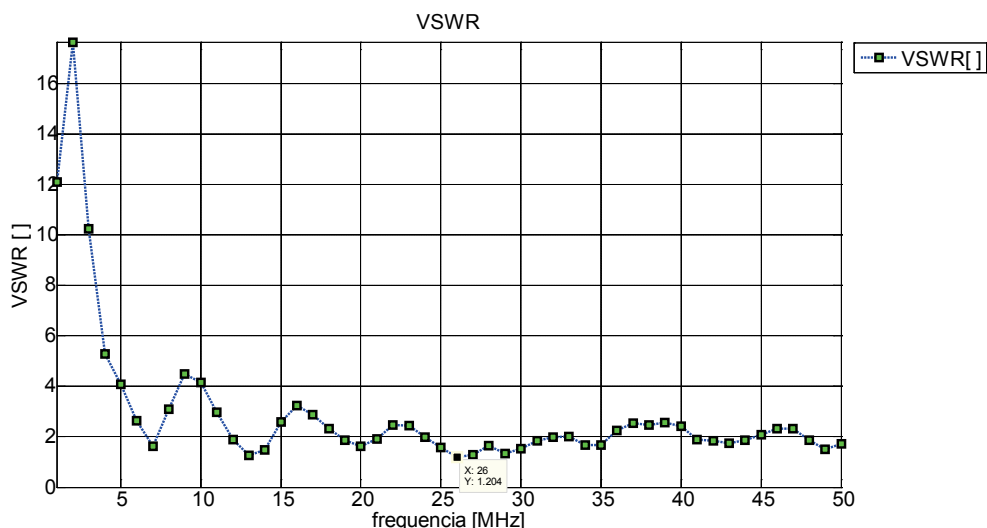


Figura 4.30- Medição do VSWR de uma antena dipolo multibanda OCF para HF.

4.9 Interpretação dos resultados.

4.9.1 Algumas considerações sobre os resultados obtidos.

Através dos testes realizados com cargas resistivas (4.2), indutivas (4.3) e capacitivas (4.4) é possível observar o comportamento do protótipo para os vários tipos de DUT. As tabelas seguintes (Tabela 4.1 a Tabela 4.4) construídas a partir dos gráficos dos referidos testes, permitem quantificar e também comparar esse comportamento com o de um VNA HP8753D (tomado como referência, pois apesar do erro de medição, será uma melhor aproximação ao valor efectivo do componente do que o valor nominal, tendo em conta não só os parasitas como a tolerância dos componentes utilizados, que no caso dos condensadores é de 10 % – ver ponto 2.5). Da Figura 4.35 até à Figura 4.44 é possível visualizar graficamente as referidas tabelas. Verifica-se que as diferenças e por consequência o erro, aumentam com a frequência e com o afastamento do valor da carga em relação aos 50 Ω . Se considerarmos cargas puramente resistivas com valores entre 25 Ω e 1000 Ω e frequências até 30 MHz, de acordo com a Tabela 4.2, as diferenças entre os valores medidos no protótipo e no VNA HP8753D foram inferiores a 5%. Por outro lado se considerarmos cargas entre 25 Ω e 100 Ω e frequências até 50 MHz, o erro também foi inferior a 6% (tomando como referência o valor do VNA HP8753D). A situação pior ocorreu para frequências elevadas, perto dos 50 MHz e impedâncias elevadas ($\geq 1000 \Omega$).

A questão já referida, do aumento do erro no valor da impedância, à medida que nos afastamos da impedância característica (em aparelhos cujo funcionamento é baseado na medição de coeficientes de reflexão, Γ) está relacionada com o facto do módulo (ρ) de Γ se aproximar da unidade. Nesta situação, verifica-se que uma variação de alguns pontos percentuais em ρ traduz-se em variações de impedância que podem ser superiores a 100 % (ver Figura 4.31. Por exemplo para uma impedância de 2 k Ω , uma variação de 1% em ρ implica uma variação de 24 % na impedância [41]). Ou seja, mesmo considerando um valor de erro constante para Γ , ao calcularmos a impedância a partir de Γ , quanto mais afastada se encontrar da impedância característica do sistema (50 Ω) maior será o erro. É fácil constatar na Tabela 4.2 este facto, se observarmos as variações (erro) em percentagem, para os casos extremos de 10 Ω e 1000 Ω em relação a valores mais “centrais”. Esta é uma das limitações dos métodos baseados em coeficientes de reflexão, não sendo relevante na maior parte das aplicações, pois trabalha-se com valores mais próximos de 50 Ω do que estes dois casos extremos. No caso de reactâncias quase puras (Tabela 4.3 e Tabela 4.4) o módulo do coeficiente de reflexão anda perto da unidade e por esse facto o erro é superior ao das cargas resistivas puras. A fase de Γ varia de acordo

com a reactância. Para valores elevados da reactância, pequenas variações, em graus, da fase de Γ correspondem a grandes variações de impedância (reactância) pelo que o erro é também amplificado nestes casos de elevadas reactâncias, à semelhança dos casos de elevadas resistências já referidos. Sendo $\rho \approx 1$ no caso das reactâncias, o valor da impedância é definido pela fase de Γ , que no AD8302 é obtida a partir da diferença entre duas fases (a da onda reflectida e da onda incidente), medidas em relação a um sinal de referência. Cada medição está afectada de um erro, que pode atingir cerca de 7° em algumas situações (ver Figura 4.33). É assim possível em teoria, devido à soma dos erros, que o resultado final da fase venha afectado de um erro de 14° . Para evitar estas ocorrências, no software, foi adoptado um algoritmo para a obtenção da fase (Anexo G) que consegue, na maioria das situações, minimizar o erro, escolhendo, entre as medições feitas em fase e quadratura, aquelas que se afastam das zonas com maior erro (ver Figura 4.33). O algoritmo elimina também limitação do AD8302, que apenas consegue discriminar diferenças de fase entre 0° e 180° , permitindo assim medições entre 0° e 360° . Na Figura 4.33 e Figura 4.34 pode observar-se a variação dos erros no AD8302 em função da diferença de fase e magnitude dos sinais aplicados [42]. Nas referidas figuras, verifica-se que o erro aumenta exponencialmente nos extremos (perto dos 0° e 180° para a diferença de fase e no caso da magnitude, para diferenças superiores a 30 dB, em relação ao sinal de referência), estando o ponto óptimo de funcionamento (para minimizar o erro) em torno dos -30 dBm para ambos os sinais e sendo a diferença de fase entre eles de 90° .

O detector utilizado no protótipo para as medições (AD8302) é do tipo banda larga, que tem também o inconveniente de ser mais sensível a respostas falsas provocadas por interferências e harmónicas, para além duma menor gama dinâmica em relação aos detectores baseados num receptor de banda estreita (Figura 4.32). Para além dos erros do AD8302, existem também os do restante circuito (ampops, ADC...) e que afectam a medição da fase e magnitude. Mesmo com estas limitações do hardware e do tipo de medidor adoptado, as diferenças entre os valores do protótipo e os valores do HP8753D não ultrapassa os 15% para o caso das bobinas e condensadores testados. Em relação aos valores teóricos, a diferença máxima é ligeiramente superior no caso das bobinas e condensadores devido à tolerância em relação aos valores nominais dos componentes utilizados (5% para as bobinas e 10 % para os condensadores). Note-se que as diferenças entre os valores teóricos (nominais) e os valores medidos com o HP8753D atingem também valores acima dos 10% no caso das reactâncias (Figura 4.40 e Figura 4.43).

Outra questão importante, para minimizar os erros na medição, é a pureza espectral da senoide fornecida pelo gerador, mais ainda num sistema de banda larga como este. O sinal fornecido pelos DDSs (AD9851) no gerador, para as frequências mais elevadas, tende a degradar-se pois a saída é um sinal amostrado (nota: a 50 MHz dispomos de apenas $180/50=3,6$ pontos por ciclo para definir a senoide) e como tal obedece ao teorema de amostragem de Nyquist. Teoricamente temos $f_s/2=90$ MHz, no entanto no sistema real, o próprio fabricante não recomenda ir acima de $f_s*0,4=72$ MHz. Sendo estes os valores limites, abaixo deles e à medida que subimos em frequência a primeira imagem (Fclock - Fgerada) vai-se aproximando da frequência gerada, sendo mais difícil de filtrar. Este foi um dos motivos da escolha de uma ordem mais elevada para o filtro LPF de 60 MHz utilizado. Este filtro, de acordo com os testes realizados (ver 3.3.1.1) é capaz de atenuar consideravelmente este problema. Outra solução poderia passar pela utilização de um DDS mais dispendioso, com uma frequência de clock superior e com uma pureza espectral superior.

Pode-se também referir o facto da influência do layout do circuito impresso aumentar com a frequência, devido ao facto do quociente entre o comprimento das pistas e o comprimento de onda dos sinais aumentar. Para frequências superiores às utilizadas seria necessário considerar pistas mais curtas ou mesmo linhas de transmissão, pelo menos na placa de medição (junto do acoplador e AD8302).

Para finalizar a questão dos erros, pode-se ainda referir o facto de existirem nos gráficos (4.2 a 0) por vezes algumas pequenas descontinuidades localizadas (picos) que poderiam ser corrigidas aumentando o número de medições e fazendo a média das mesmas de modo a reduzir o ruído. Estes “picos” são claramente ruído dada a sua aleatoriedade e não repetição em medições sucessivas. No entanto, devido à questão já referida da largura de banda do detector (ver Figura 4.32) é possível a ocorrência de picos relacionados com espúrias ou interferências.

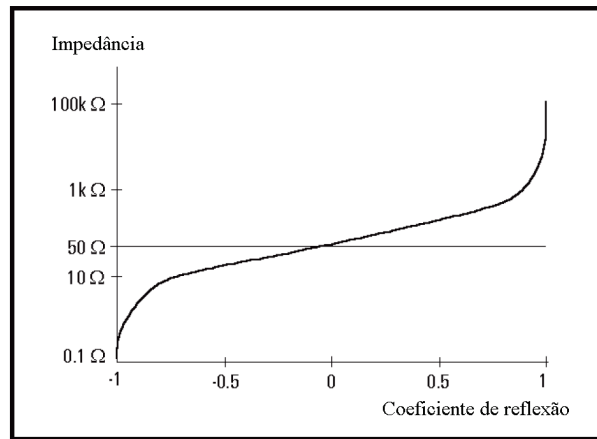


Figura 4.31 – Variação do valor da impedância em função do coeficiente de reflexão.

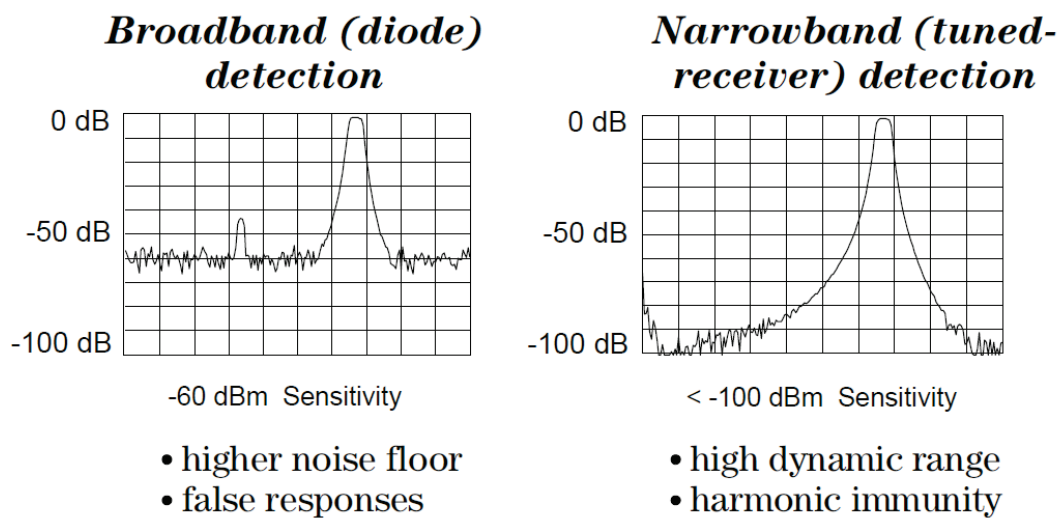


Figura 4.32 – Influência da largura de banda do detector no receptor de um VNA (fonte [29]).

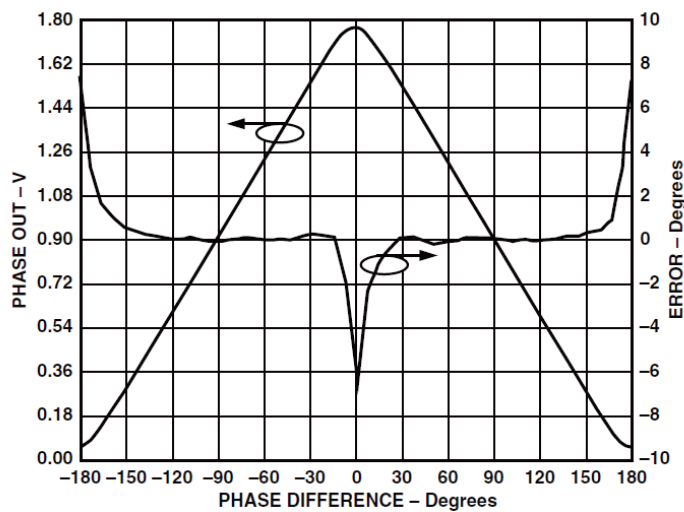


Figura 4.33 – AD8302 - Tensão na saída Vphase e erro em graus em função da diferença de fase entre os sinais nas entradas (sinais de 100 MHz e potência -30 dBm) (fonte [42]).

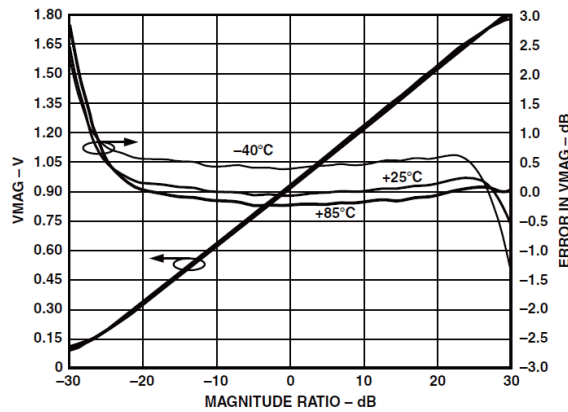


Figura 4.34– AD8302 - Tensão na saída Vmag e erro em dB em função da magnitude do sinal a medir em relação ao sinal de referência (sinais de 100 MHz e potência do sinal de referência de -30 dBm) [fonte 42].

Tabela 4.1 – Comparação de medições de cargas resistivas no protótipo e no VNA HP8753D.

Cargas resistivas														
Freq. [MHz]	10 Ω		25 Ω		50 Ω		75 Ω		100 Ω		200 Ω		1000 Ω	
	Protótipo	HP8753D	Protótipo	HP8753D	Protótipo	HP8753D	Protótipo	HP8753D	Protótipo	HP8753D	Protótipo	HP8753D	Protótipo	HP8753D
1	8,552 +0,195j	10,00 +0,007j	24,02 -0,017j	24,88 +0,010j	50,34 -0,003j	50,04 +0,018j	72,78 +0,886j	74,84 +0,016j	98,31 -0,207j	100,10 -0,006j	199,2 -1,325j	199,70 +0,089j	998,1 -10,44j	1000,00 -0,370j
5	8,775 +0,168j	10,00 +0,068j	24,20 -0,136j	24,85 +0,038j	50,32 +0,008j	50,00 +0,035j	73,05 +0,457j	74,79 +0,035j	98,63 -0,709j	100,00 +0,104j	199,40 -2,416j	199,40 -0,082j	1045 -25,77j	995,90 -7,33j
10	9,123 +0,204j	10,00 +0,066j	24,41 -0,174j	24,87 +0,021j	50,32 +0,016j	50,03 +0,048j	72,54 +0,254j	74,83 -0,080j	97,62 -0,967j	100,10 +0,042j	197,1 -3,328j	199,70 -0,308j	1010 -41,11j	992,90 -12,03j
20	9,354 +0,254j	10,01 +0,144j	24,51 -0,226j	24,88 +0,005j	50,32 +0,029j	50,03 +0,019j	72,17 -0,774j	74,85 -0,153j	96,69 -1,196j	100,10 +0,012j	193,8 -4,208j	199,80 -0,720j	975,4 -60,18j	993,00 -28,09j
30	8,964 +0,008j	9,99 +0,210j	24,35 +1,976j	24,86 +0,038j	50,29 -0,002j	50,00 +0,065j	76,65 -0,950j	74,83 -0,250j	98,08 +0,398j	100,10 +0,012j	199,2 -0,536j	199,50 -1,225j	1014 -66,97j	997,70 -45,68j
40	8,395 -0,267j	10,03 +0,301j	23,74 -0,037j	24,89 +0,069j	50,19 +0,027j	49,99 +0,078j	74,83 -1,074j	74,83 -0,368j	101,8 +0,409j	100,00 +0,006j	218,0 -1,39j	199,40 -1,553j	1349 -145,3j	987,40 -58,82j
50	8,016 +0,373j	10,04 +0,353j	23,41 +0,241j	24,89 +0,057j	50,14 +0,023j	50,00 +0,083j	75,62 -1,607j	74,80 -0,427j	103,7 -0,510j	100,0 -0,050j	231,4 -5,387j	199,30 -1,914j	1560 -285,4j	990,90 -62,67j

Tabela 4.2 – Diferenças entre medições no protótipo e no VNA HP8753D em Ohm e porcentagem (parte real).

Cargas resistivas (diferenças entre medições no protótipo e no VNA HP8753D)														
Freq. [MHz]	10 Ω		25 Ω		50 Ω		75 Ω		100 Ω		200 Ω		1000 Ω	
	diferença (parte real)[Ω]	diferença (parte real)[%]	diferença (parte real)[Ω]	diferença (parte real)[%]	diferença (parte real)[Ω]	diferença (parte real)[%]	diferença (parte real)[Ω]	diferença (parte real)[%]	diferença (parte real)[Ω]	diferença (parte real)[%]	diferença (parte real)[Ω]	diferença (parte real)[%]	diferença (parte real)[Ω]	diferença (parte real)[%]
1	-1,45	-14,48	-0,86	-3,46	0,30	0,60	-2,06	-2,75	-1,79	-1,79	-0,50	-0,25	-1,90	-0,19
5	-1,22	-12,22	-0,65	-2,62	0,32	0,64	-1,74	-2,33	-1,37	-1,37	1,80	0,90	49,10	4,93
10	-0,88	-8,77	-0,46	-1,85	0,29	0,58	-2,29	-3,06	-2,48	-2,48	-2,60	-1,30	17,10	1,72
20	-0,66	-6,55	-0,37	-1,49	0,29	0,58	-2,68	-3,58	-3,41	-3,41	-6,00	-3,00	-17,60	-1,77
30	-1,03	-10,28	-0,51	-2,05	0,29	0,58	1,82	2,43	-2,02	-2,02	-0,30	-0,15	16,30	1,63
40	-1,64	-16,30	-1,15	-4,62	0,20	0,40	0,00	0,00	1,80	1,80	18,60	9,33	361,60	36,62
50	-2,02	-20,16	-1,48	-5,95	0,14	0,28	0,82	1,10	3,70	3,70	32,10	16,11	569,10	57,43

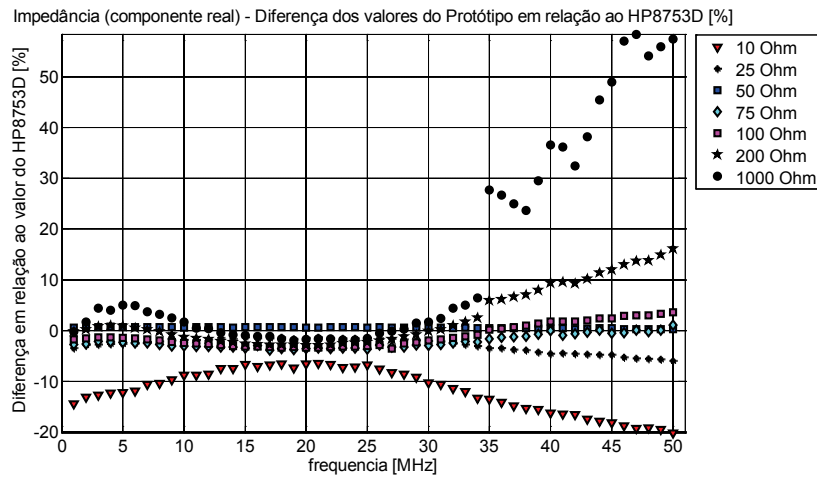


Figura 4.35- Diferença em % entre os valores obtidos no protótipo e os valores obtidos com o VNA HP8753, para cargas resistivas entre 10 Ω e 1000 Ω.

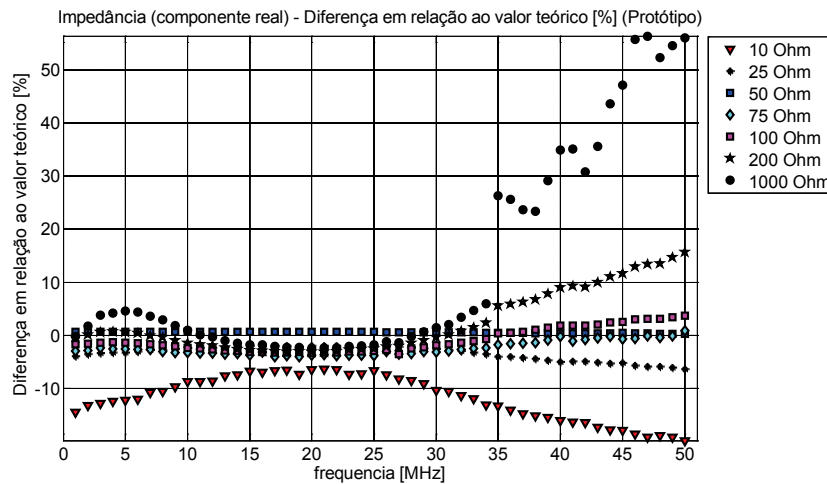


Figura 4.36- Diferença em % entre os valores obtidos no protótipo e os valores teóricos (nominais) para cargas resistivas entre 10 Ω e 1000 Ω.

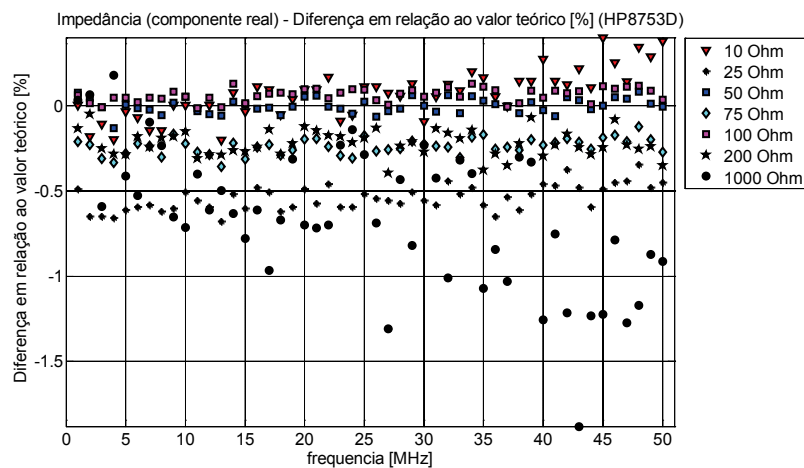


Figura 4.37 - Diferença em % entre os valores obtidos com o VNA HP8753D e os valores teóricos (nominais) para cargas resistivas entre 10 Ω e 1000 Ω.

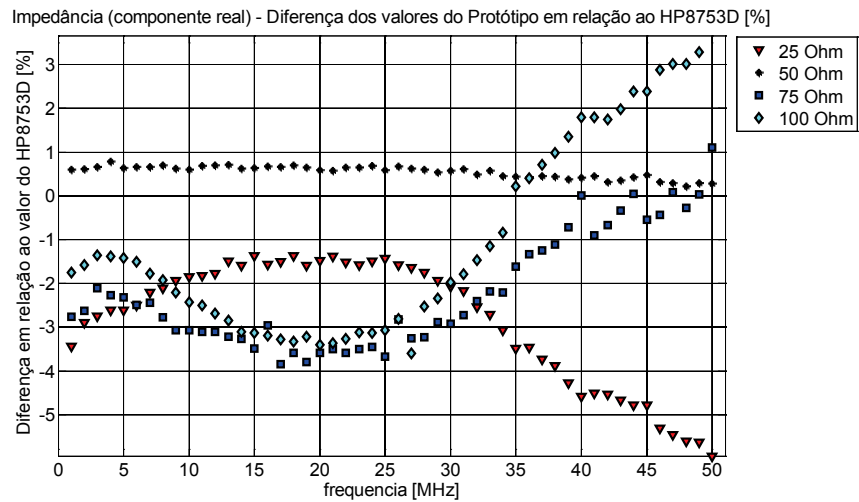


Figura 4.38- Diferença em % entre os valores obtidos no protótipo e os valores obtidos com o VNA HP8753, para cargas resistivas entre 25 Ω e 100 Ω.

Tabela 4.3 – Comparação de medições de cargas reactivas no protótipo e no VNA HP8753D.

Cargas reactivas																
Freq. [MHz]	Componente da impedância	Impedância de bobinas									Impedância de condensadores					
		470 nH			820 nH			2,2 μH			220 pF			470pF		
		Teórico [Ω]	Protótipo [Ω]	HP8753D [Ω]	Teórico [Ω]	Protótipo [Ω]	HP8753D [Ω]	Teórico [Ω]	Protótipo [Ω]	HP8753D [Ω]	Teórico [Ω]	Protótipo [Ω]	HP8753D [Ω]	Teórico [Ω]	Protótipo [Ω]	HP8753D [Ω]
1	real	0,000	0,342	5,625	0,000	0,011	0,590	0,000	0,585	1,493	0,000	3,753	11,490	0,000	-3,371	5,001
	imag(j)	2,953	3,211	3,143	5,152	5,475	5,547	13,823	13,630	14,100	-723,430	-646,800	-658,200	-338,627	-344,000	-339,500
5	real	0,000	1,093	5,830	0,000	0,930	0,885	0,000	2,906	2,131	0,000	-3,810	0,641	0,000	-1,868	0,334
	imag(j)	14,765	14,610	15,450	25,761	26,030	26,950	69,115	64,840	69,090	-144,686	-138,200	-133,400	-67,725	-67,010	-68,000
10	real	0,000	1,913	6,039	0,000	2,157	1,349	0,000	5,823	3,065	0,000	-1,834	0,206	0,000	-0,776	0,110
	imag(j)	29,531	29,790	30,840	51,522	50,870	53,590	138,230	136,400	137,800	-72,343	-64,050	-66,680	-33,863	-33,050	-34,170
20	real	0,000	3,278	6,523	0,000	4,927	2,264	0,000	13,420	5,811	0,000	-0,480	0,058	0,000	-0,209	0,057
	imag(j)	59,062	58,220	62,020	103,044	111,700	107,100	276,460	288,900	279,600	-36,171	-30,880	-33,130	-16,931	-16,380	-16,850
30	real	0,000	6,235	7,918	0,000	8,075	4,169	0,000	19,970	11,260	0,000	-0,360	0,327	0,000	-0,169	0,031
	imag(j)	88,593	94,900	93,990	154,566	158,800	161,200	414,690	391,500	428,600	-24,114	-21,860	-21,770	-11,288	-11,190	-10,920
40	real	0,000	7,004	9,927	0,000	9,160	7,417	0,000	25,360	22,710	0,000	-0,145	0,044	0,000	-0,067	0,040
	imag(j)	118,124	118,100	127,000	206,088	209,400	215,700	552,920	599,000	590,100	-18,086	-17,000	-16,030	-8,466	-8,920	-7,908
50	real	0,000	8,686	13,060	0,000	9,654	11,000	0,000	38,110	39,310	0,000	0,114	0,047	0,000	0,064	0,063
	imag(j)	147,655	167,400	161,000	257,611	296,600	270,400	691,150	835,200	765,000	-14,469	-11,380	-12,510	-6,773	-5,945	-6,021

Tabela 4.4–Diferenças entre medições de cargas reactivas no protótipo e no VNA HP8753D (parte imaginária).

Cargas reactivas (diferenças entre as medições do protótipo em relação ao valor teórico e ao VNA HP8753D)																
Freq. [MHz]	Compon. da imped.	Impedância de bobinas									Impedância de condensadores					
		470 nH			820 nH			2,2 μ H			220 pF			470 pF		
		ao teórico [%]	ao HP8753D [%]	dif. entre Prot. e HP [Ω]	ao teórico [%]	ao HP8753D [%]	dif. entre Prot. e HP [Ω]	ao teórico [%]	ao HP8753D [%]	dif. entre Prot. e HP [Ω]	ao teórico [%]	ao HP8753D [%]	dif. entre Prot. e HP [Ω]	ao teórico [%]	ao HP8753D [%]	dif. entre Prot. e HP [Ω]
1	imag(-j)	8,74	2,16	0,07	6,27	-1,30	-0,07	-1,40	-3,33	-0,47	-10,59	-1,73	11,40	1,59	1,33	-4,50
5	imag(-j)	-1,05	-5,44	-0,84	1,04	-3,41	-0,92	-6,19	-6,15	-4,25	-4,48	3,60	-4,80	-1,06	-1,46	0,99
10	imag(-j)	0,88	-3,40	-1,05	-1,27	-5,08	-2,72	-1,32	-1,02	-1,40	-11,46	-3,94	2,63	-2,40	-3,28	1,12
20	imag(-j)	-1,43	-6,13	-3,80	8,40	4,30	4,60	4,50	3,33	9,30	-14,63	-6,79	2,25	-3,26	-2,79	0,47
30	imag(-j)	7,12	0,97	0,91	2,74	-1,49	-2,40	-5,59	-8,66	-37,10	-9,35	0,41	-0,09	-0,86	2,47	-0,27
40	imag(-j)	-0,02	-7,01	-8,90	1,61	-2,92	-6,30	8,33	1,51	8,90	-6,00	6,05	-0,97	5,37	12,80	-1,01
50	imag(-j)	13,37	3,98	6,40	15,13	9,69	26,20	20,84	9,18	70,20	-21,35	-9,03	1,13	-12,22	-1,26	0,08

Nas tabelas anteriores, não foi considerada a bobina de 10 μ H pelo facto da frequência de ressonância própria da bobina (SRF) se encontrar na banda de medição.

Em relação aos valores nominais das bobinas e condensadores utilizados nestes testes, de acordo com os fabricantes a tolerância é de 5% para as bobinas e de 10% para os condensadores. Por este facto pode existir um acréscimo até 10% no módulo da diferença dos valores medidos em relação aos teóricos, independentemente da exactidão dos aparelhos de medida.

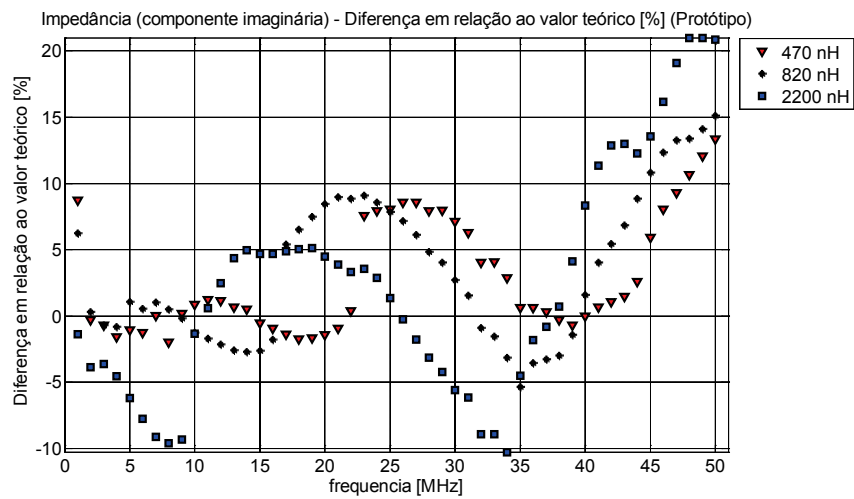


Figura 4.39 – Diferença em % entre os valores de impedância (componente imaginária) medidos com o protótipo e os valores teóricos (nominais) de bobinas.

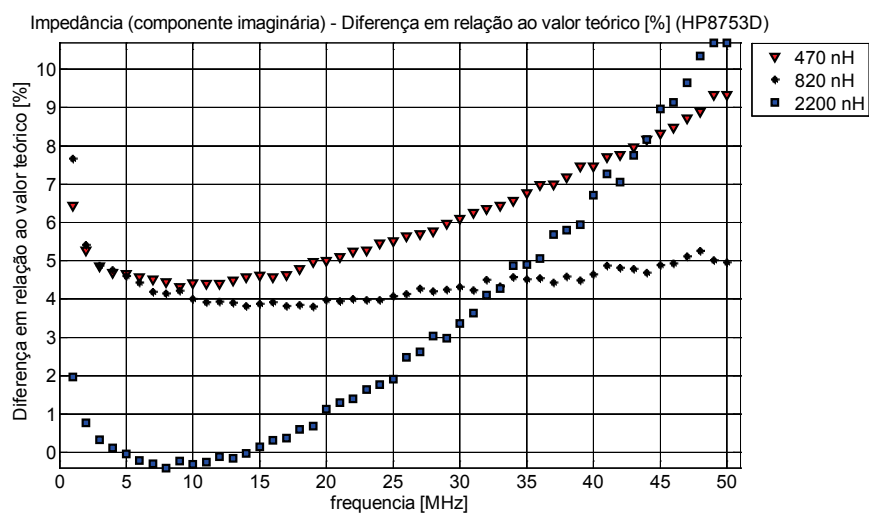


Figura 4.40 - Diferença em % entre os valores de impedância (componente imaginária) medidos com o VNA HP8753D e os valores teóricos (nominais) de bobinas.

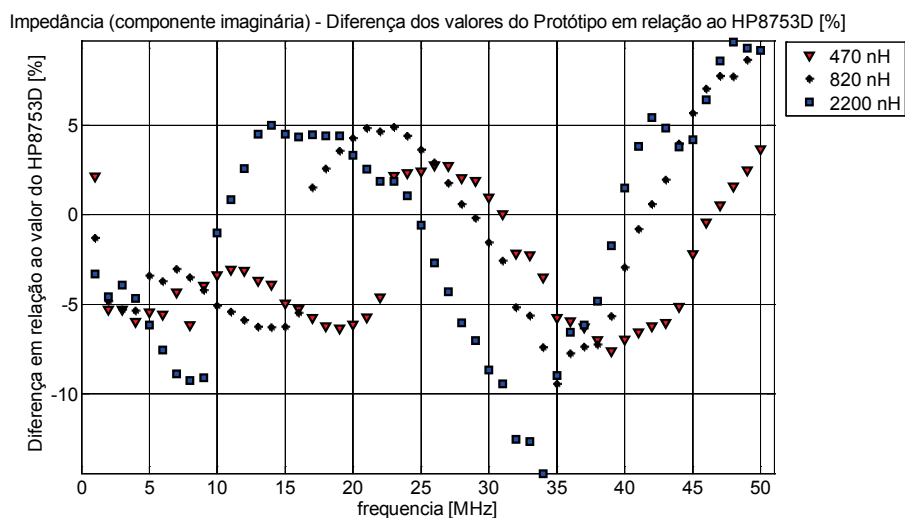


Figura 4.41 - Diferença em % entre os valores de impedância (componente imaginária) de bobinas medidos com o protótipo e os valores medidos com o VNA HP8753D.

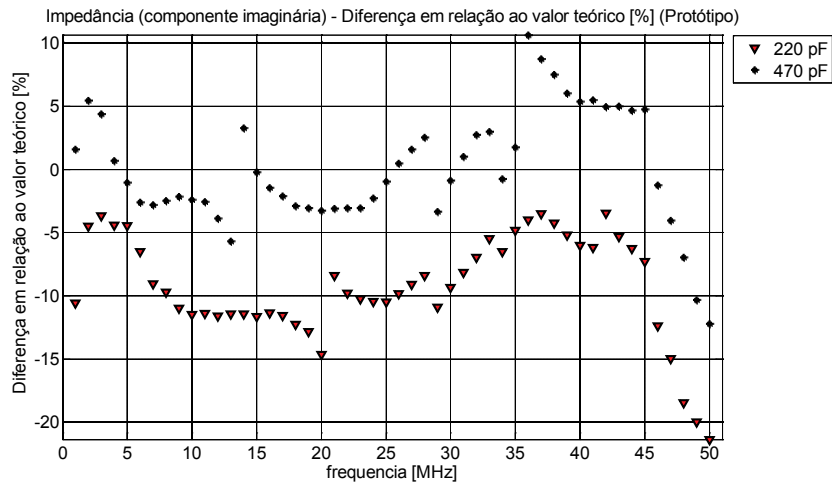


Figura 4.42 - Diferença em % entre os valores de impedância (componente imaginária) medidos com o protótipo e os valores teóricos (nominais) de condensadores.

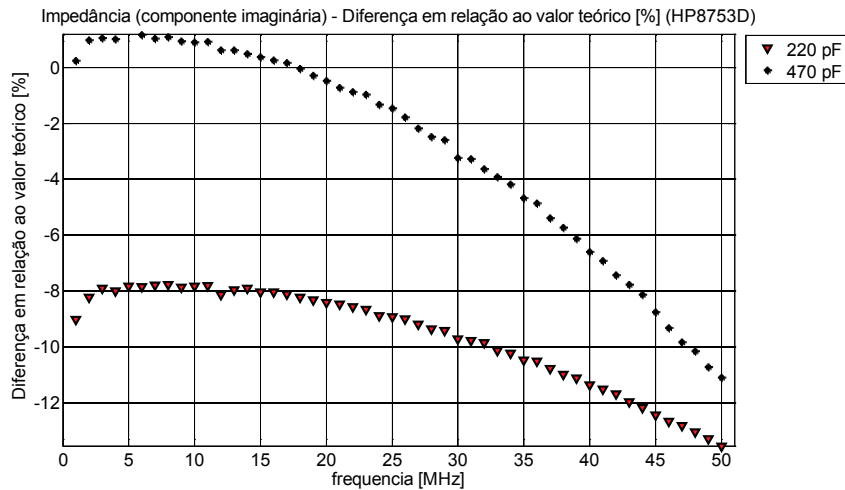


Figura 4.43 - Diferença em % entre os valores de impedância (componente imaginária) medidos com o VNA HP8753D e os valores teóricos (nominais) de condensadores.

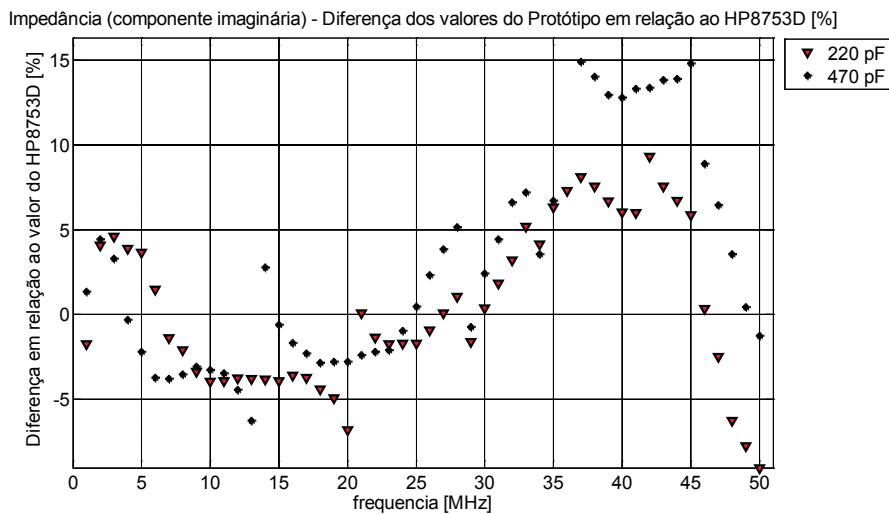


Figura 4.44 – Diferença em % entre os valores de impedância (componente imaginária) de condensadores, medidos com o protótipo e medidos com o VNA HP8753D.

4.9.2 Algumas considerações adicionais sobre a influência das limitações do AD8302 na medição da fase de Γ e algoritmos utilizados para a sua compensação .

Anteriormente já foram referidas as limitações do detector utilizado (AD8302), relativamente aos erros e à limitada gama de medição de diferenças de fase (0° a 180°). Para conseguir medir diferenças de fase entre 0° e 360° e ao mesmo tempo minimizar o erro do AD8302 nestas medições, utilizou-se, no software, um algoritmo (já referido em 3.5.2 e cujas listagens, das várias versões, são apresentadas no anexo G) que escolhe, entre a medição em fase e em quadratura, aquela (linhas contínuas na Figura 4.45) cujo valor seja mais afastado dos extremos (linhas a traço interrompido na Figura 4.45) da gama dinâmica do AD8302, onde o erro é maior. Esta comutação entre valores pode ocorrer várias vezes no intervalo de frequências a medir. Na figura 5 do *datasheet* do AD8302 [42] e no fórum da Analog Devices [40] é indicada uma curva característica linear para V_{phase} (tensão na saída do AD8302 relativa à medida da diferença de fase). Por estes motivos, foi essa a abordagem inicial para o algoritmo de fase, utilizando equações de segmentos de recta, em cada uma das 5 entradas do algoritmo, para as curvas de V_{phase} (ver Figura 4.45 e Anexo G.1). Verificou-se, no entanto, que para a medição de componentes reactivos quase puros (bobinas e condensadores), onde o valor da impedância é principalmente definido pelo valor da fase (dado que $\rho \approx 1$), esta opção conduzia a descontinuidades (ver Figura 4.48) cada vez que se comutava de segmento no algoritmo (numerados de 1 a 5 na Figura 4.45), devido ao facto de existir compressão nos extremos da curva de V_{phase} e na realidade a característica de transferência não ser exactamente linear (Figura 3.31 e Figura 4.47). Posteriormente, na tentativa de reduzir o número de comutações no algoritmo, consideraram-se apenas duas equações de rectas (Figura 4.46), utilizando sempre a curva da onda incidente em fase (curva azul), o que apesar de diminuir o número de descontinuidades, aumentou o erro devido à utilização das zonas nos extremos da curva onde o erro é superior (ver Figura 4.33 e anexo G.2). A solução final consistiu na medição da curva de transferência, do AD8302, que relaciona a tensão de saída V_{phase} com a diferença de fase nas entradas. Aproveitou-se o teste já realizado para o funcionamento de V_{phase} (ver Figura 3.31) e utilizou-se a tabela com os valores de tensão obtidos para a variação da diferença de fase, medidos através de um osciloscópio digital. Utilizando a indicação do fabricante de 0,9 V como ponto fixo de referência na curva para a diferença de fase de 90° e sabendo que um ciclo completo da curva corresponde aos 360° , construiu-se o gráfico da Figura 4.47, que permite estabelecer uma relação entre os valores de tensão obtidos em V_{phase} (para o caso da onda incidente em fase e em quadratura) e o respectivo valor da diferença de fase entre o sinal a medir e o de referência, aplicados nas entradas do AD8302. O algoritmo final (Anexo G.3) utiliza 5 entradas tal como o inicial (Anexo G.1), mas ao invés de equações de rectas, utiliza polinómios, de grau suficientemente elevado, para aproximar as curvas da Figura 4.47 (optou-se pela utilização de polinómios dada a facilidade de manipulação matemática do Matlab, caso contrário teria sido utilizada uma tabela com valores de tensão e correspondentes valores de fase, sendo os valores finais obtidos por interpolação entre os valores da tabela mais próximos, acima e abaixo).

Considerando agora, como carga reactiva quase pura, a bobina $2,2 \mu\text{H}$, a impedância desta é superior à das outras bobinas testadas, para a mesma frequência, o que significa que um mesmo erro na fase de Γ , traduz-se num maior erro de impedância em relação às restantes bobinas. Comparando a Figura 4.49 e a Figura 4.48 que resultam da medição da sua impedância, utilizando respectivamente o algoritmo final (Anexo G.3) e o inicial (anexo G.1), verifica-se que a descontinuidade desaparece com a utilização das curvas medidas de V_{phase} (Figura 4.49). Para além disso na Figura 4.54 é possível ver que o módulo da diferença máxima em graus, entre o valor de fase de Γ obtido com o protótipo e o HP8753D, ou o valor teórico, é cerca de metade caso seja utilizado o algoritmo final, o que aponta para uma redução do erro de fase para metade. Em termos de impedância, utilizando o algoritmo inicial e devido às descontinuidades, as diferenças máximas da impedância, em relação ao HP8753D

foram superiores a 30% enquanto que, com o algoritmo final, não ultrapassaram os 15% em toda a gama de frequências (1 a 50 MHz). No caso das outras bobinas testadas (470 nH e 820 nH), como o valor da sua reactância é inferior à da bobina de 2,2 μ H, também o erro foi inferior em qualquer dos algoritmos. No caso dos condensadores testados também se conseguiu uma melhoria, sendo as diferenças em relação ao HP8753D também inferiores a 15%, enquanto no algoritmo inicial podiam atingir os 23%. Em relação aos elementos quase puramente resistivos (resistências), os resultados são semelhantes em ambos algoritmos sendo as diferenças máximas, em relação ao HP8753D, inferiores a 6% para resistências entre 25 Ω e 100 Ω , para toda a banda de 1 MHz a 50 MHz, dado que a diferença de fase neste caso é constante com a frequência (0° ou 180°). O valor é então principalmente determinado pela magnitude, dada pela tensão de saída V_{mag} , cuja característica é aproximadamente linear para a gama dinâmica utilizada e centrada em -30 dBm.

Da Figura 4.50 à Figura 4.53 é possível observar graficamente o processamento dos dados, no software a correr no PC e que são recebidos do protótipo, através duma ligação série. Na Figura 4.50 são apresentados os resultados do ADC recebidos via RS232, após a sua conversão para valores de tensão no PC. Estes valores serão utilizados para o cálculo do módulo e fase do factor de reflexão (Γ) e posteriormente da impedância do DUT. Na Figura 4.51 (versão inicial do algoritmo de fase – Anexo G.1) e Figura 4.52 (versão final do algoritmo de fase – Anexo G.3) é possível observar os valores de impedância antes da compensação (utilizando a calibração OSL) e após a compensação, verificando-se que para os valores acima de algumas centenas de Ohm (e de um modo geral, quanto mais afastados da impedância característica do sistema) a sua utilização é essencial para a exactidão dos resultados (por comparação com os resultados obtidos no HP8753D e teóricos). A Figura 4.53 relaciona os gráficos obtidos para a fase das ondas incidente e reflectida com as respectivas opções (entradas) seleccionadas no algoritmo de fase (Anexo G) e cujas comutações originavam discontinuidades, na versão inicial do algoritmo, nos gráficos de fase e impedância. A Figura 4.54 permite observar como no algoritmo inicial, as discontinuidades resultantes da comutação originavam aumentos consideráveis do erro de fase (gráfico da esquerda, na vizinhança dos 20 MHz). A utilização das curvas medidas de V_{phase} permite que no algoritmo final (gráfico da direita), as comutações sejam mais suaves, resultando num erro máximo de cerca de metade, para a gama de frequências de trabalho, conforme se pode constatar comparando os dois gráficos.

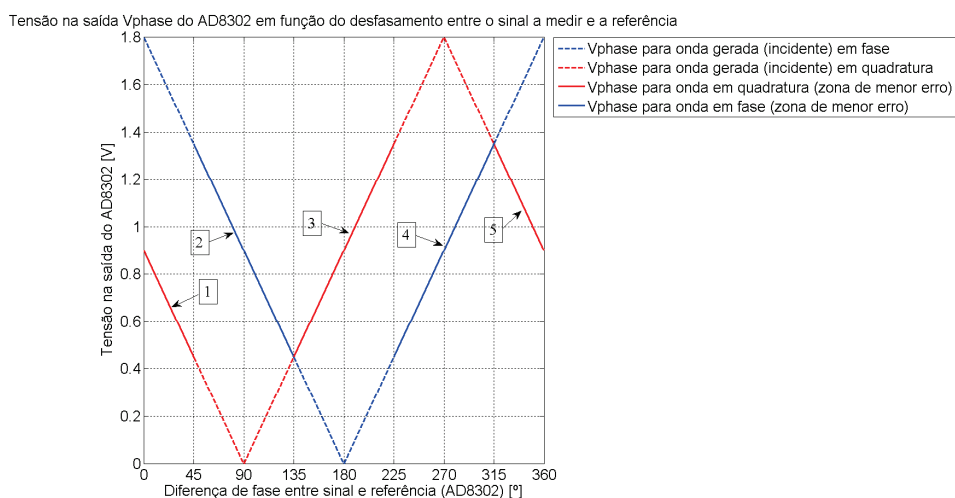


Figura 4.45 – Modelo inicial utilizado pelo algoritmo de fase, no software, para determinar a diferença de fase entre o sinal a medir e o sinal de referência.

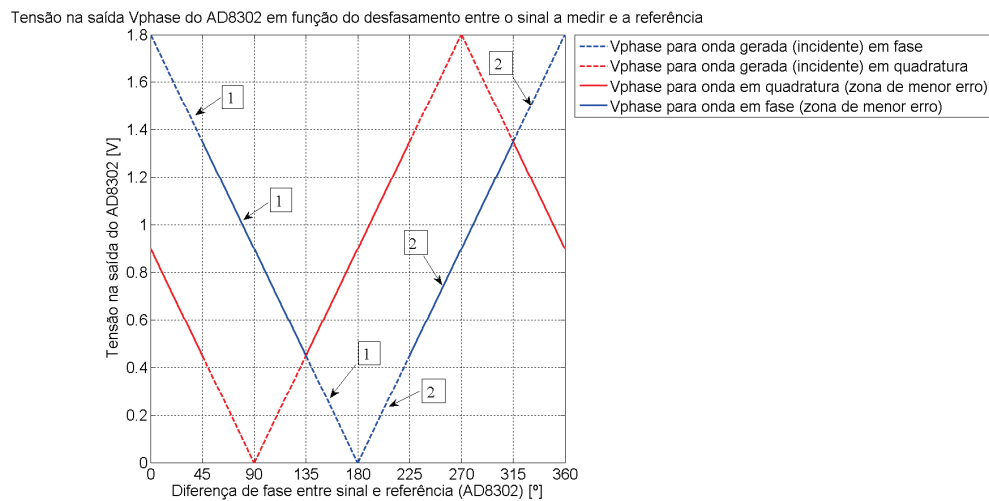


Figura 4.46 – Modelo experimental utilizado pelo algoritmo de fase, no software, para determinar a diferença de fase entre o sinal a medir e o sinal de referência, com menos comutações.

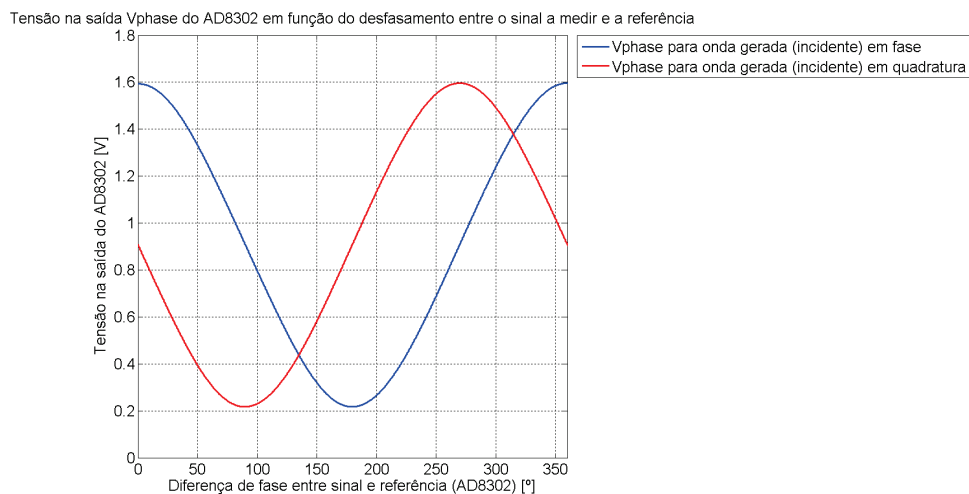


Figura 4.47 – Modelo final utilizado pelo algoritmo de fase, no software, para determinar a diferença de fase entre o sinal a medir e o sinal de referência, baseado em curvas medidas que minimizam o erro.

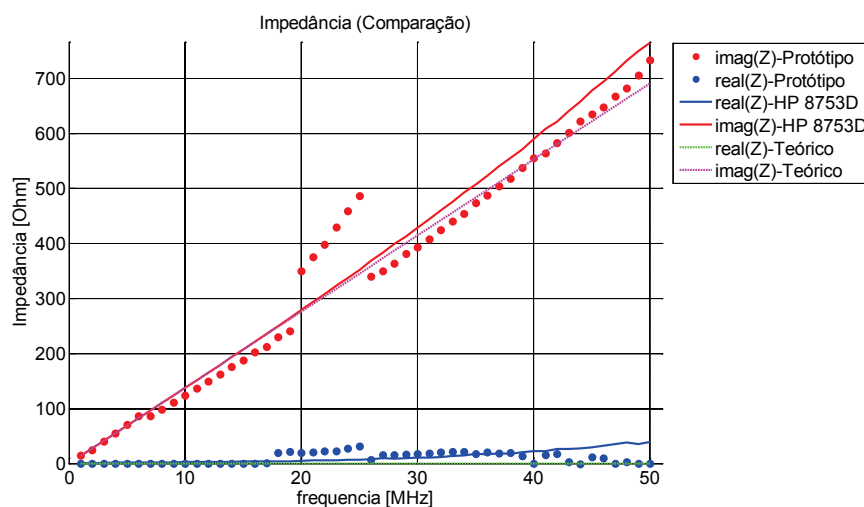


Figura 4.48 – Impedância de uma bobina de 2,2µH utilizando o algoritmo inicial de fase baseado em equações de segmentos de recta teóricos para Vphase (AD8302).

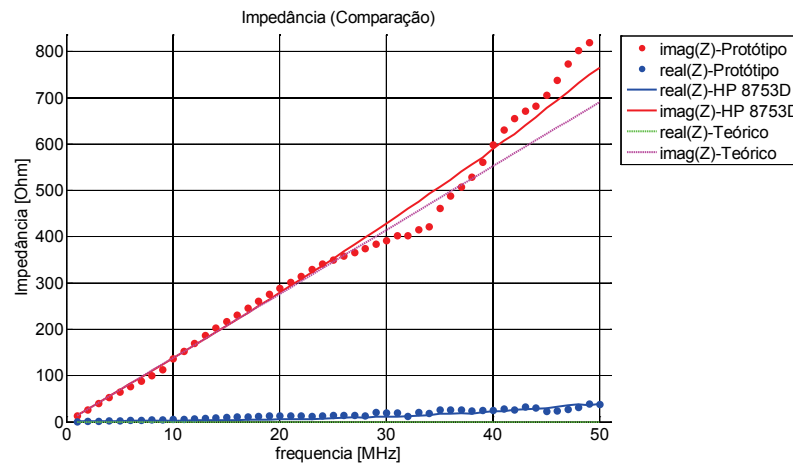


Figura 4.49 - Impedância de uma bobina de 2,2 μ H utilizando o algoritmo de fase final, que utiliza polinômios de grau elevado para modelar as curvas de Vphase (AD8302) reais (medidas com osciloscópio digital).

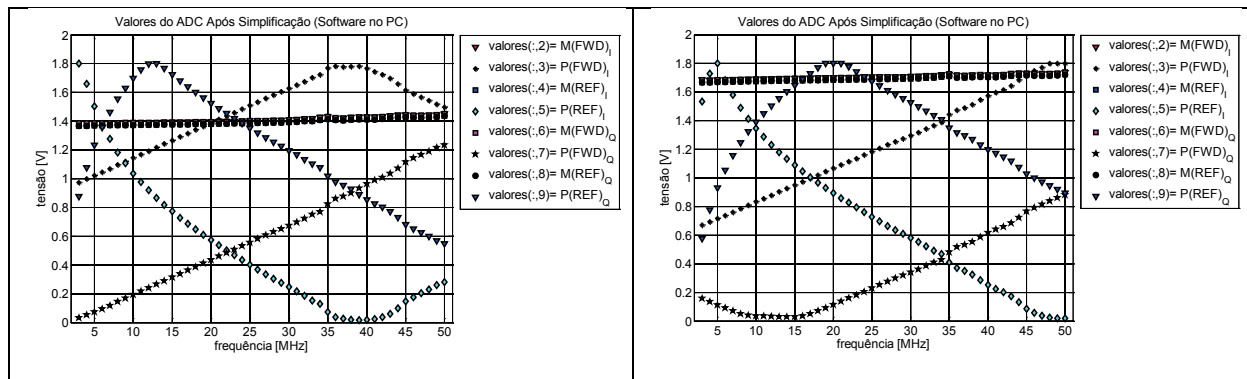


Figura 4.50 – Valores de tensões Vmag e Vphase, referentes a uma bobina de 2,2 μ H, obtidos após reconversão, pelo software, dos valores do ADC recebidos no PC. No gráfico da esquerda o software irá posteriormente utilizar a versão inicial do algoritmo de fase e no da direita será aplicada a versão final.

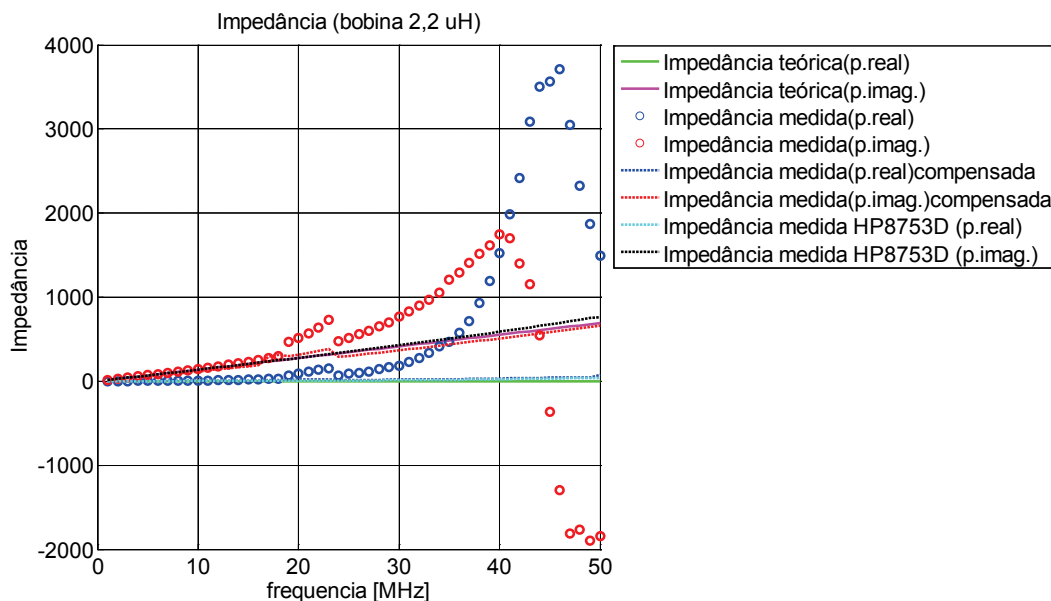


Figura 4.51– Gráficos da impedância de uma bobina de 2,2 μ H, antes da compensação (após a aplicação do algoritmo de fase, versão inicial – Anexo G.1) e após a compensação resultante da calibração OSL (impedância medida). Apresentam-se também os valores teóricos e obtidos com HP8753D, para comparação.

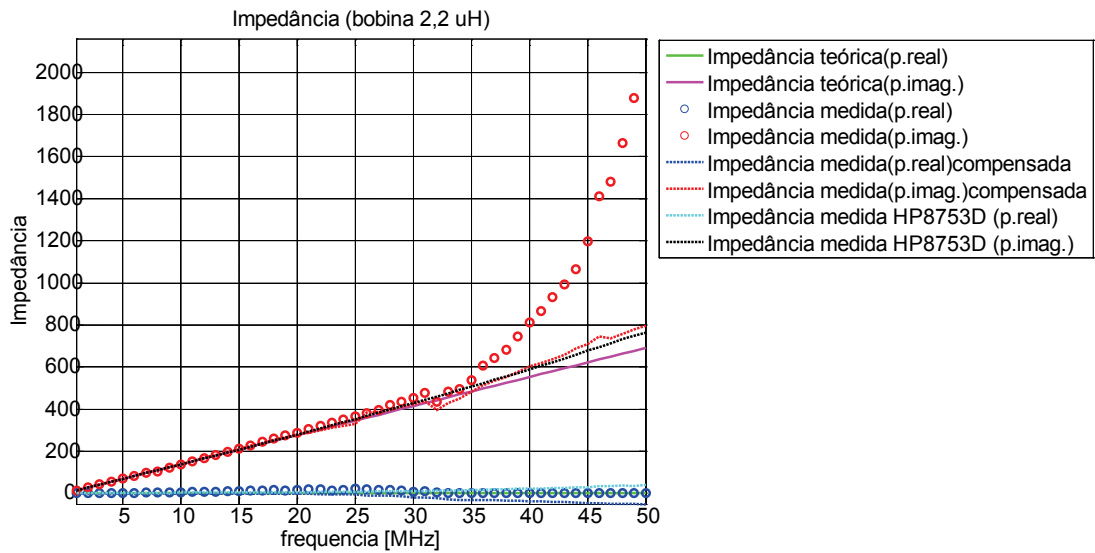


Figura 4.52– Gráficos da impedância de uma bobina de 2,2 μ H, antes da compensação (após a aplicação do algoritmo de fase, versão final – Anexo G.3) e após a compensação resultante da calibração OSL (impedância medida). Apresentam-se também os valores teóricos e obtidos com HP8753D, para comparação.

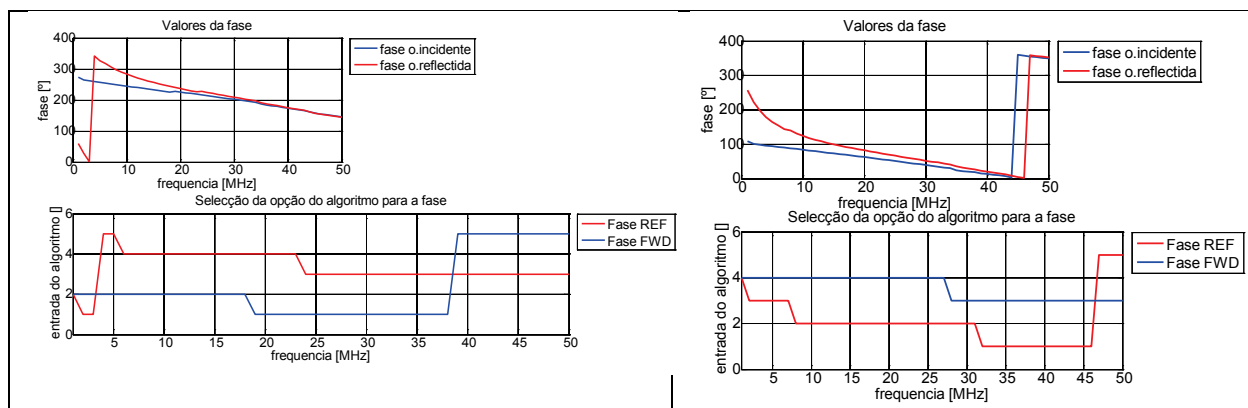


Figura 4.53 – Valores de fase medidos e respectiva entrada seleccionada no algoritmo de fase. Os gráficos da esquerda correspondem à versão inicial do algoritmo de fase e os da direita à versão final (caso de uma bobina de 2,2 μ H)

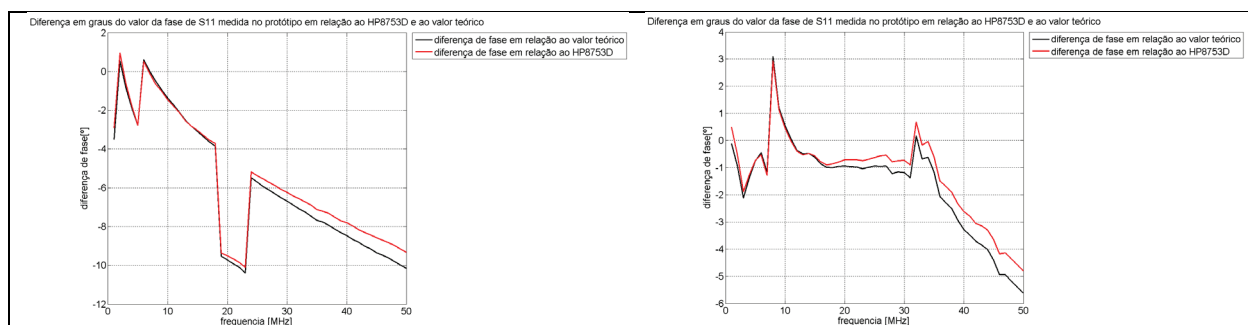


Figura 4.54 – Diferenças entre a fase do factor de reflexão medido com o protótipo e os respectivos valores obtidos através do HP8753D e teóricos. No gráfico da esquerda foi utilizado o algoritmo inicial de fase (segmentos de recta teóricos) e na da esquerda a versão final (curvas medidas de Vphase).

4.9.3 Algumas considerações sobre o número de bits do ADC.

4.9.2.1 Comparação entre a utilização do ADC interno de 10 bit do microcontrolador e a utilização de um ADC externo de 24 bit (LTC2418).

As calibrações e medições efectuadas de 4.1 a 0, utilizaram a versão de 24 bit do hardware, firmware e software. O número de bits está directamente relacionado com o erro, pois limita a quantidade mínima que pode ser discretizada. Já foi também referido que o erro na medição da impedância aumenta, para valores elevados em módulo de Γ (Figura 4.31) pois nestas zonas uma pequena variação de Γ implica uma grande variação na impedância (Z). Assim quanto mais afastado for o valor de Z da impedância característica do sistema (50Ω) maior será o erro e como o valor de Γ é obtido a partir das tensões digitalizadas com o ADC, se não formos capazes de discriminar pequenas variações (por insuficiente número de bits do ADC) piores serão os resultados.

Na Figura 4.55, para uma carga de 100Ω , verifica-se que quer para a versão de 10 bit quer para a versão de 24 bit, os resultados não diferem muito, apesar de se notar um ligeiro acréscimo de ruído no gráfico superior (10 bit). Se nos afastarmos mais da impedância característica como no caso de uma carga de 1000Ω (Figura 4.56), nota-se que a versão de 24 bits permite uma exactidão e precisão maiores, apesar de, no caso de 10 bit, cada medição ser repetida quatro vezes e efectuada a média dos dois valores centrais (o menor e o maior valor são excluídos) como forma de reduzir o ruído.

Finalmente temos a Figura 4.57 onde existe uma situação de ressonância LC paralelo e devido aos elevados valores de impedância na vizinhança dessa frequência, verifica-se por observação da referida figura uma clara vantagem da versão de 24 bit (note-se ainda que no caso de 10 bit é repetida várias vezes a mesma medição e feita a média, numa tentativa de reduzir o ruído, enquanto no caso de 24 bit cada medição é efectuada uma única vez, embora em ambos os casos sejam efectuados 16 medições diferentes em cada valor de frequência). O aparente desfasamento em frequência do pico do valor real da impedância, nos dois gráficos da Figura 4.57, tem a ver com o simples facto de ter sido utilizado um adaptador extra (entre o plano de calibração e o DUT), no caso de 24 bit, o que adiciona alguma capacidade parasita e faz baixar a frequência de ressonância.

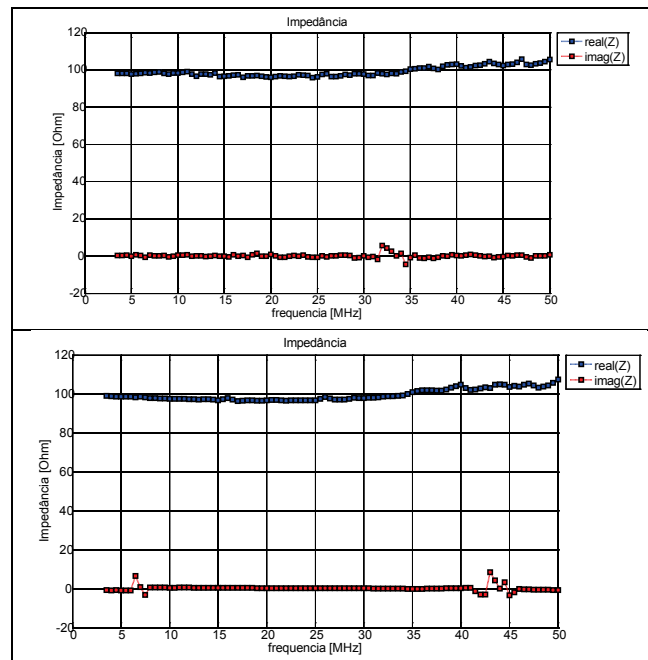


Figura 4.55 - Comparação da medição da impedância de uma carga resistiva de 100 Ω , utilizando a versão de 10 bit do sistema de medidas implementado (figura superior) e utilizando a versão de 24 bit do mesmo sistema (figura inferior).

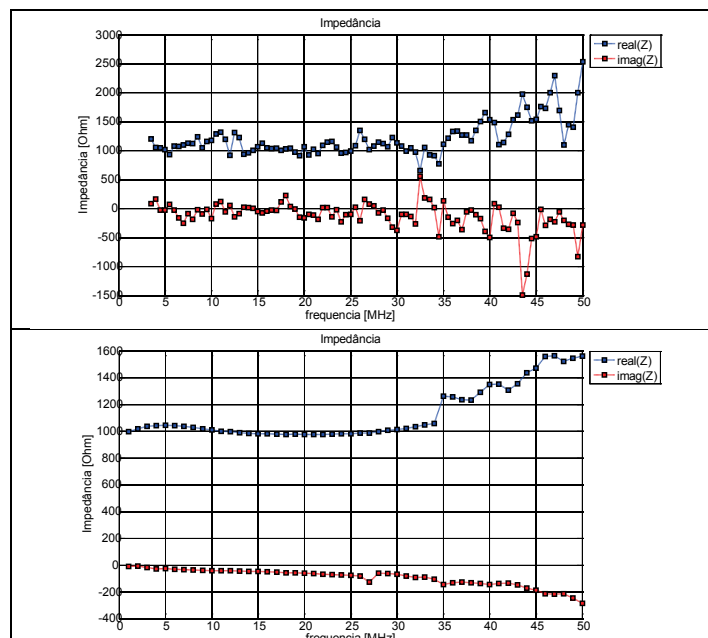


Figura 4.56 - Comparação da medição da impedância de uma carga resistiva de 1000 Ω , utilizando a versão de 10 bit do sistema de medidas implementado (figura superior) e utilizando a versão de 24 bit do mesmo sistema (figura inferior).

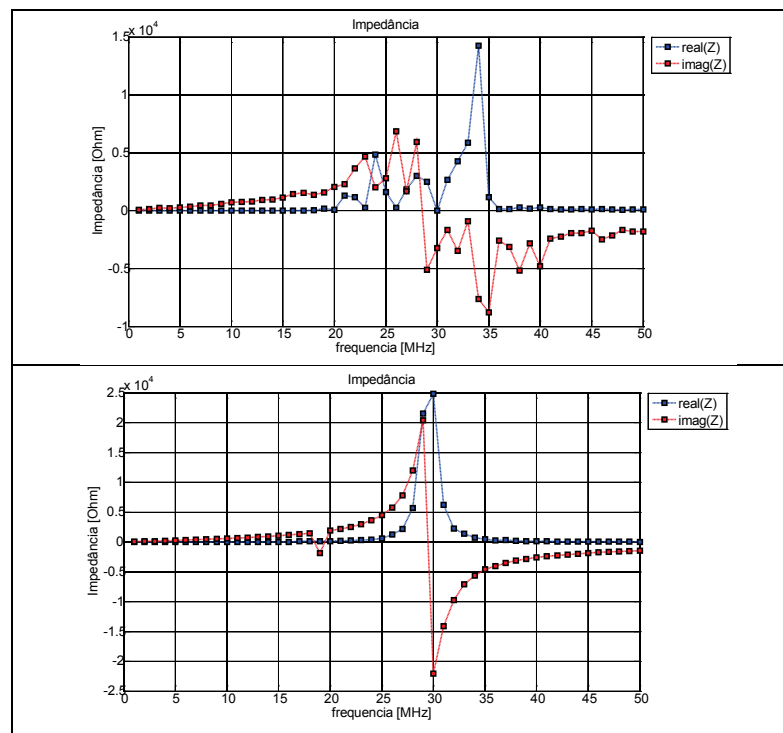


Figura 4.57- Comparação da medição da impedância de uma carga indutiva de 10 μH , utilizando a versão de 10 bit do sistema (ADC interno do microcontrolador) de medidas implementado (figura superior) e utilizando a versão de 24 bit do mesmo sistema (figura inferior).

4.9.2.2 Comparação entre a utilização de 10 bit (+ bit de overflow) e a utilização de 24 bit (22 bit + bit de overflow) num ADC externo de 24 bit (LTC2418).

Neste ponto pretende-se verificar até que ponto a utilização de um ADC interno do microcontrolador, sujeito a maior ruído e interferências e por consequência a uma diminuição da relação sinal/ruído (SNR) influencia a diferença nos resultados observados no ponto anterior (4.9.2.1). A diminuição do SNR origina uma diminuição do número efectivo de bits (O ADC passa a ter um desempenho semelhante a um ADC com um menor número de bits). O valor ideal do SNR é dado pela expressão:

$$SNR = 6,02 \cdot N + 1,76 \quad [dB] \quad (4.8)$$

Sendo N o número de bits do ADC. Este valor de SNR leva em conta apenas o erro de quantização do ADC, cujo módulo é dado por metade do valor da menor variação de entrada detectável (metade da largura de quantização Q). Sendo Q dado por:

$$Q = \frac{V_{ref}}{2^N} \quad (4.9)$$

Sendo V_{ref} a tensão de entrada máxima e N o número de bits do ADC.

Considerando que o sinal de entrada varre toda a gama de conversão o número efectivo de bits (N_{ef}) vêm então dado pela expressão:

$$N_{ef} = \frac{SNR - 1,76}{6,02} \quad (4.10)$$

Observando as expressões anteriores facilmente se comprova que qualquer aumento de ruído para um mesmo valor do sinal de entrada e a respectiva diminuição do SNR tem por consequência a diminuição do número efectivo de bits do ADC. Nas experiências deste ponto, variando o número de bits utilizado do ADC externo de 24 bit apenas variamos o erro de quantização e consegue-se assim isolar os efeitos da influência do número de bits nos resultados finais das medições pois mantêm-se as mesmas condições envolventes de interferências e ruído. Comparando as medições com 10 bit em ambos os ADC verifica-se a influência da envolvente digital no caso do ADC interno do microcontrolador. Perto da impedância característica do sistema (50Ω) os resultados são semelhantes (como exemplo ver Figura 4.59 e Figura 7.5), independentemente do número de bits (10 ou 24) ou do ADC (interno ou externo), no entanto à medida que nos afastamos deste valor as diferenças acentuam-se (ver Figura 4.58; Figura 4.60 e Figura 7.1), observando-se que para o mesmo número de bits, a utilização de um ADC externo diminui o ruído e aumenta desse modo a precisão, a utilização de um maior número de bits permite obter uma maior exactidão dos valores (tomando como referência o VNA HP8753D, ver Anexo B).

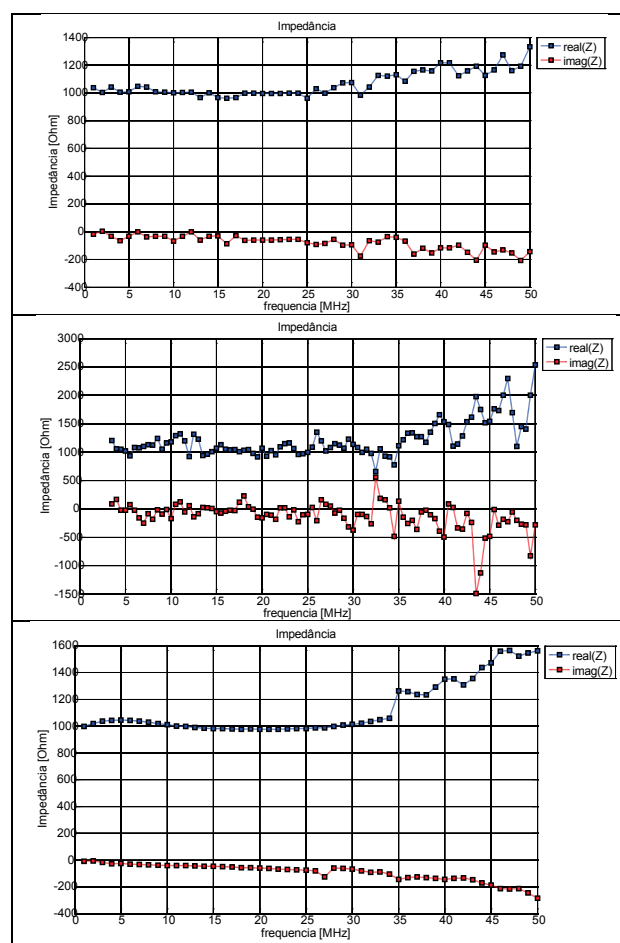


Figura 4.58– Comparação da medição de uma carga de $1000+j0 \text{ [}\Omega\text{]}$ utilizando 10 bit do ADC externo (figura superior); utilizando o ADC de 10 bit interno do microcontrolador (figura central) e utilizando o ADC externo de 24 bit (figura inferior).

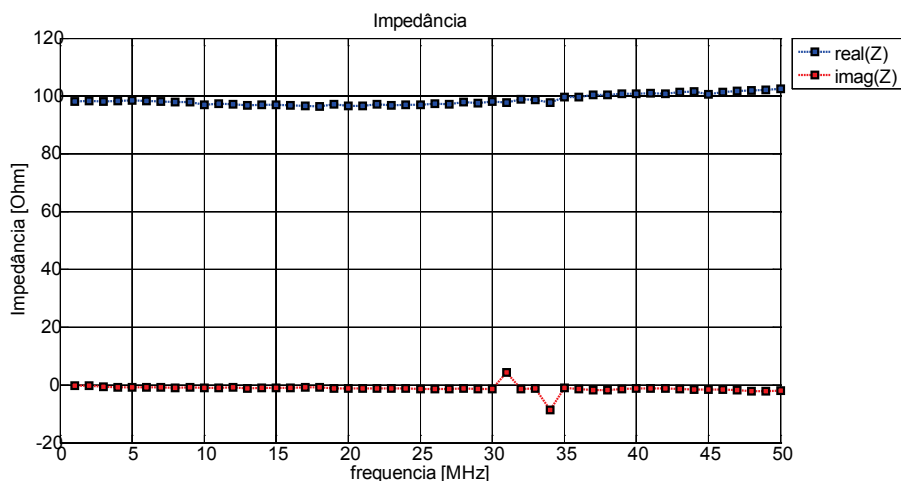


Figura 4.59 - Medição de uma carga de $100+j0$ [Ω] utilizando 10 bit do ADC externo
 (Nota: Para o caso de 24 bits ver a Figura 7.5).

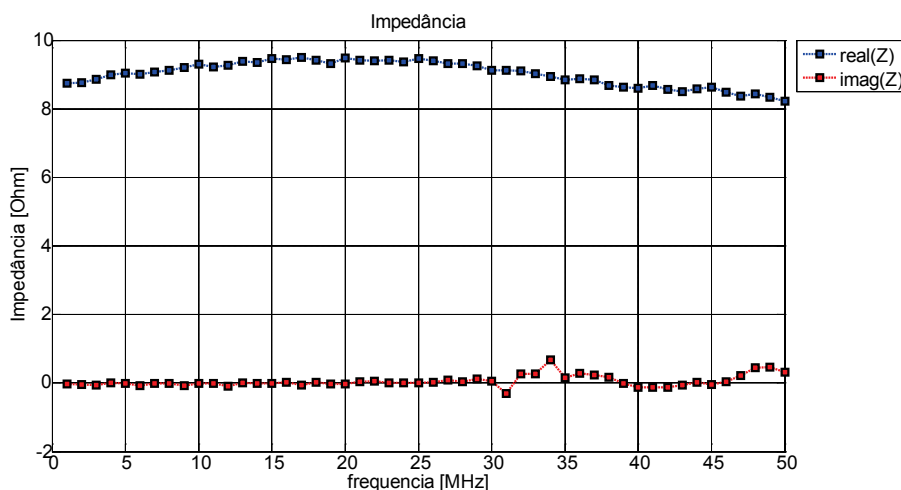


Figura 4.60 - Medição de uma carga de $10+j0$ [Ω] utilizando 10 bit do ADC externo.
 (Nota: Para o caso de 24 bits ver a Figura 7.1).

4.9.4 Algumas considerações teóricas adicionais sobre os modos de circuitos de medida.

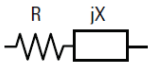
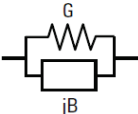
Nas medições efectuadas anteriormente, partiu-se de um valor conhecido de um componente e obteve-se o valor da sua impedância, de modo a verificar se os resultados obtidos estavam de acordo com o esperado. Para além disso, na maior parte das experiências, compararam-se os resultados obtidos no protótipo com os resultados obtidos através de um VNA HP8753D. No entanto, por vezes é necessário obter o valor de um componente ou circuito equivalente desconhecido, a partir da sua impedância. Nessas situações é necessário tomar algumas precauções, de modo a obter os resultados o mais próximo possível da realidade. O objectivo do presente projecto era desenvolver um protótipo capaz de medir a impedância complexa, conforme já demonstrado atrás. Apesar do assunto tratado neste ponto se estender para além do âmbito desse objectivo, dada a sua importância para desenvolvimentos e experiências futuras, serão tecidas aqui algumas considerações a esse respeito.

Os instrumentos de medida basicamente medem a parte real e imaginária da impedância e calculam a partir destas uma variedade de parâmetros de impedância tais como R, X, G, B, C e L. É

possível escolher entre o modo de circuito série ou paralelo para obter os valores dos parâmetros para o modelo de circuito equivalente desejado (série ou paralelo) de um componente. A selecção do modo correcto do circuito de medida é por vezes essencial para uma análise precisa da relação entre os parasitas e a composição física do componente ou propriedades do material. Uma das razões é que os valores calculados de C, L, R e outros parâmetros são diferentes dependendo do modo do circuito utilizado.



A escolha do circuito equivalente adoptado é fundamental para determinar qual o modo de circuito que deve ser utilizado para obter os parâmetros desejados. Para efeitos da escolha do circuito equivalente (série ou paralelo) conforme visto em 2.7, é possível em termos genéricos considerar-se normalmente para baixa impedância o circuito equivalente série e alta impedância o circuito equivalente paralelo. Para os valores intermédios poderão ser utilizados ambos os modelos.

Tabela 4.5 – Modos do circuito de medida (fonte [1]).

Equivalent circuit models of component	Measurement circuit modes and impedance parameters
Series 	Series mode: Cs, Ls, Rs, Xs
Parallel 	Parallel mode: Cp, Lp, Rp, Gp, Bp

As definições dos parâmetros de medida de impedância para os modos série e paralelo são apresentados na Tabela 4.5. No modo paralelo utilizam-se parâmetros de admitância para facilitar os cálculos dos parâmetros.

Tabela 4.6 – Definição dos parâmetros de impedância para os modos série e paralelo (fonte [1]).

Series mode	Parallel mode
 $ Z = \sqrt{R_s^2 + X_s^2}$ $\theta = \tan^{-1}(X_s/R_s)$	 $ Y = \sqrt{G_p^2 + B_p^2}$ $\theta = \tan^{-1}(B_p/G_p)$
Rs: Series resistance Xs: Series reactance ($X_L = \omega L_s$, $X_C = -1/(\omega C_s)$) Ls: Series inductance ($= X_L/\omega$) Cs: Series capacitance ($= -1/(\omega X_C)$) D: Dissipation factor ($= R_s/X_s = R_s/(\omega L_s)$ or $\omega C_s R_s$) Q: Quality factor ($= X_s/R_s = \omega L_s/R_s$ or $1/(\omega C_s R_s)$)	Gp: Parallel conductance ($= 1/R_p$) Bp: Parallel susceptance ($B_C = \omega C_p$, $B_L = -1/(\omega L_p)$) Lp: Parallel inductance ($= -1/(\omega B_L)$) Cp: Parallel capacitance ($= B_C/\omega$) D: Dissipation factor ($= G_p/B_p = G_p/(\omega C_p)$ $= 1/(\omega C_p R_p)$ or $\omega L_p G_p = \omega L_p/R_p$) Q: Quality factor ($= B_p/G_p = \omega C_p/G_p$ $= \omega C_p R_p$ or $1/(\omega L_p G_p) = R_p/(\omega L_p)$)

A relação entre os parâmetros do modo série e modo paralelo podem ser obtidas através das seguintes equações (ver Tabela 4.6):

$$Z = R_s + jX_s = \frac{1}{Y} = \frac{1}{G_p + jB_p} = \frac{G_p}{G_p^2 + B_p^2} - \frac{jB_p}{G_p^2 + B_p^2} \quad (4.11)$$

$$Y = G_p + jB_p = \frac{1}{Z} = \frac{1}{R_s + jX_s} = \frac{R_s}{R_s^2 + X_s^2} - \frac{jX_s}{R_s^2 + X_s^2} \quad (4.12)$$

$$R_s = \frac{G_p}{G_p^2 + B_p^2} \rightarrow R_s = \frac{R_p \cdot D^2}{1 + D^2} \quad (4.13)$$


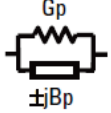
$$G_p = \frac{R_s}{R_s^2 + X_s^2} \rightarrow R_p = R_s \cdot \left(1 + \frac{1}{D^2}\right) \quad (4.14)$$

$$X_s = \frac{-B_p}{G_p^2 + B_p^2} \rightarrow X_s = \frac{X_p}{1 + D^2} \quad (4.15)$$

$$B_s = \frac{-X_s}{R_s^2 + X_s^2} \rightarrow X_p = X_s \cdot (1 + D^2) \quad (4.16)$$

A partir das equações anteriores podemos obter a Tabela 4.7 com as expressões para os valores de capacidade, indutância e resistência obtidos através dos dois modos de circuito (série e paralelo).

Tabela 4.7 – Relação entre os valores de CLR para os modos série e paralelo (fonte [1])

	Série	Paralelo	Factor de qualidade (Q)	Factor de Dissipação ($D = \frac{1}{Q}$)
	$R_s \pm jX_s$ 	G_p  $\pm jB_p$		
Condensador	$C_s = C_p \cdot (1 + D^2) =$ $= C_p \cdot \left(1 + \frac{1}{Q^2}\right)$	$C_p = \frac{C_s}{1 + D^2} =$ $= \frac{C_s}{1 + \frac{1}{Q^2}}$	$Q = \frac{X_s}{R_s} = \frac{1}{\omega \cdot C_s \cdot R_s}$ $Q = \frac{B_p}{G_p} = \frac{\omega \cdot C_p}{G_p} =$ $= \omega \cdot C_p \cdot R_p$	$D = \frac{R_s}{X_s} = \omega \cdot C_s \cdot R_s$ $D = \frac{G_p}{B_p} = \frac{G_p}{\omega \cdot C_p}$ $= \frac{1}{\omega \cdot C_p \cdot R_p}$
Bobina	$L_s = \frac{L_p}{1 + D^2} =$ $= \frac{L_p}{1 + \frac{1}{Q^2}}$	$L_p = L_s \cdot (1 + D^2) =$ $= L_s \cdot \left(1 + \frac{1}{Q^2}\right)$	$Q = \frac{X_s}{R_s} = \frac{\omega \cdot L_s}{R_s}$ $Q = \frac{B_p}{G_p} = \frac{1}{\omega \cdot L_p \cdot G_p}$ $= \frac{R_p}{\omega \cdot L_p}$	$D = \frac{R_s}{X_s} = \frac{R_s}{\omega \cdot L_s}$ $D = \frac{G_p}{B_p} = \omega \cdot L_p \cdot G_p$ $= \omega \cdot L_p / R_p$
Resistência	$R_s = R_p \cdot \frac{D^2}{1 + D^2} =$ $= R_p \cdot \frac{1}{1 + Q^2}$	$R_p = R_s \cdot \left(1 + \frac{1}{D^2}\right) =$ $= R_s \cdot (1 + Q^2)$	--	--

Os valores de C, L e R obtidos do circuito equivalente série são diferentes dos obtidos através do circuito equivalente paralelo. Por esta razão a escolha do modo do circuito de medida pode causar discrepâncias de medida. No entanto é possível relacionar e converter os respectivos valores através de

equações simples que são função do quadrado do factor de dissipação (D). A Figura 4.61 ilustra esta relação, para valores de D entre 0.01 e 1.0. Para indutâncias temos que a razão $\frac{L_p}{L_s}$ é igual a $\frac{C_s}{C_p}$ e por conseguinte $\frac{L_s}{L_p}$ é igual a $\frac{C_p}{C_s}$.

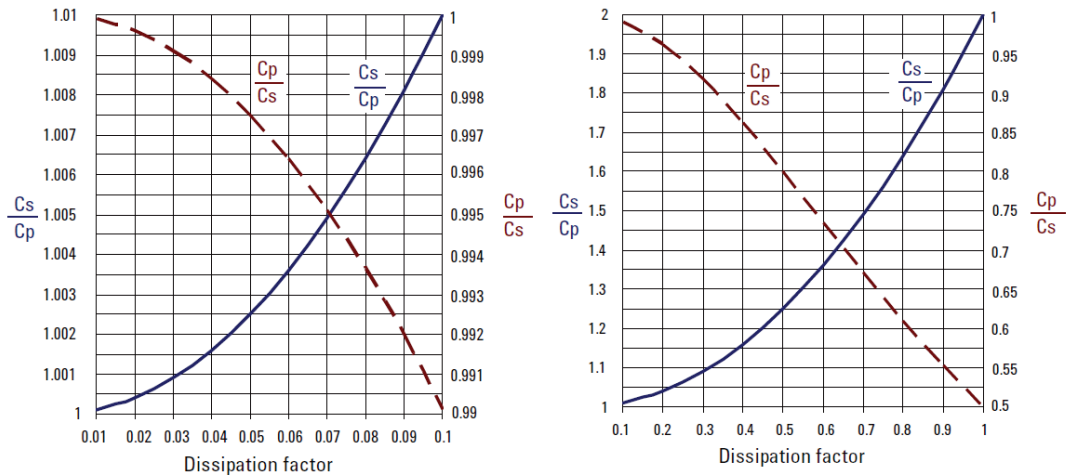


Figura 4.61– Relação entre os valores de capacidade série e paralela em função do factor de dissipação (D=1/Q).

No caso de circuitos com um baixo factor de qualidade (Q baixo), o valor de D é elevado e nesse caso um dos modos do circuito (série ou paralelo) constitui uma melhor aproximação da reactância do que o outro. No caso contrário (D baixo) a diferença é desprezável e o valor obtido de C ou L é independente do modo do circuito utilizado. Pode-se constatar que para valores de $D < 0.03$ tem-se uma diferença entre C_s e C_p inferior a 0.1%. Em relação à componente real (resistiva) da impedância temos o inverso, ou seja para componentes com elevado valor de D (Q baixo) temos um R_s semelhante ao R_p , devido ao facto da impedância ser quase puramente resistiva. À medida que D diminui (Q aumenta) a diferença entre R_s e R_p aumenta proporcionalmente a $1/D^2$, tornando-se a escolha do modo do circuito correcto, essencial para obter um valor da impedância mais aproximado da realidade

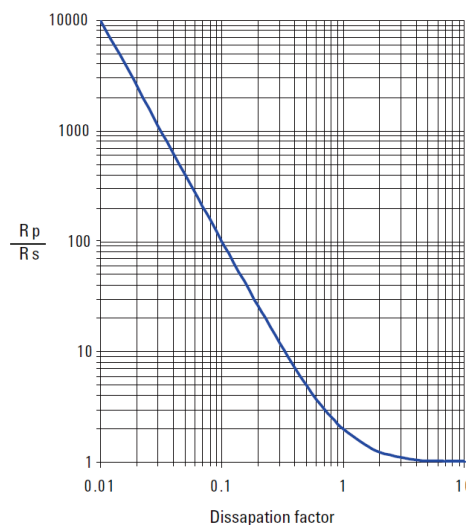


Figura 4.62 Relação entre os valores da resistência no modo série e paralelo.

5 Conclusões e trabalho futuro

5.1 Conclusões

Através deste trabalho, foi possível contribuir para a actualização do conceito de medição de impedância em RF, tirando partido da evolução da Electrónica e seu impacto em termos de custos e desempenho. Inicialmente, definiu-se o conceito de impedância e outras grandezas a ela associadas, assim como um levantamento dos factores que a influenciam. Posteriormente procedeu-se a uma pesquisa e análise dos vários métodos utilizados para a sua medição, suas vantagens e desvantagens, conforme pode ser observado no segundo capítulo. Por fim e com base neste estudo passou-se à fase de projecto. Optou-se pelo método de medição baseado em medidas de reflexão, por ser o método de medição em RF que é aplicável a uma maior largura de banda, atingindo frequências de trabalho mais elevadas do que os restantes métodos. Para além disso, a gama de impedâncias de interesse a medir em RF é bastante limitada, situando-se normalmente em torno da impedância característica do sistema em causa (normalmente 50Ω). Com os métodos baseados em medidas de reflexão, consegue-se obter uma boa exactidão quando a impedância desconhecida está próxima da impedância característica.

Foi implementado um protótipo de um aparelho que em conjunto com um PC é capaz de medir não só a componente real e imaginária da impedância de um circuito ou antena, para as frequências compreendidas entre 1 MHz e 50 MHz, como medir também o módulo da impedância, o coeficiente de reflexão, a reflexão em dB e a VSWR. A potência aplicada ao DUT é também ajustável, pelo software, entre -24,5 dBm e 11,5 dBm, através da utilização de um amplificador controlado por tensão, permitindo assim, por exemplo, efectuar medições na entrada de amplificadores. Para maximizar a gama dinâmica de funcionamento do integrado AD8302, utilizado na medição da magnitude e desfasamento, é preferível aplicar ao DUT, um sinal com 10 dBm ou 11,5 dBm, no entanto obtiveram-se também bons resultados com potências em torno de 0 dBm. O microcontrolador não possui um DAC, pelo que a tensão de controlo do VGA é gerada através de PWM e posteriormente filtrada a componente DC.

Em relação à gama de impedâncias a medir, como este medidor é baseado na medição de coeficientes de reflexão, quanto mais afastada da impedância característica do sistema (50Ω) for a impedância a medir, maior será o erro. Neste aspecto a utilização de um ADC de 24 bit em vez do ADC interno de 10 bit do microcontrolador, permite discriminar variações inferiores do coeficiente de reflexão e assim diminuir o erro para impedâncias mais afastadas de 50Ω .

Este tipo de montagens em RF não permitem efectuar testes iniciais em breadboard pelo que se procurou efectuar um estudo prévio cuidadoso e simular sempre que possível os vários blocos do circuito de modo a assegurar o bom funcionamento dos mesmos.

Procurando minimizar os custos, sem comprometer o desempenho, adoptaram-se DDSs económicos (AD9851) para o gerador. No entanto a necessidade de obter um sinal em quadratura e obter um sinal com um bom valor de SFDR (Spurious-Free Dynamic Range) levantaram alguns desafios. A onda sinusoidal gerada pelos DDSs utilizados no gerador, acima dos 30 MHz, começa a degradar-se (o fabricante indica como limite máximo aceitável os 72 MHz e uma solução seria utilizar DDSs mais caros com uma frequência de clock superior à do AD9851). A utilização de um filtro passa baixo de sétima ordem resolveu este problema. A questão do sinal em quadratura foi solucionada através da sincronização de dois AD9851, utilizando o mesmo sinal de clock e inicialização em simultâneo, o que permitiu definir e manter desfasamentos entre eles através da programação dos registos internos. A solução adoptada para o detector, que mede a fase e magnitude, utiliza um integrado AD8302. Esta escolha levantou alguns problemas em relação à medição da fase, devido ao

facto de apenas conseguir discriminar desfasamentos entre 0° e 180° e ao aumento do erro perto dos valores extremos (podendo atingir os 7°), foram resolvidos através de um algoritmo em software. Este algoritmo através das medições em fase e quadratura é capaz de minimizar o erro de fase e ampliar a medição entre 0° e 360° . Na versão final deste algoritmo são utilizados polinómios (de grau suficientemente elevado para que o erro seja desprezável), obtidos por regressão e que aproximam os troços da curva real de funcionamento da saída Vphase do AD8302 (cuja aquisição foi efectuada com o auxílio de um osciloscópio digital).

Apesar destes desafios e também do facto do kit de calibração OSL ser improvisado, considerando cargas resistivas com valores entre 25Ω e 1000Ω e frequências até 30 MHz , de acordo com a Tabela 4.2, as diferenças entre os valores medidos no protótipo e no VNA HP8753D (tomado como referência) foram inferiores a 5%. Por outro lado se considerarmos cargas entre 25Ω e 100Ω e frequências até 50 MHz , o erro foi também inferior a 6% (tomando como referência o valor do VNA HP8753D). Se pensarmos que esta comparação é entre dois equipamentos cuja diferença de custo é cerca de 100 vezes, pode-se concluir que para esta gama de frequências a relação custo/desempenho obtido do protótipo pode ser vantajosa em algumas aplicações relativamente a um VNA clássico. Comprova-se assim que é actualmente possível encontrar soluções alternativas de baixo custo para equipamentos utilizados na medição de impedância em RF, para certas aplicações. Os referidos testes permitem obter uma ideia da gama de impedâncias que é possível medir com este aparelho (ver Tabela 4.2). No entanto as medições não se limitam a cargas resistivas, tendo sido testadas cargas capacitivas, indutivas, circuitos RLC e antenas, conforme pode ser observado nos pontos 4.2 a 4.9. No caso de cargas reactivas quase puras (bobinas e condensadores), o módulo do factor de reflexão é aproximadamente unitário, sendo a impedância definida pela fase de Γ . Esta situação é desfavorável, pois para além das limitações do método utilizado (os erros na impedância são ampliados para valores de $\rho \approx 1$), temos também as limitações do AD8302, em termos de fase (conforme já referido, é necessária a utilização de um algoritmo no software, que comuta entre valores medidos em fase e quadratura, de modo a minimizar o erro e a obter uma medição de 360°). Apesar destas limitações, foi possível medir uma bobina de valor 470 nH com uma diferença máxima inferior a 8% em toda a banda, em relação ao VNA HP8753D, que serviu de referência. O erro aumenta para valores superiores de indutância, porque o mesmo erro (em graus) na fase de Γ , origina uma maior variação percentual na reactância, à medida que esta aumenta. No entanto, mesmo para os valores superiores de indutância testados (até $2.2 \mu\text{H}$) a diferença foi sempre inferior a 15%. No caso dos condensadores testados, da ordem das centenas de pF, a diferença máxima foi também inferior a 15% em toda a banda, em relação ao VNA HP8753D.

Um dos pontos fortes deste protótipo é, também, a medição da reflexão em dB, muito útil para verificar, por exemplo, a adaptação de antenas. Neste caso, as referidas limitações relativas à fase não se fazem sentir, dado que estamos a trabalhar apenas com magnitude e nesse ponto o desempenho do detector AD8302, para os testes efectuados, foi semelhante ao valor teórico (modelo 2) e ao valor do HP8753D (como exemplo, observe-se a Figura 4.15 referente ao circuito RLC testado).

5.2 Trabalho futuro

- Com possíveis trabalhos futuros pode-se pensar na utilização de DDSs capazes de gerar frequências superiores e a criação de um gerador capaz de ir até 200 ou 250 MHz. Alguns destes DDSs são também capazes de gerar um sinal em quadratura. Assim como um novo VGA com uma largura de banda superior ao utilizado no presente trabalho (90 MHz). O módulo de medida em princípio conseguirá suportar esta frequência sem alterações (quanto muito apenas algumas melhorias no layout da placa). (O acoplador utilizado é especificado pelo fabricante para frequências até 250 MHz) assim como o integrado MAX4258, sendo que o integrado AD8302 pode medir até 2,7 GHz. Claro que para estas frequências seria também aconselhável utilizar um kit de calibração OSL comercial.
- Para cada frequência são efectuadas dezasseis medições diferentes, conforme explicado em 3.4. (ver também Figura 3.32 – Exemplo da trama enviada pelo aparelho de medida para o PC), sendo necessários tempos de espera entre comutações. Numa versão futura tentar otimizar o tempo, possivelmente também envolvendo alguma alteração de hardware (como por exemplo a utilização de dois AD8302), de modo a reduzir o tempo total de medição.
- Poderia ser interessante utilizar outro tipo de detector, no lugar do AD8302, que não tivesse as limitações em relação à medição de fase. Seria possível, deste modo, melhorar as medições de cargas reactivas quase puras (bobinas e condensadores), nomeadamente diminuir o erro na medição na impedância deste tipo de componentes, através da diminuição dos erros de fase de Γ . Uma possível implementação passaria por converter as saídas FWD e REF do acoplador para baixa frequência (por exemplo 1 kHz) por heterodinagem, recorrendo a dois misturadores. Posteriormente com o auxílio de dois comparadores convertiam-se as ondas sinusoidais para ondas quadradas (*zero cross detectors*) e com base em [63] utilizando dois flip-flops, uma porta XOR e um microcontrolador, seria possível medir a fase entre 0 e 360° (através de medição de tempos) com uma precisão de 0,1° [63]. Esta implementação embora mais complicada, permitiria também, com a inclusão de filtros a seguir aos misturadores, criar um detector de banda estreita, mais imune a espúrias e falsas detecções conforme referido em 4.9.1. Em relação ao módulo de Γ , poderia ser utilizado um detector de pico para medir a amplitude das ondas sinusoidais (FWD e REF) em baixa frequência, antes da conversão para onda quadrada.
- No caso de se manter o AD8302, a medição e utilização de várias curvas da tensão de saída Vphase do AD8302, relativa às diferenças de fase (no algoritmo que calcula a fase de Γ no software), para diferentes frequências (por exemplo para 1MHz, 25MHz e 50MHz) com a utilização de interpolação entre os valores de fase assim obtidos, para a frequência em questão, poderia, eventualmente, reduzir mais o erro, dado que estas curvas variam ligeiramente com a frequência. O mesmo poderia ser pensado em relação à potência e à temperatura (com a inclusão de um sensor de temperatura), pois as curvas de Vphase também variam ligeiramente com a potência aplicada nas entradas do detector (AD8302) e com a variação da temperatura (drift).

Anexo A

Tipos específicos de pontes de medida.

Neste anexo são apresentados alguns tipos de pontes de medida específicos para um determinado tipo de componentes.

A.1 Ponte de Maxwell para a caracterização de bobinas.

A ponte de Maxwell, também conhecida como ponte de Maxwell-Wien é uma ponte AC utilizada para a medição de uma impedância desconhecida indutiva através do equilíbrio das cargas nos quatro ramos, um dos quais contém o valor de indutância desconhecido. A Figura 6.1 mostra o esquema da referida ponte.

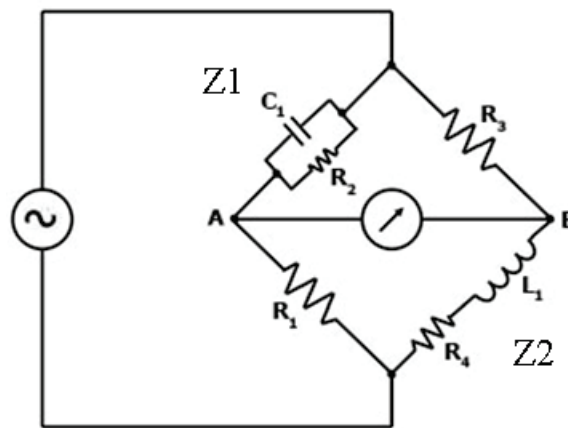


Figura 6.1 – Ponte de Maxwell (fonte [23]).

Um ramo da ponte consiste num condensador em paralelo com uma resistência (C_1 e R_2) e outro ramo consiste numa bobina L_1 em série com uma resistência (L_1 e R_4). Os outros dois ramos são compostos apenas de uma resistência cada um. (R_1 e R_3). Os valores de R_1 e R_3 são conhecidos e R_2 e C_1 são ambos ajustáveis. Os valores desconhecidos são L_1 e R_4 .

Tal como nos outros tipos de ponte, a possibilidade de medição da ponte de Maxwell depende do equilíbrio do circuito (circuito balanceado). Assim a operação de medida requer que se varie C_1 e R_2 até que a corrente entre os pontos A e B da ponte seja nula (nota em vez de variar C_1 também é possível ter um valor fixo para C_1 e variar R_1), o que acontece quando ambas as tensões dos pontos são iguais. Quando é atingido este equilíbrio diz-se que a ponte está balanceada e nessa situação temos:

$$Z_1 \cdot Z_2 = R_1 \cdot R_3 \quad (\text{A.1})$$

Sendo Z_1 a impedância de C_1 em paralelo com R_2 e Z_2 a impedância de L_1 em série com R_4 .

Sabendo que $Z_1 = \frac{1}{1/R_2 + j\omega C_1}$ e $Z_2 = R_4 + j\omega L_1$ obtemos:

$$\frac{R_4 + j\omega L_1}{1/R_2 + j\omega C_1} = R_1 R_3 \quad (\text{A.2})$$

$$R_4 + j\omega L_1 = R_1 R_3 \left(\frac{1}{R_2} + j\omega C_1 \right) \quad (\text{A.3})$$

Separando agora a parte real e imaginária obtemos as duas condições de equilíbrio:

$$R_4 = R_1 R_3 / R_2 \quad (\text{A.4})$$

e

$$L_1 = R_1 R_3 C_1 \quad (\text{A.5})$$

Note-se que o equilíbrio da ponte de Maxwell é independente da frequência do gerador. Este facto permite que a forma de onda possa ser sinusoidal, quadrada ou outra.

A ponte de Maxwell é limitada à medição de bobinas com factor de qualidade intermédio ($1 < Q < 10$). Esta limitação advém do facto de que nesta ponte, bobinas com alto factor de qualidade exigirem para R_2 valores elevados (uma bobina com elevado Q , tem a fase próxima de 90° e exigirá que a impedância do ramo que tem o condensador seja próxima de -90° , o que implica um valor de R_2 elevado). O problema é que é difícil conseguir uma resistência variável de valor elevado com resolução adequada.

A.2 Ponte de Schering para a caracterização de condensadores.

A ponte de Schering é utilizada na medição de condensadores e no seu factor de dissipação. Sendo o factor de dissipação de um condensador a razão entre a sua resistência e a sua reactância capacitiva.

A ponte de Schering é basicamente uma ponte AC de quatro ramos, cuja operação de medida depende do balancear das cargas nos seus ramos. Na

Figura 6.2 é apresentado o esquema de uma ponte deste tipo.

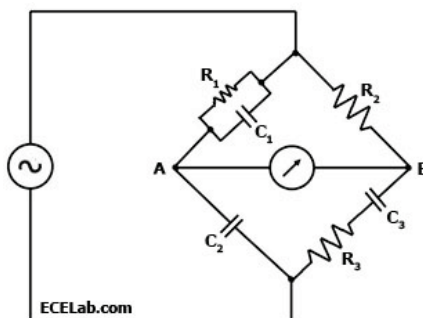


Figura 6.2- Ponte de Schering (fonte [22])

Na ponte de Schering da Figura 6.2 os valores das resistências R_1 e R_2 e dos condensadores C_1 e C_2 são conhecidos, enquanto o valor da resistência R_3 e do condensador C_3 são os valores a medir (Z_3). Para medir R_3 e C_3 os valores de R_1 e C_1 são variáveis e ajustados até que a corrente entre os pontos A e B seja nula, altura em que é atingido o equilíbrio da ponte. C_2 e R_2 são fixos.

Quando é atingido este equilíbrio diz-se que a ponte está balanceada e nessa situação temos:

$$Z_1 \cdot Z_3 = R_2 \cdot Z_2 \quad (\text{A.6})$$

Sendo Z_1 a impedância de C_1 em paralelo com R_1 ; Z_2 a impedância de C_2 e Z_3 a impedância de C_3 em série com R_3 .

Sabendo que $Z_1 = \frac{1}{1/R_1 + j\omega C_1}$; $Z_2 = -j\frac{1}{\omega C_2}$ e $Z_3 = R_3 - j\frac{1}{\omega C_3}$ obtemos:

$$\frac{R_3 - j\frac{1}{\omega C_3}}{1/R_1 + j\omega C_1} = R_2(-j\frac{1}{\omega C_2}) \quad (\text{A.7})$$

$$R_3 - j\frac{1}{\omega C_3} = \frac{C_1}{C_2}R_2 - j\frac{1}{\omega C_2 R_1} \quad (\text{A.8})$$

Separando agora a parte real e imaginária obtemos as duas condições de equilíbrio:

$$R_3 = \frac{C_1}{C_2}R_2 \quad (\text{A.9})$$

e

$$C_3 = \frac{R_1}{R_2}C_2 \quad (\text{A.10})$$

E para o factor de dissipação D temos:

$$D = \frac{R_3}{X_3} = \omega R_3 C_3 = \omega R_1 C_1 \quad (\text{A.11})$$

Tal como no caso estudado anteriormente (ponte de Maxwell) verifica-se que a condição de equilíbrio é independente da frequência do sinal do gerador.

A.3 Ponte de Wien para a caracterização de condensadores.

A ponte de Wien, à semelhança da anterior, também é utilizada para a medição de condensadores. É basicamente uma ponte AC de quatro ramos, cuja operação de medida depende do balancear das cargas nos seus ramos. Na Figura 6.3 é apresentado o esquema de uma ponte deste tipo.

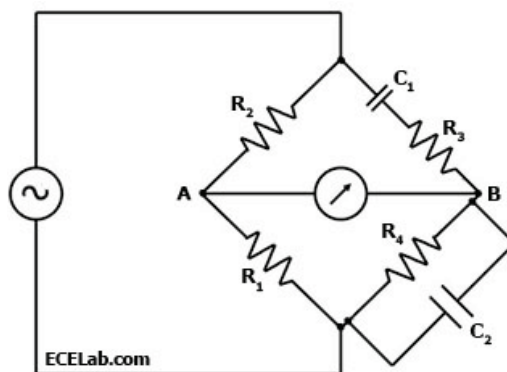


Figura 6.3 – Ponte de Wien (fonte [24]).

Na ponte de Wien da Figura 6.3 um ramo consiste num condensador em série com uma resistência (C_1 e R_3) e outro ramo consiste num condensador em paralelo com uma resistência (C_2 e R_4). Os restantes dois ramos contêm simplesmente uma resistência cada um (R_1 e R_2). Os valores das resistências R_1 , R_2 e R_3 e do condensador C_1 são conhecidos, enquanto o valor da resistência R_4 e do condensador C_2 são os valores a medir. Para medir R_4 e C_2 os valores de R_3 e C_1 são variáveis e ajustados até que a corrente entre os pontos A e B seja nula, altura em que é atingido o equilíbrio da ponte. Quando é atingido este equilíbrio diz-se que a ponte está balanceada e nessa situação temos:

$$Z_1 \cdot R_1 = R_2 \cdot Z_2 \quad (\text{A.12})$$

Sendo Z_1 a impedância de C_1 em série com R_3 e Z_2 a impedância de C_2 em paralelo com R_4 .

Sabendo que $Z_1 = R_3 - j \frac{1}{\omega C_1}$ e $Z_2 = \frac{1}{1/R_4 + j\omega C_2}$ obtemos:

$$\left(R_3 - j \frac{1}{\omega C_1}\right) R_1 = \frac{R_2}{1/R_4 + j\omega C_2} \quad (\text{A.13})$$

Resolvendo a equação anterior obtém-se:

$$R_4 = \frac{R_1}{R_2} \cdot \frac{1 + (\omega R_3 C_1)^2}{\omega^2 C_1^2 R_3} \quad (\text{A.14})$$

e

$$C_2 = \frac{R_2}{R_1} \cdot \frac{C_1}{1 + (\omega R_3 C_1)^2} \quad (\text{A.15})$$

Verifica-se que ω aparece na solução final, o que significa que a condição de equilíbrio na ponte de Wien, ao contrário das anteriores, é dependente da frequência do sinal do gerador.

A.4 Ponte de Hay.

A ponte de Hay é uma ponte AC de quatro ramos, utilizada para medir bobinas. Um dos ramos contém a bobina desconhecida (*série* L_1 e R_4). Um dos ramos tem um condensador e uma resistência variáveis (C_1 e R_2) de características conhecidas e que são ajustados para determinar o valor da indutância (L_1) e resistência série (R_4) da bobina desconhecida. Nos restantes ramos existem duas resistências de valores conhecidos (R_1 e R_3). Na Figura 6.4 é apresentado o esquema desta ponte.

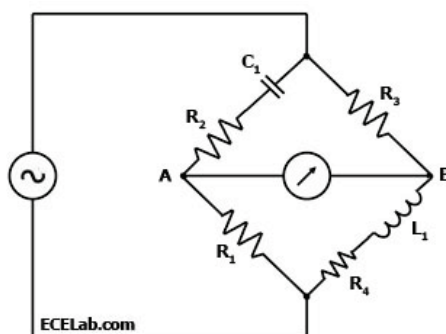


Figura 6.4 – Ponte de Hay (fonte [23]).

Tal como nas outras pontes já referidas a operação de medição requer atingir a condição de nulo entre A e B (ponte balanceada) através do ajuste de C_1 e R_2 .
Atingida essa situação temos:

$$Z_1 \cdot Z_2 = R_3 \cdot R_1 \quad (\text{A.16})$$

Sendo Z_1 a impedância de C_1 em série com R_2 e Z_2 a impedância de L_1 em série com R_4 .

Sabendo que $Z_1 = R_2 - j\frac{1}{\omega C_1}$ e $Z_2 = R_4 + j\omega L_1$ obtemos:

$$(R_4 + j\omega L_1) \cdot (R_2 - j\frac{1}{\omega C_1}) = R_1 R_3 \quad (\text{A.17})$$

$$(R_4 R_2 + \frac{L_1}{C_1}) + j(\omega L_1 R_2 - \frac{R_4}{\omega C_1}) = R_1 R_3 \quad (\text{A.18})$$

Separando agora a parte real e imaginária obtemos um sistema com duas condições de equilíbrio que resolvendo obtemos:

$$R_4 = \frac{R_1 R_2 R_3 (\omega C_1)^2}{(\omega C_1 R_2)^2 + 1} \quad (\text{A.19})$$

e

$$L_1 = \frac{C_1 R_1 R_3}{(\omega C_1 R_2)^2 + 1} \quad (\text{A.20})$$

Note-se que a condição de equilíbrio na ponte de Hay é dependente da frequência, incluindo ω na solução final.

Anexo B

Gráficos de alguns testes de medição efectuados no protótipo.

B.1-Cargas resistivas.

B.2-Cargas indutivas.

B.3-Cargas capacitivas.

B.1 Medições – Carga resistiva

Neste anexo são apresentadas várias medições de impedância, efectuadas com o protótipo, utilizando como DUT cargas resistivas, construídas soldando uma ou mais resistências SMD 0805 1% em paralelo, numa ficha SMA, de modo a obter o valor pretendido. São considerados vários valores de cargas resistivas (10 Ω ; 25 Ω ; 50 Ω ; 75 Ω ; 100 Ω ; 200 Ω e 1000 Ω) e apresentados os gráficos dos resultados (parte superior das figuras) em conjunto com os gráficos obtidos a partir da sobreposição dos resultados anteriores com os valores das medições efectuadas com um VNA HP8753D, para efeitos de comparação (parte inferior das figuras). Nestes testes utilizou-se a versão do protótipo com ADC de 24 bit. No ponto 4.9.1 foi construída uma tabela com base nestes resultados e efectuada uma análise dos mesmos.

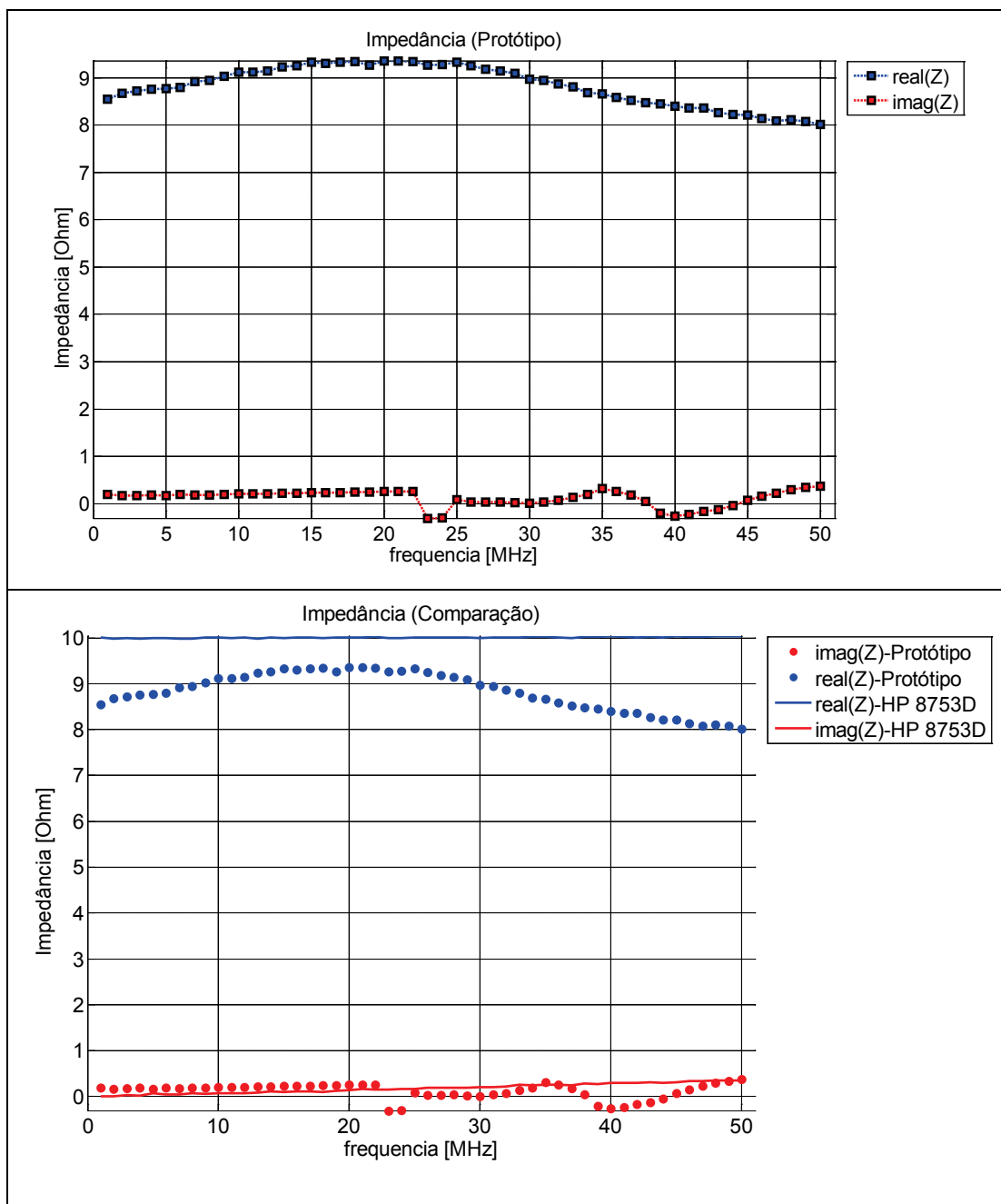


Figura 7.1 – Medição de uma carga de $10+j0$ [Ω] utilizando o protótipo implementado (figura superior) e comparação com os valores obtidos utilizando um VNA HP8753D (figura inferior).

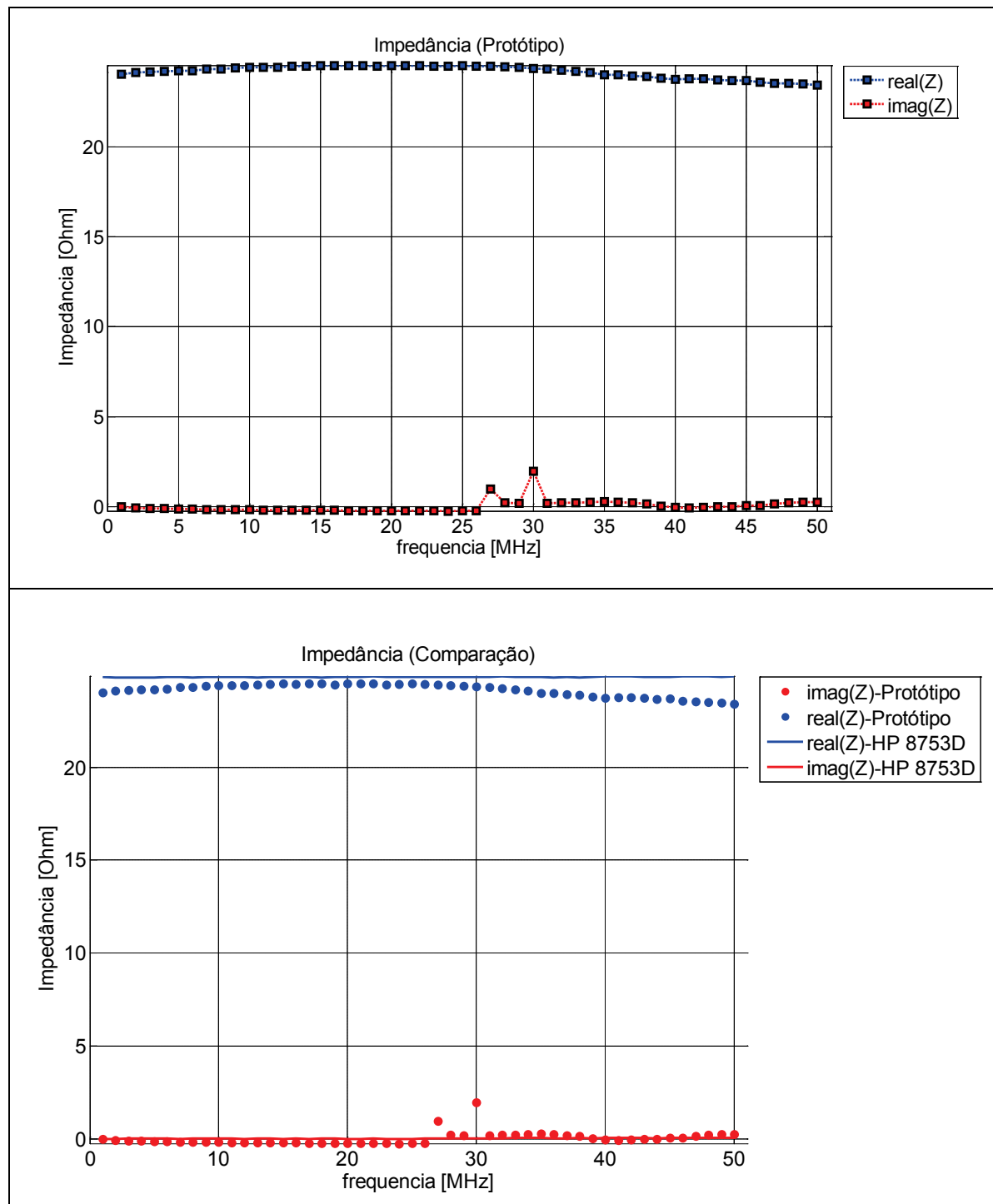


Figura 7.2 – Medição de uma carga de $25+j0$ [Ω] utilizando o protótipo implementado (figura superior) e comparação com os valores obtidos utilizando um VNA HP8753D (figura inferior).

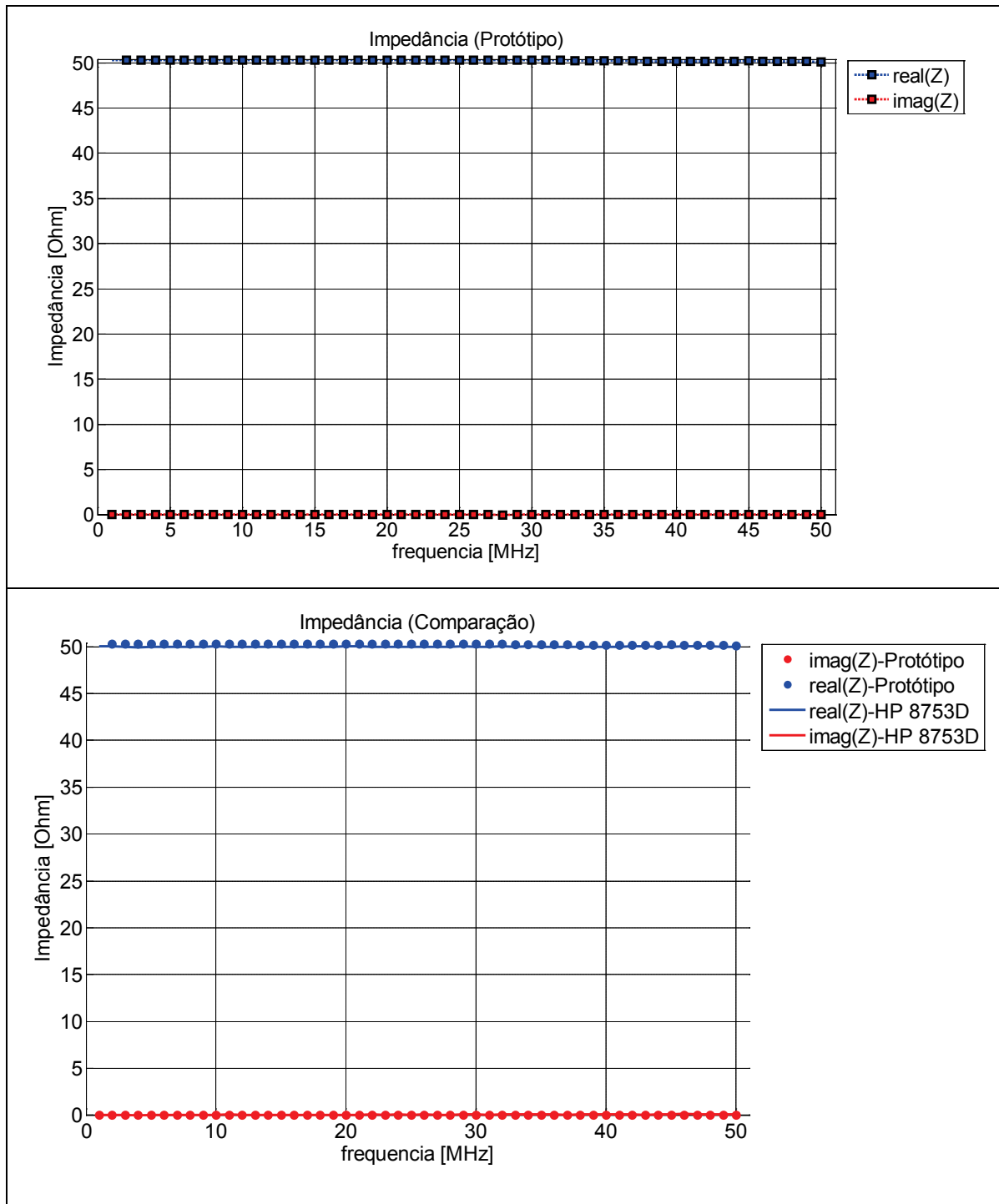


Figura 7.3 – Medição de uma carga de $50+j0$ [Ω] utilizando o protótipo implementado (figura superior) e comparação com os valores obtidos utilizando um VNA HP8753D (figura inferior).

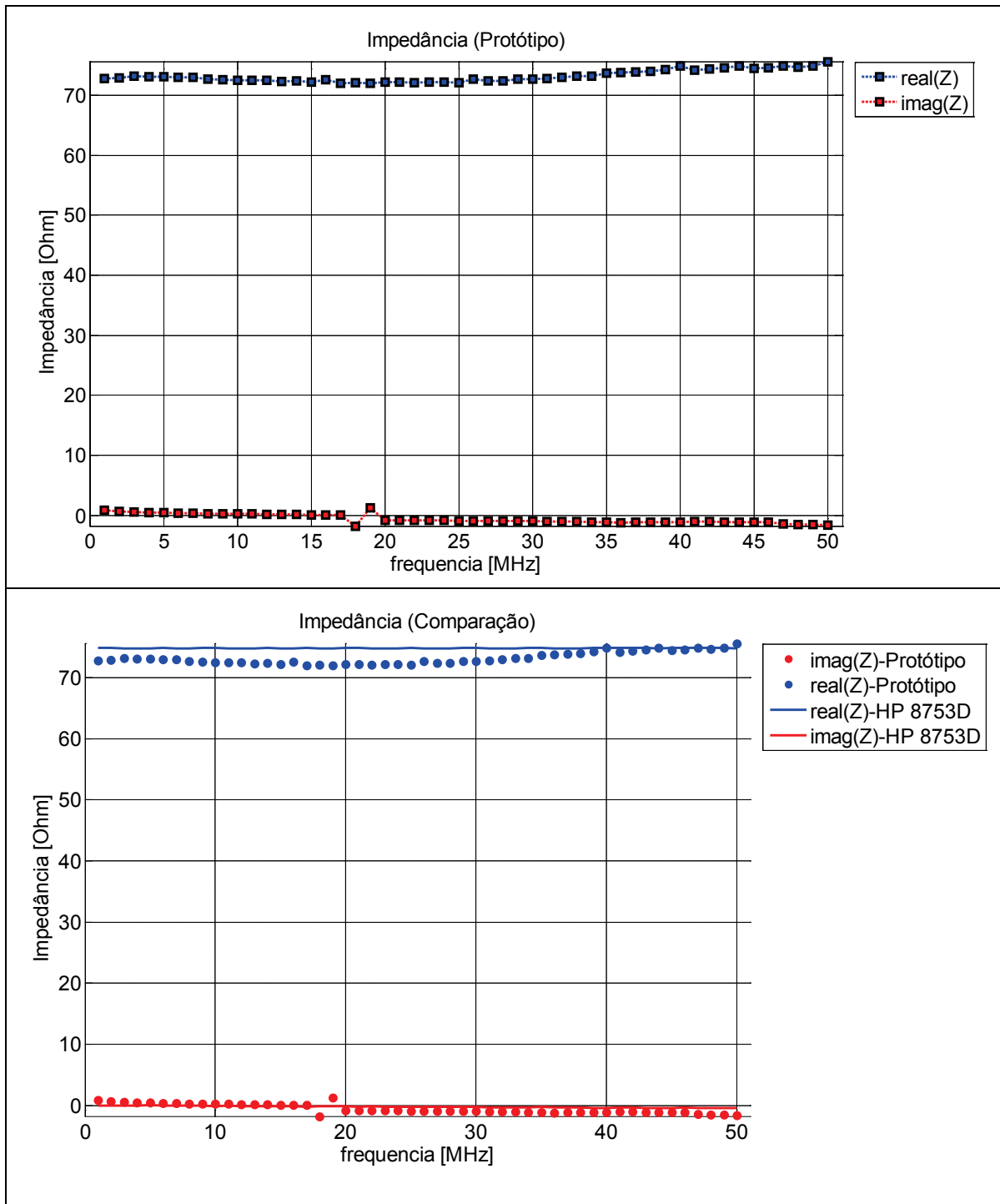


Figura 7.4– Medição de uma carga de $75+j0$ [Ω] utilizando o protótipo implementado (figura superior) e comparação com os valores obtidos utilizando um VNA HP8753D (figura inferior).

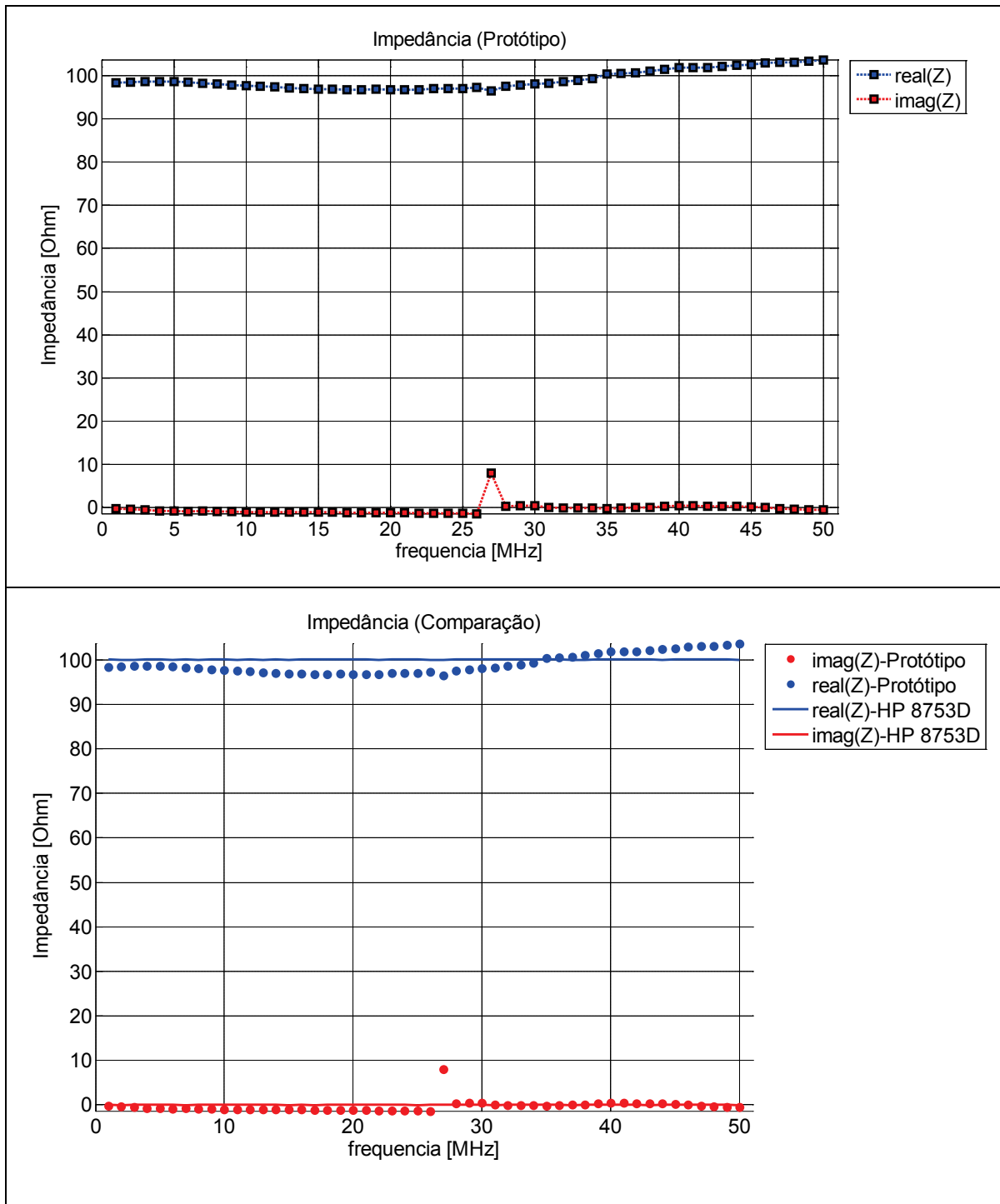


Figura 7.5 – Medição de uma carga de $100+j0 \text{ } [\Omega]$ utilizando o protótipo implementado (figura superior) e comparação com os valores obtidos utilizando um VNA HP8753D (figura inferior).

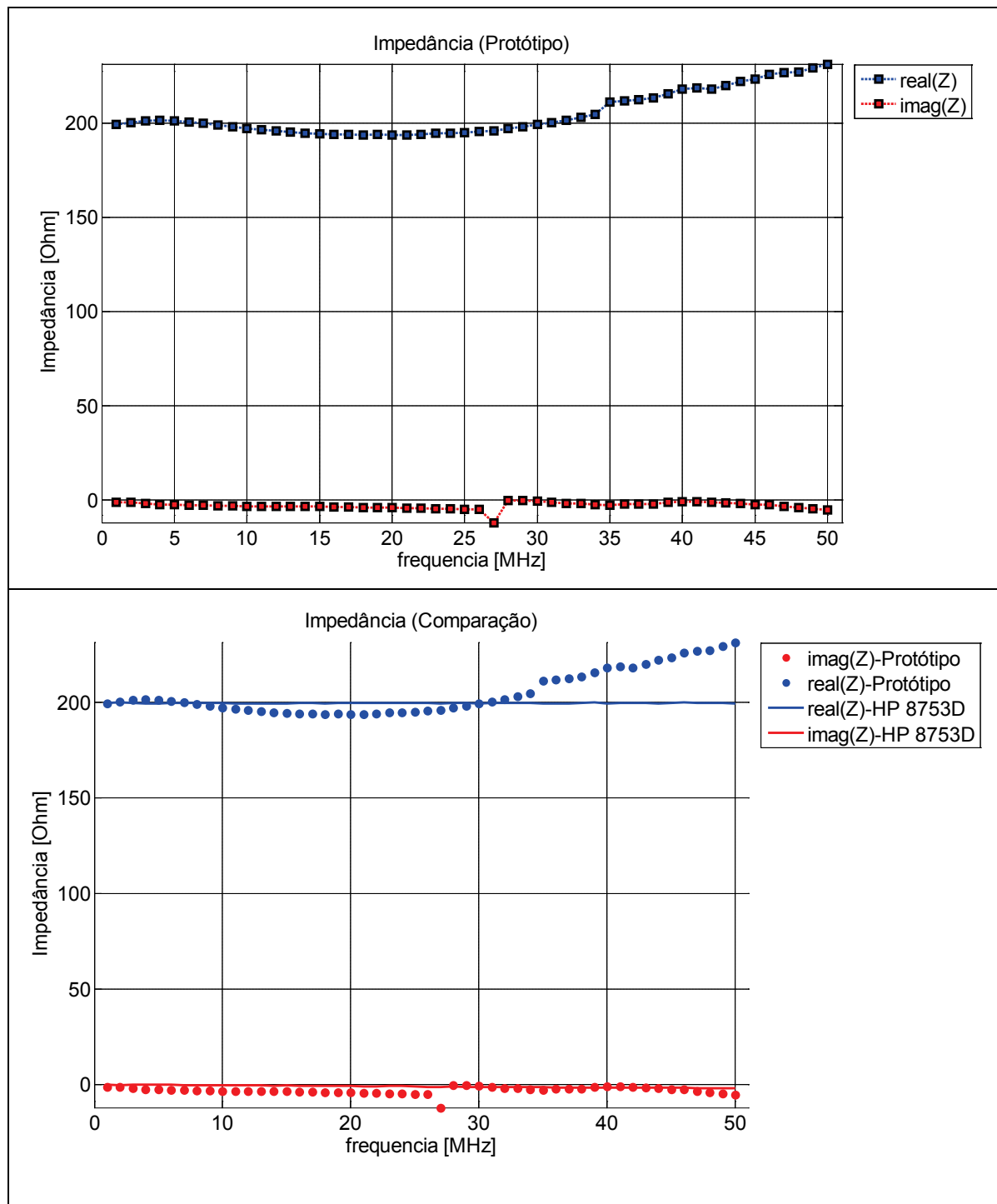


Figura 7.6 – Medição de uma carga de $200+j0$ [Ω] utilizando o protótipo implementado (figura superior) e comparação com os valores obtidos utilizando um VNA HP8753D (figura inferior).

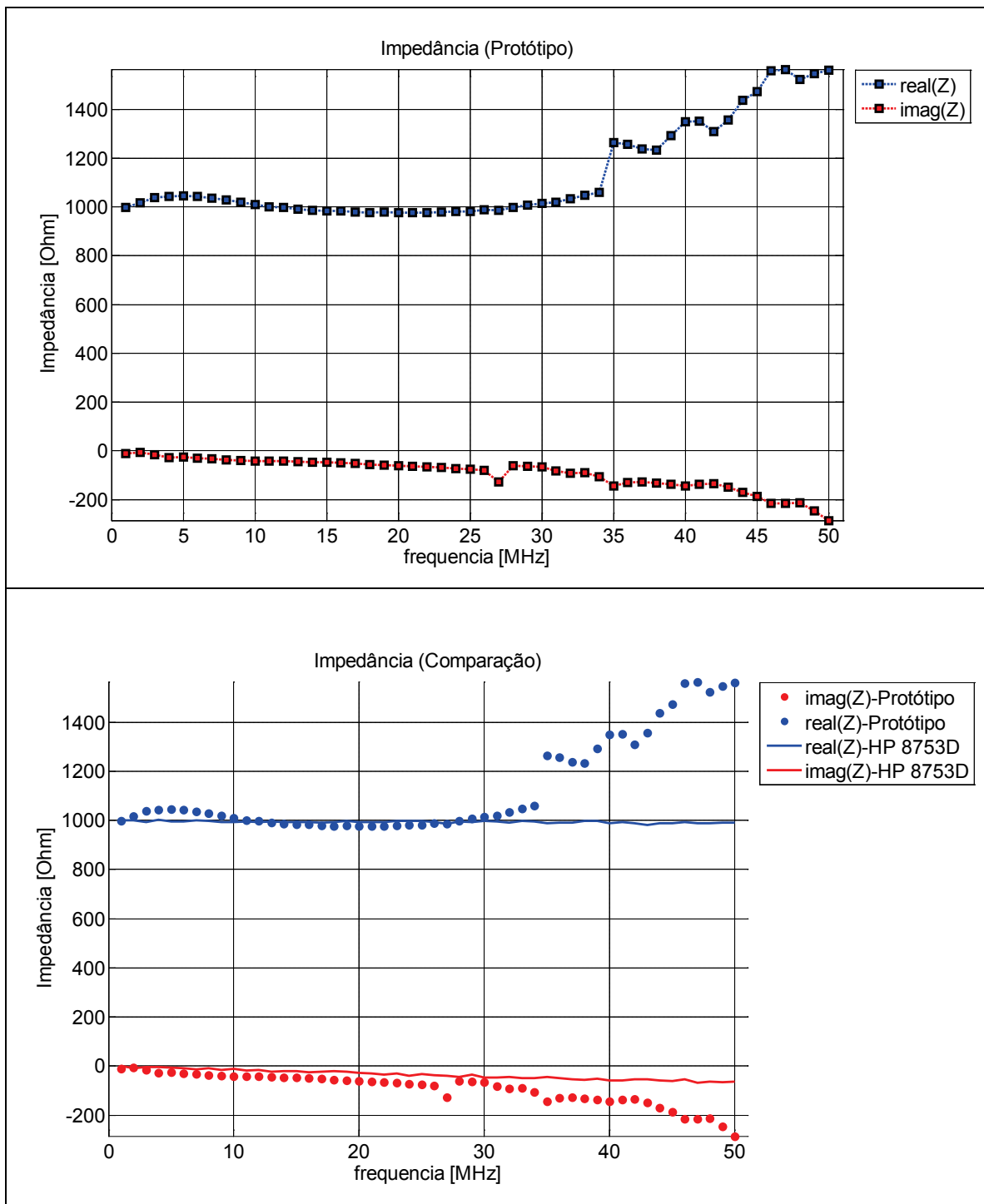


Figura 7.7 – Medição de uma carga de $1000+j0 \text{ } [\Omega]$ utilizando o protótipo implementado (figura superior) e comparação com os valores obtidos utilizando um VNA HP8753D (figura inferior).

B.2 Medições – Carga indutiva

Este anexo contém um conjunto de medições utilizando cargas indutivas (470 nH; 820 nH; 2,2 μ H e 10 μ H). São apresentados os gráficos dos resultados obtidos com o protótipo em conjunto com os gráficos obtidos a partir da sobreposição dos resultados anteriores com os valores das medições efectuadas com um VNA HP8753D e com os valores teóricos, para efeitos de comparação (parte inferior das figuras). Nestes testes utilizou-se a versão do protótipo com ADC de 24 bit. No ponto 4.9.1 foi construída uma tabela com base nestes resultados e efectuada uma análise dos mesmos.

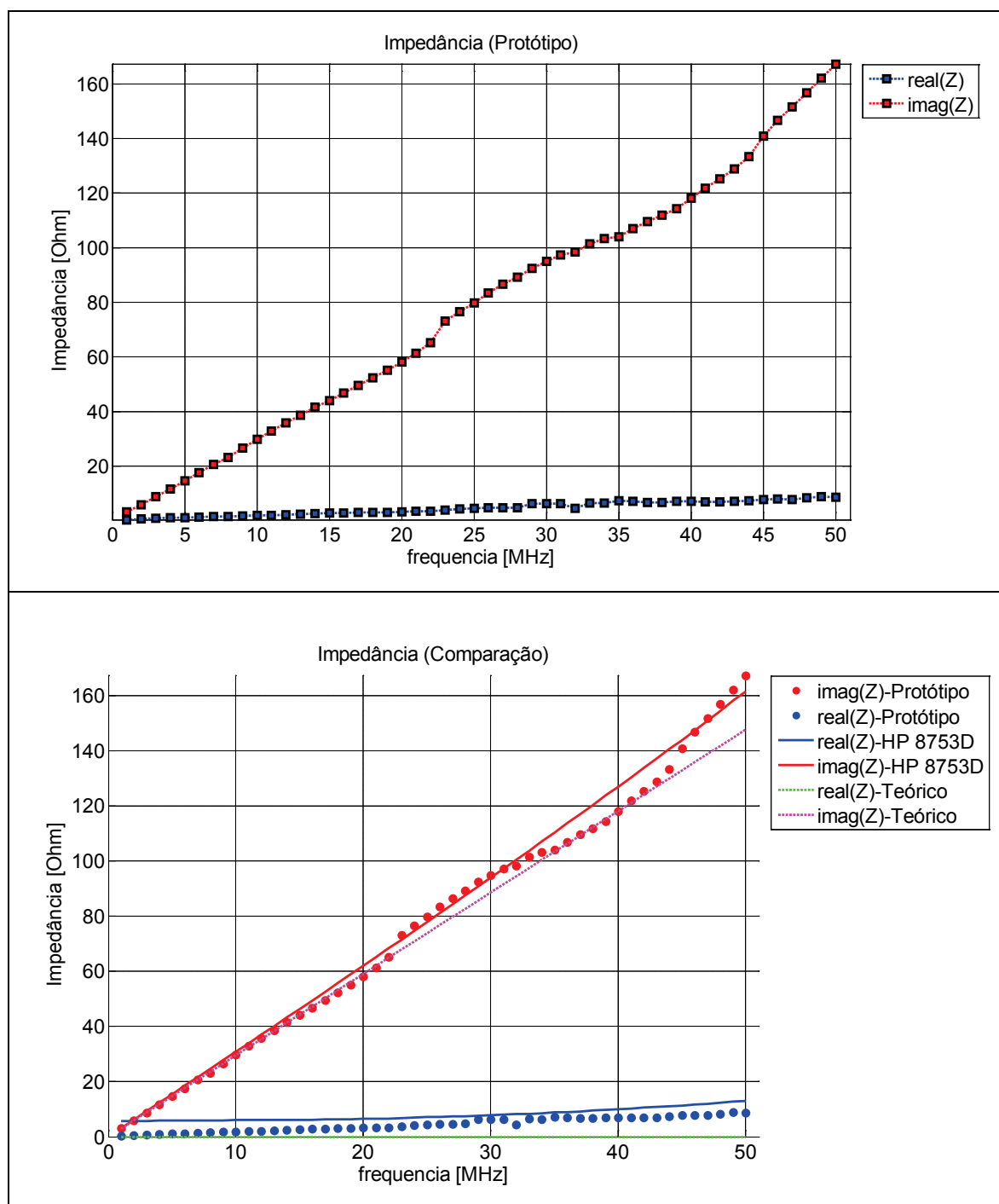


Figura 7.8 – Medição de uma carga de 470 nH utilizando o protótipo implementado (figura superior) e comparação com os valores teóricos e valores obtidos utilizando um VNA HP8753D (figura inferior).

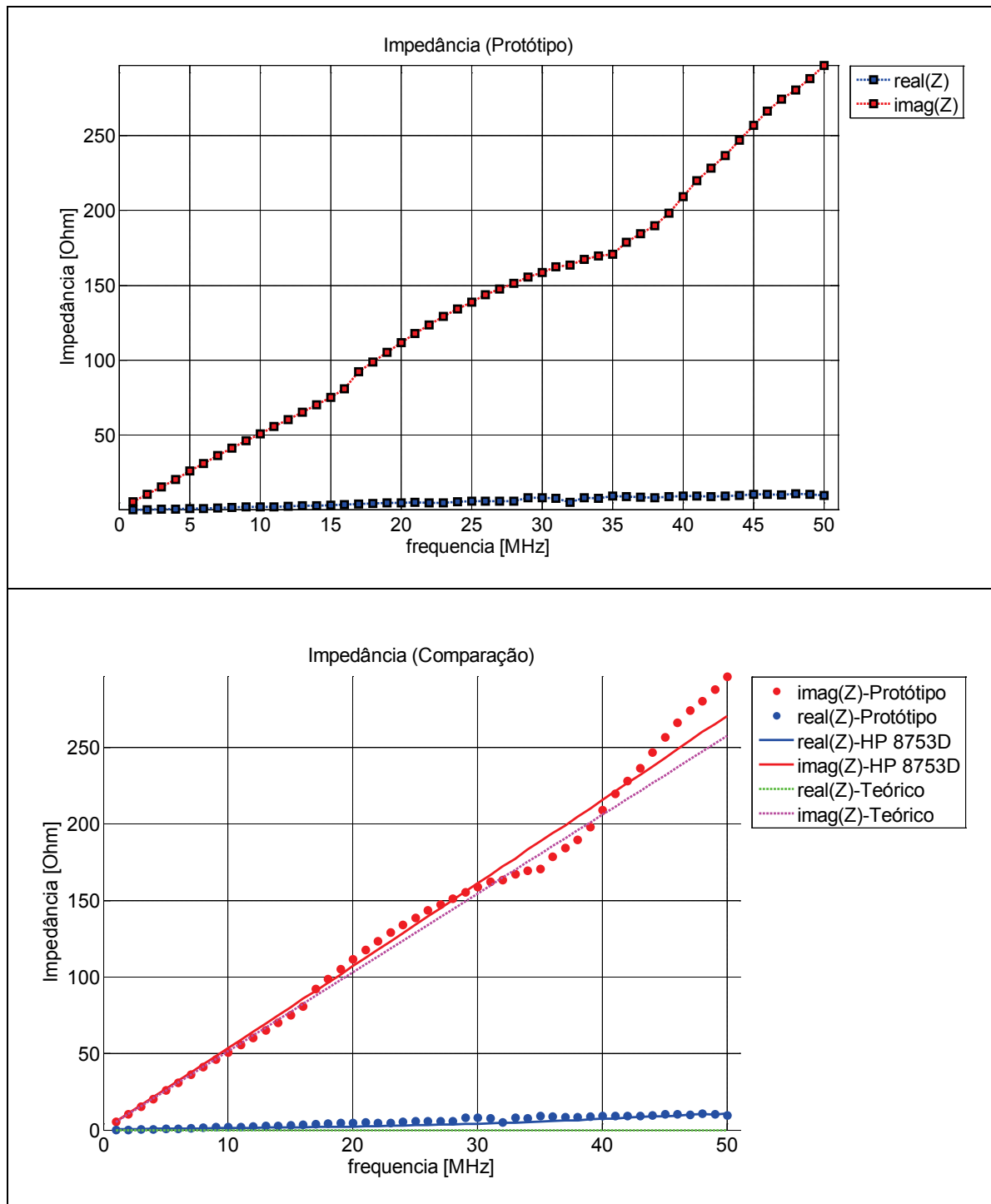


Figura 7.9 – Medição de uma carga de 820 nH utilizando o protótipo implementado (figura superior) e comparação com os valores teóricos e valores obtidos utilizando um VNA HP8753D (figura inferior).

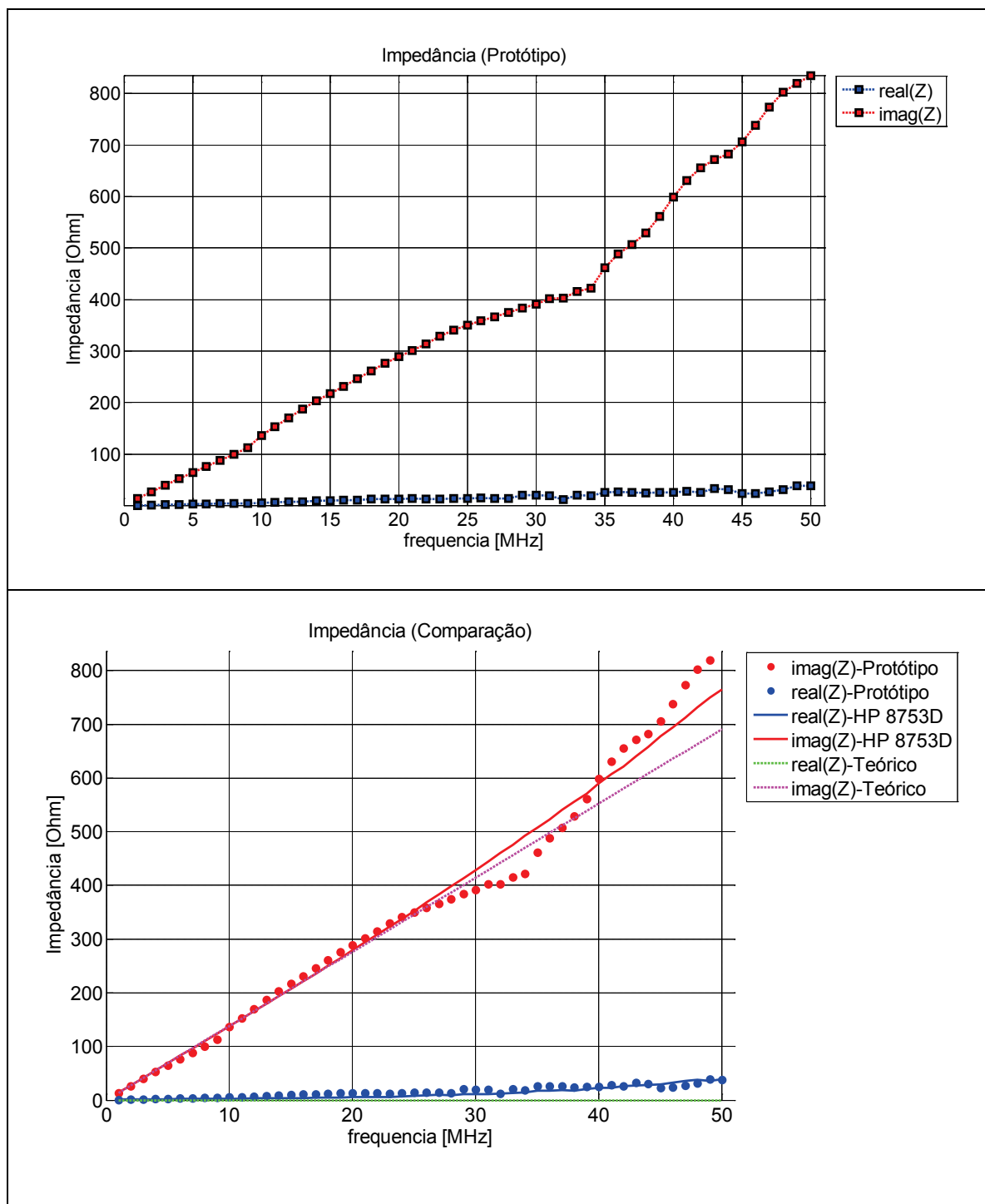


Figura 7.10– Medição de uma carga de $2,2 \mu\text{H}$ utilizando o protótipo implementado (figura superior) e comparação com os valores teóricos e valores obtidos utilizando um VNA HP8753D (figura inferior).

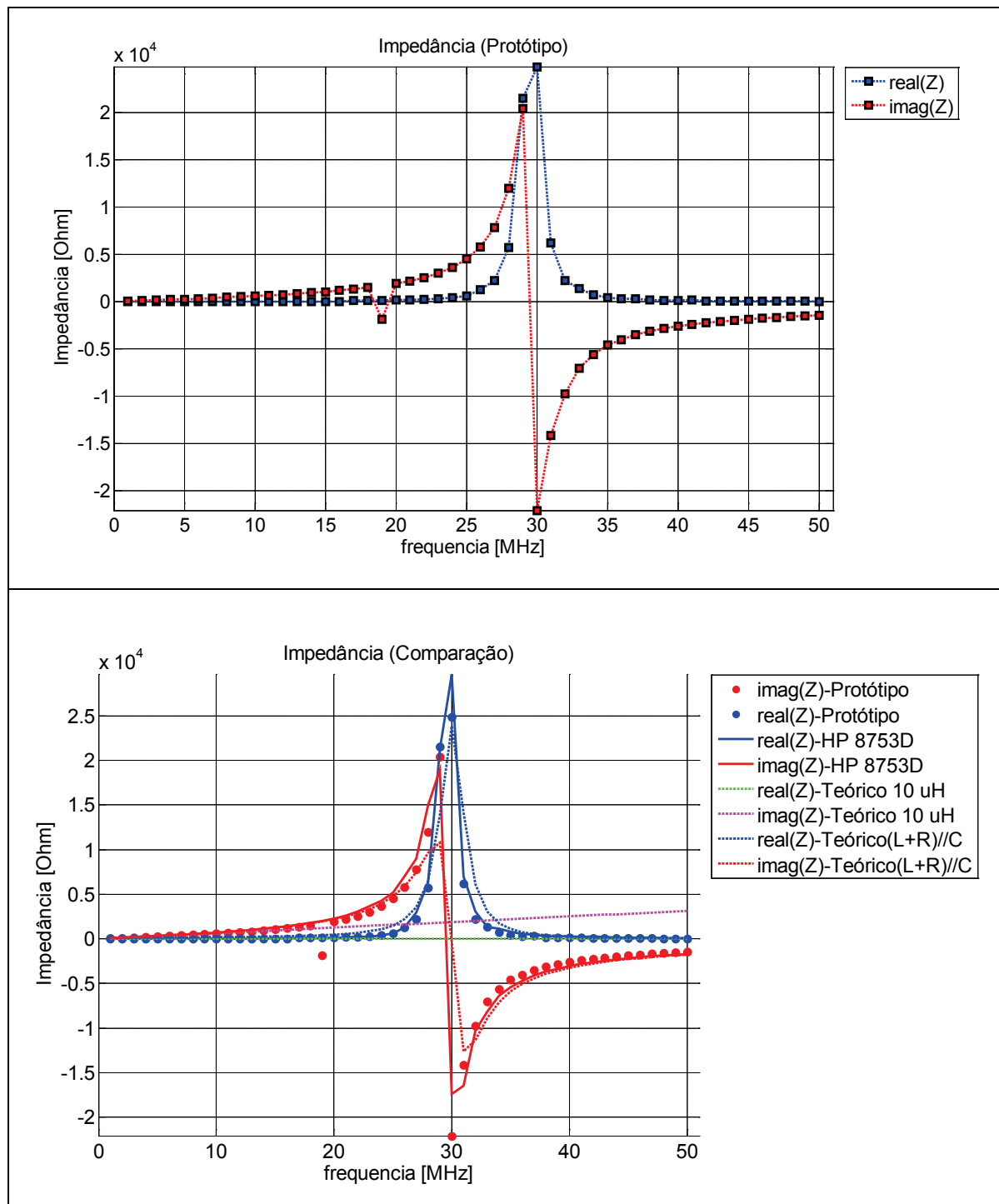


Figura 7.11 – Medição de uma carga de 10 μH utilizando o protótipo implementado (figura superior) e comparação com os valores teóricos e valores obtidos utilizando um VNA HP8753D (figura inferior). Foram considerados dois modelos teóricos para comparação conforme explicado no capítulo 4.

B.3 Medições – Carga capacitiva

Este anexo contém um conjunto de medições utilizando cargas capacitivas (220 pF e 470 pF). São apresentados os gráficos dos resultados obtidos com o protótipo em conjunto com os gráficos obtidos a partir da sobreposição dos resultados anteriores com os valores das medições efectuadas com um VNA HP8753D e com os valores teóricos, para efeitos de comparação (parte inferior das figuras). Nestes testes utilizou-se a versão do protótipo com ADC de 24 bit. No ponto 4.9.1 foi construída uma tabela com base nestes resultados e efectuada uma análise dos mesmos.

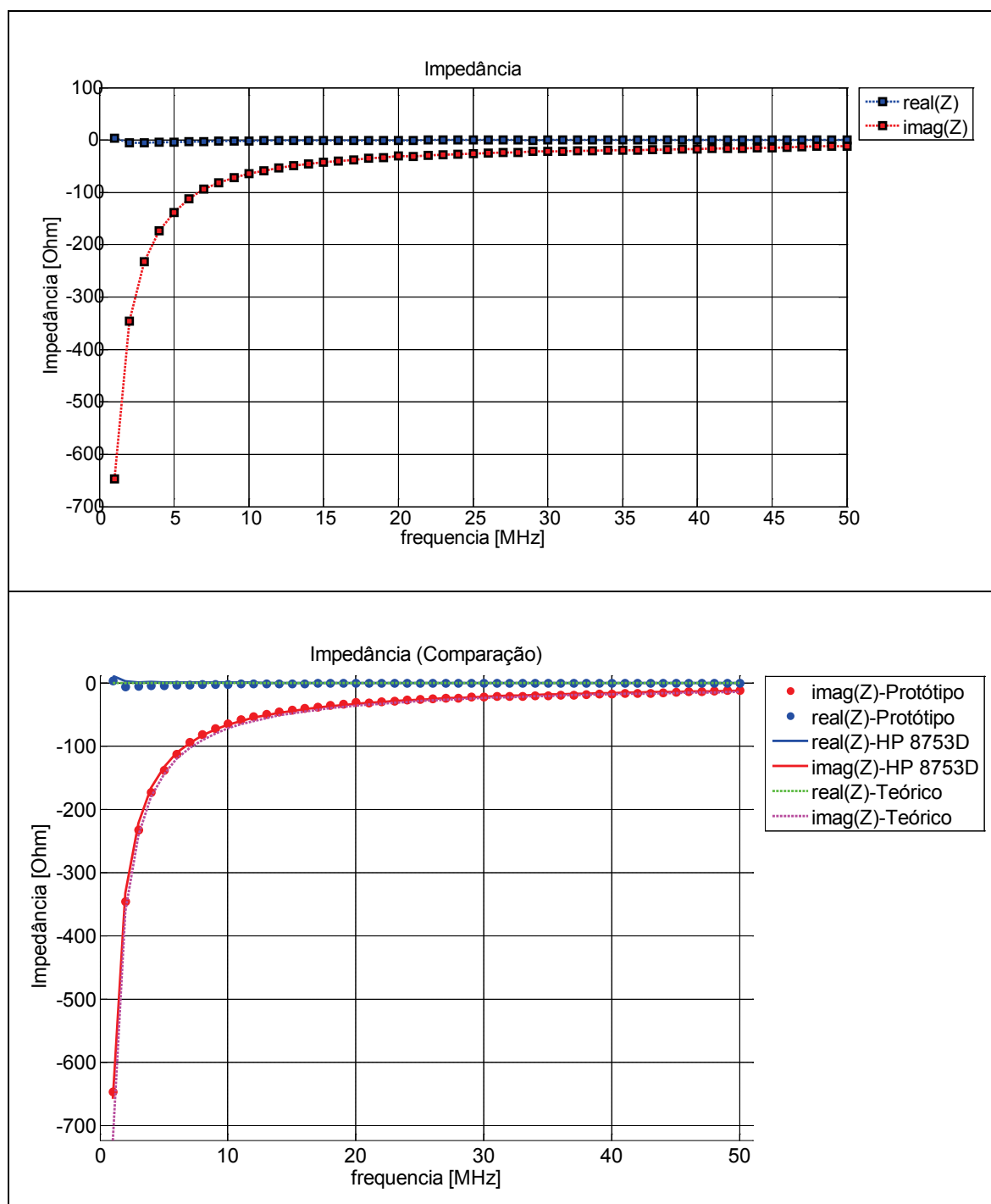


Figura 7.12 - Medição de uma carga de 220 pF utilizando o protótipo implementado (figura superior) e comparação com os valores teóricos e valores obtidos utilizando um VNA HP8753D (figura inferior).

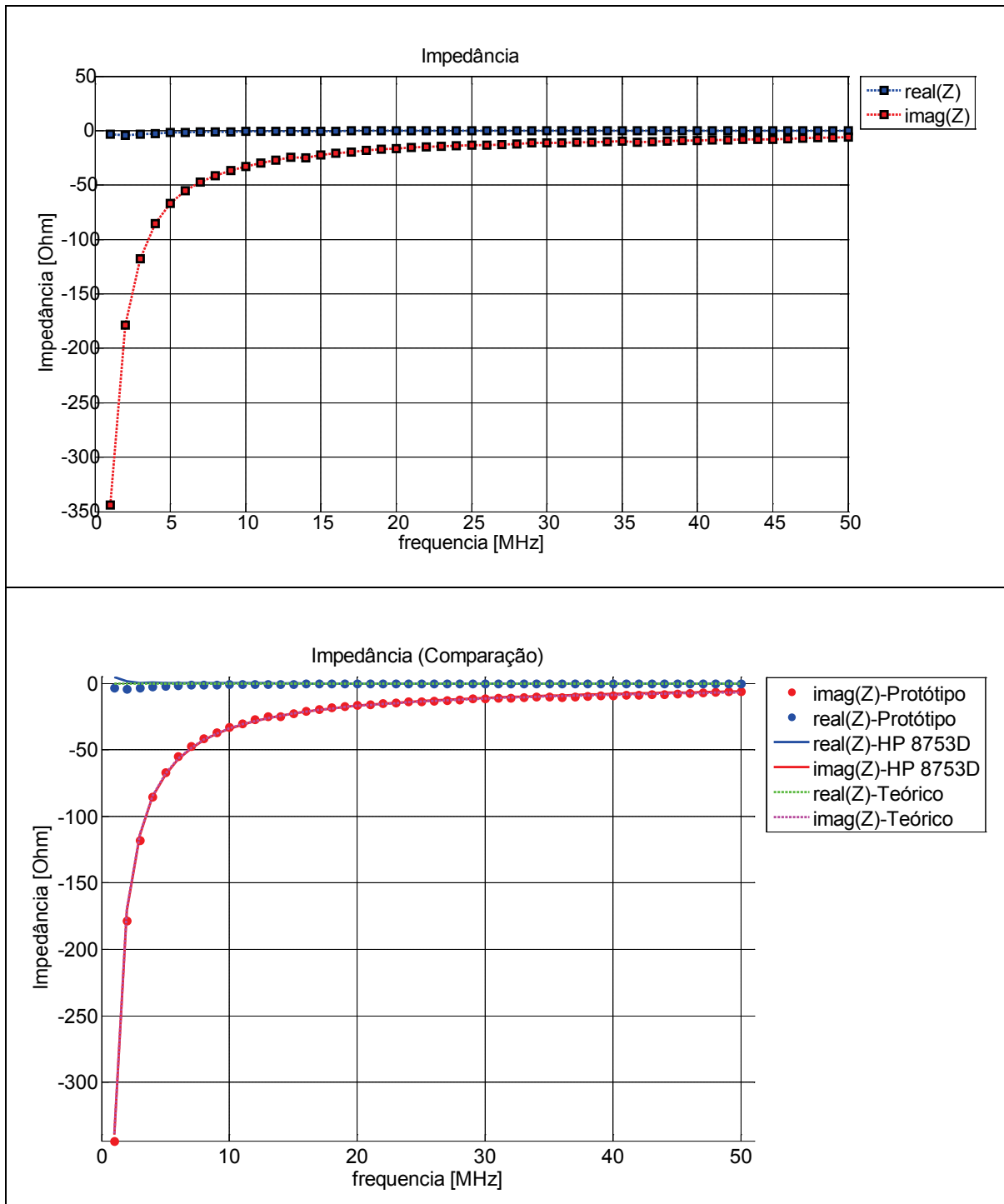


Figura 7.13 – Medição de uma carga de 470 pF utilizando o protótipo implementado (figura superior) e comparação com os valores teóricos e valores obtidos utilizando um VNA HP8753D (figura inferior).

Anexo C

**Exemplo de um modelo
equivalente de uma bobina
com mais de três elementos
(Coilcraft série 1008CS)**

Neste anexo é apresentado um exemplo de um modelo equivalente para bobinas, mais sofisticado do que o modelo de três elementos descrito em 2.7.2. O modelo aqui descrito (Figura 8.1) é proposto pelo fabricante Coilcraft para a sua série de bobinas *SMD 1008CS*. O modelo simula o comportamento desta série (dependente da frequência) entre 1MHz e o valor superior limite de frequência que diminui com o aumento do valor nominal de indutância da bobina, conforme apresentado na Tabela 8.1. Na mesma tabela é possível observar também os valores dos vários componentes parasitas em função do valor nominal de indutância. R_{var} é uma resistência cujo valor varia em frequência de acordo com a seguinte equação:

$$R_{var} = k \cdot \sqrt{f} \tag{C.1}$$

Sendo k retirado da Tabela 8.1 e f a frequência de trabalho em Hz .

Note-se que este modelo obviamente não entra em conta com o efeito da placa de circuito impresso onde o componente será montado. Este efeito tenderá a baixar a SRF devido às capacidades parasitas adicionais e será tanto mais notório quanto menor for o valor nominal da bobina. Este modelo resulta da aproximação da simulação aos valores médios obtidos sobre um plano de massa de latão, sendo o componente centrado sobre um fosso entre os dois terminais de contacto (Figura 8.2).

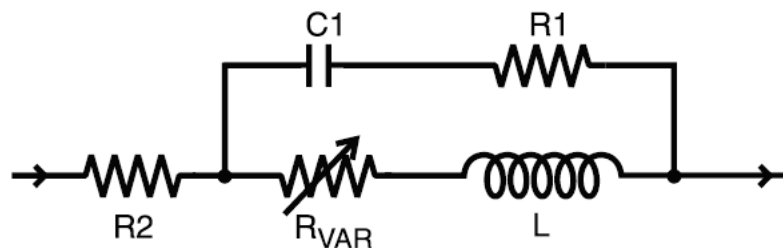


Figura 8.1 – Modelo para uma bobina Coilcraft da série CS1008 (fonte [19]).

Tabela 8.1 – Valores dos elementos do modelo da Figura 8.1.

Part number	R1 (Ω)	R2 (Ω)	C (pF)	L (nH)	k	Upper limit (MHz)	Part number	R1 (Ω)	R2 (Ω)	C (pF)	L (nH)	k	Upper limit (MHz)
1008CS-100	8	0.10	0.065	9.8	1.96E-05	6700	1008CS-471	31	1.20	0.156	465	4.27E-04	700
1008CS-120	7	0.10	0.100	12.0	2.40E-05	4900	1008CS-561	36	1.30	0.172	550	5.18E-04	600
1008CS-150	7	0.10	0.153	15.0	3.12E-05	3700	1008CS-621	37	1.40	0.143	615	5.74E-04	600
1008CS-180	7	0.10	0.083	18.0	3.16E-05	4600	1008CS-681	37	1.50	0.139	665	6.10E-04	600
1008CS-220	8	0.10	0.124	22.0	3.69E-05	3400	1008CS-751	44	1.50	0.138	740	6.90E-04	600
1008CS-270	8	0.10	0.185	27.0	4.41E-05	2500	1008CS-821	41	1.60	0.135	810	8.10E-04	600
1008CS-330	9	0.10	0.117	33.0	5.18E-05	2900	1008CS-911	53	1.70	0.155	895	7.80E-04	500
1008CS-390	9	0.20	0.149	39.0	5.50E-05	2300	1008CS-102	90	1.80	0.209	975	8.20E-04	400
1008CS-470	9	0.20	0.118	47.0	6.40E-05	2400	1008CS-122	73	2.00	0.201	1215	1.05E-03	400
1008CS-560	7	0.20	0.160	56.0	7.40E-05	1900	1008CS-152	83	2.30	0.249	1515	1.71E-03	300
1008CS-680	6	0.20	0.137	68.0	9.20E-05	1900	1008CS-182	85	2.60	0.278	1825	2.04E-03	300
1008CS-820	12	0.20	0.179	81.0	1.15E-04	1500	1008CS-222	84	2.80	0.258	2200	2.46E-03	300
1008CS-101	13	0.60	0.135	100	1.25E-04	1600	1008CS-272	112	3.20	0.398	2700	2.55E-03	200
1008CS-121	13	0.60	0.136	120	1.51E-04	1400	1008CS-332	134	3.40	0.285	3300	3.27E-03	200
1008CS-151	14	0.70	0.136	150	1.10E-04	1300	1008CS-392	121	3.60	0.401	3900	4.23E-03	200
1008CS-181	18	0.80	0.130	180	1.40E-04	1200	1008CS-472	163	4.00	0.381	4600	5.00E-03	200
1008CS-221	18	0.80	0.147	224	1.90E-04	1000	1008CS-562	64	4.00	5.304	5250	3.04E-03	100
1008CS-271	19	0.90	0.144	265	2.32E-04	900	1008CS-682	148	4.90	1.357	6800	3.54E-03	100
1008CS-331	20	1.10	0.132	330	2.84E-04	900	1008CS-822	134	6.00	2.911	8200	4.38E-03	100
1008CS-391	27	1.10	0.138	380	3.49E-04	800							

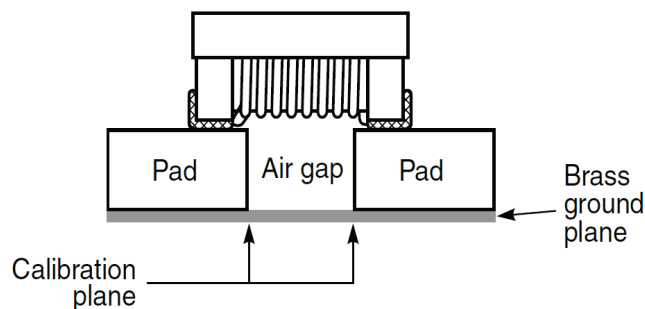


Figura 8.2 – Montagem de teste para obtenção dos valores da Tabela 8.1 (fonte [19]).

No site do fabricante [20] existe um simulador que baseado no modelo atrás descrito permite seleccionar vários tipos de bobinas e traçar várias curvas em função da frequência (Figura 8.3 a Figura 8.7). Foram seleccionados três valores diferentes da mesma série (100 nH; 470 nH e 1000 nH). Verifica-se que a SRF diminui com o aumento do valor nominal da bobina (Figura 8.3 e Figura 8.5). O valor da indutância mantém-se constante para valores de frequência suficientemente baixos em relação à SRF, aumenta na proximidade desta (aumenta a impedância devido à ressonância) e para frequências acima da SRF cai a pique devido à característica passar de indutiva a capacitiva, ou seja a impedância da capacidade parasita passa a ser menor do que a impedância da indutância da bobina (Figura 8.4). A existência de uma resistência série variável com a frequência no modelo da Figura 8.1 é comprovada pelo gráfico da Figura 8.7.

O factor de qualidade (Q) (ver Figura 8.6) na prática fornece uma medida da razão entre a energia armazenada e a energia dissipada durante um ciclo de operação. Verifica-se que varia com a frequência pois também variam as duas componentes de que depende. Observa-se um máximo numa frequência inferior à SRF e um mínimo junto da SRF. Um elevado valor de Q pode ser importante se pretendermos uma largura de banda estreita (caso de um filtro ou oscilador) ou ainda se pretendermos baixas perdas de inserção e baixo consumo. O factor de qualidade (Q) é dado pela fórmula:

$$Q = \frac{Im[Z]}{Re[Z]} \quad (C.2)$$

Operating frequency 25 MHz <small>Specifications shown are measured at this frequency</small>			
	1008CS-101	1008CS-471	1008CS-102
Part number	1008CS-101	1008CS-471	1008CS-102
Inductance	97.75 nH	462.49 nH	946.05 nH
Q factor	22	34	34
Impedance	15 Ohms	73 Ohms	149 Ohms
ESR	1.0 Ohms	2.0 Ohms	4.0 Ohms
SRF	1000 MHz	450 MHz	290 MHz

Figura 8.3 – Propriedades de vários valores (100 nH; 470 nH e 1000nH) de bobinas da série 1008CS a 25 MHz (fonte [20]).

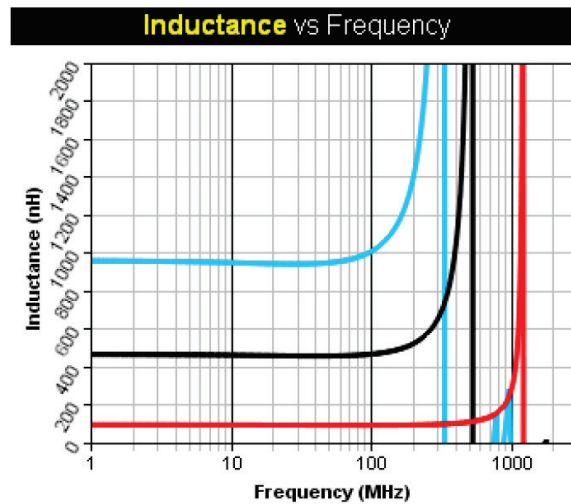


Figura 8.4 – Variação da indutância com a frequência, para vários valores nominais de bobinas da série 1008CS (vermelho – 100 nH; preto – 470 nH; azul – 1000 nH) (fonte [20]).

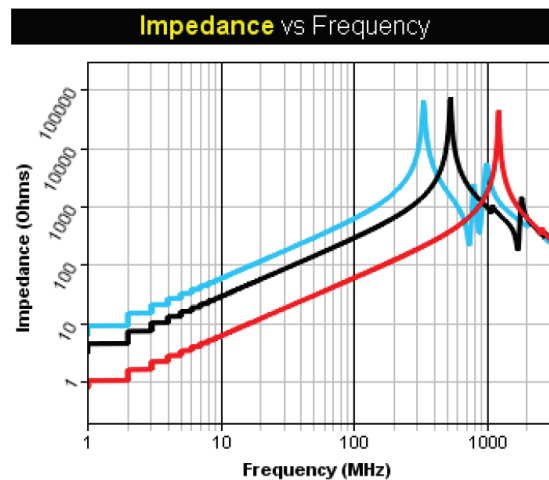


Figura 8.5– Variação da impedância com a frequência, para vários valores nominais de bobinas da série 1008CS (vermelho – 100 nH; preto – 470 nH; azul – 1000 nH) (fonte [20]).

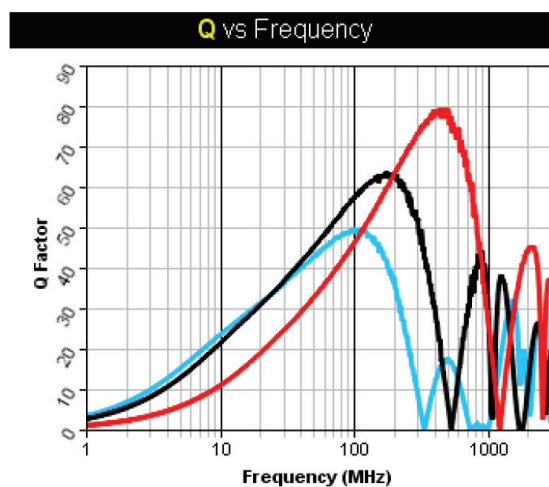


Figura 8.6– Variação do factor de qualidade (Q) com a frequência, para vários valores nominais de bobinas da série 1008CS (vermelho – 100 nH; preto – 470 nH; azul – 1000 nH) (fonte [20]).

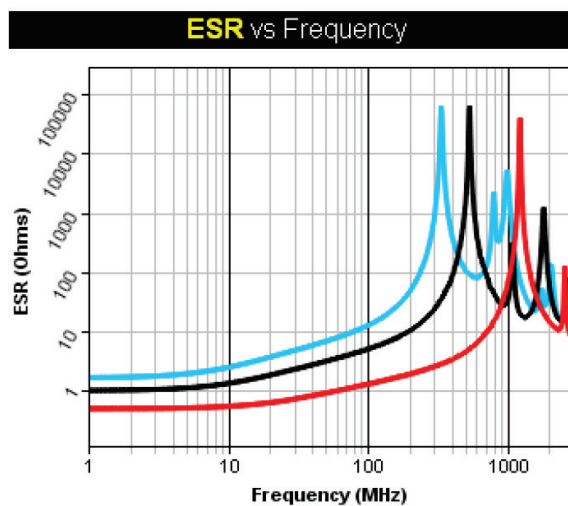


Figura 8.7 – Variação do valor de ESR com a frequência, para vários valores nominais de bobinas da série 1008CS (vermelho – 100 nH; preto – 470 nH; azul – 1000 nH) (fonte [20]).

Anexo D

**Gráficos das simulações do
circuito do gerador no domínio
do tempo.**

Neste anexo são apresentados os resultados da simulação no domínio do tempo dos circuitos da Figura 3.10 (saída_1 do gerador a aplicar ao DUT) e Figura 3.11 (saída_4 do gerador, de referência). Considerou-se $R_9=0,93*220 \Omega$ (corresponde à potência máxima de saída utilizada). São consideradas as seguintes frequências: 1 MHz; 25 MHz e 50 MHz. Verifica-se que a potência pouco varia ao longo da frequência e as sinusoides de tensão na saída não apresentam distorção para as várias frequências.

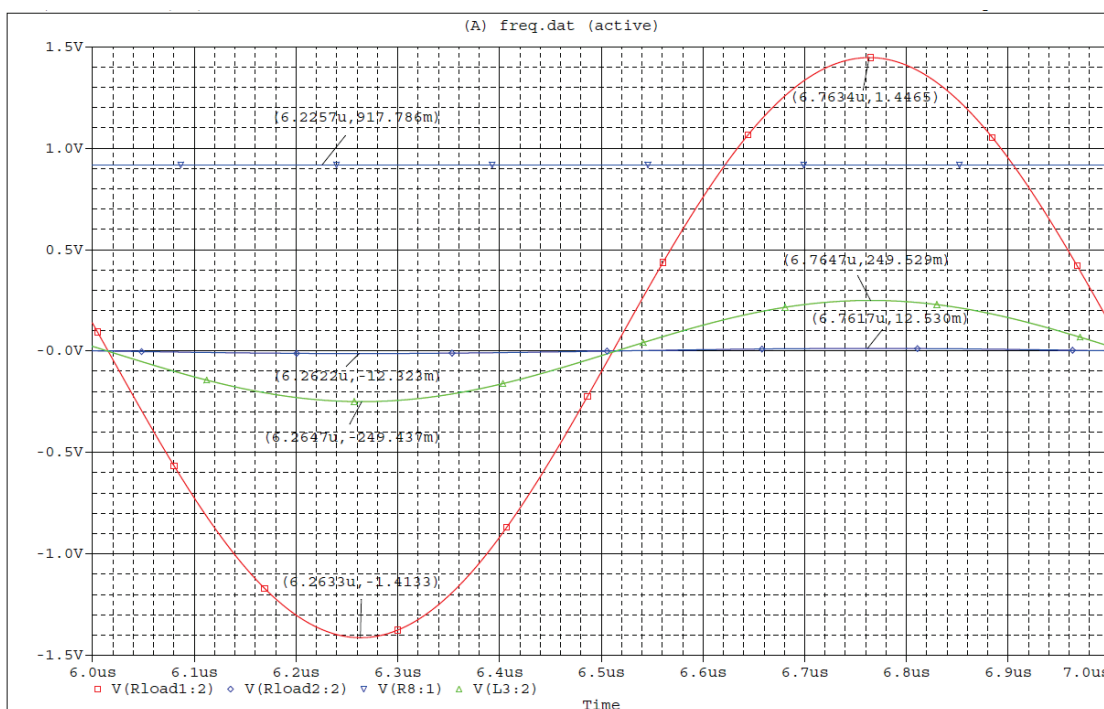


Figura 9.1– Simulação no domínio do tempo do amplificador da Figura 3.10 (inclui Rload1/Saída 1 e Rload2/Saída2, $f=1$ MHz, $V_{pos}=0,92$ V).

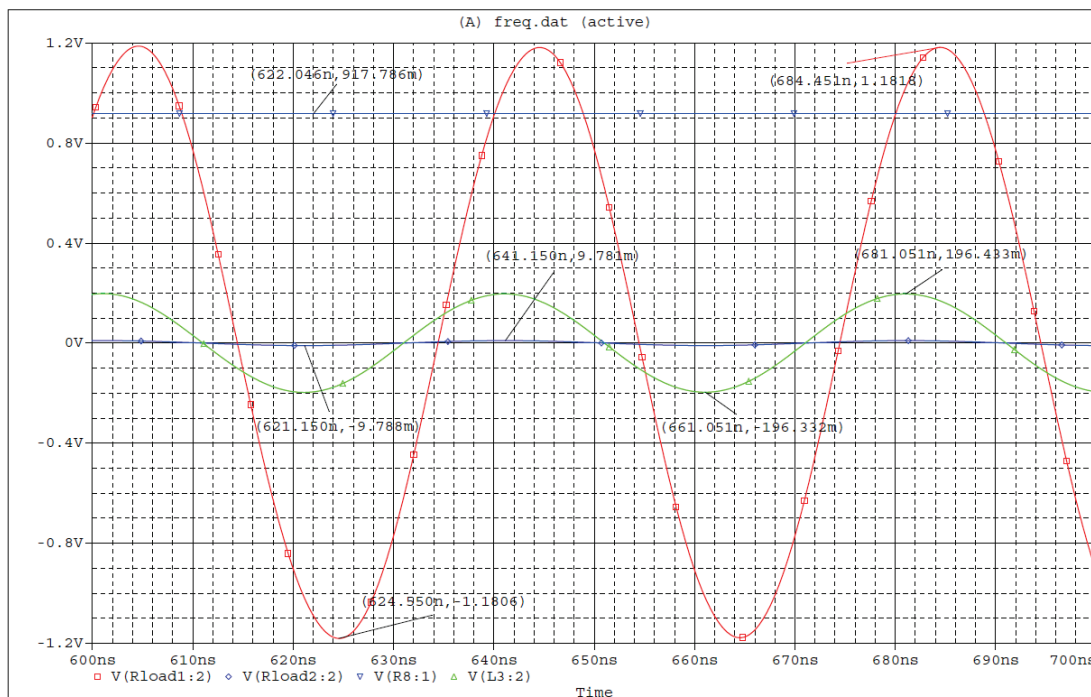


Figura 9.2– Simulação no domínio do tempo do amplificador da Figura 3.10 (inclui Rload1/Saída 1 e Rload2/Saída2, $f=25$ MHz, $V_{pos}=0,92$ V).

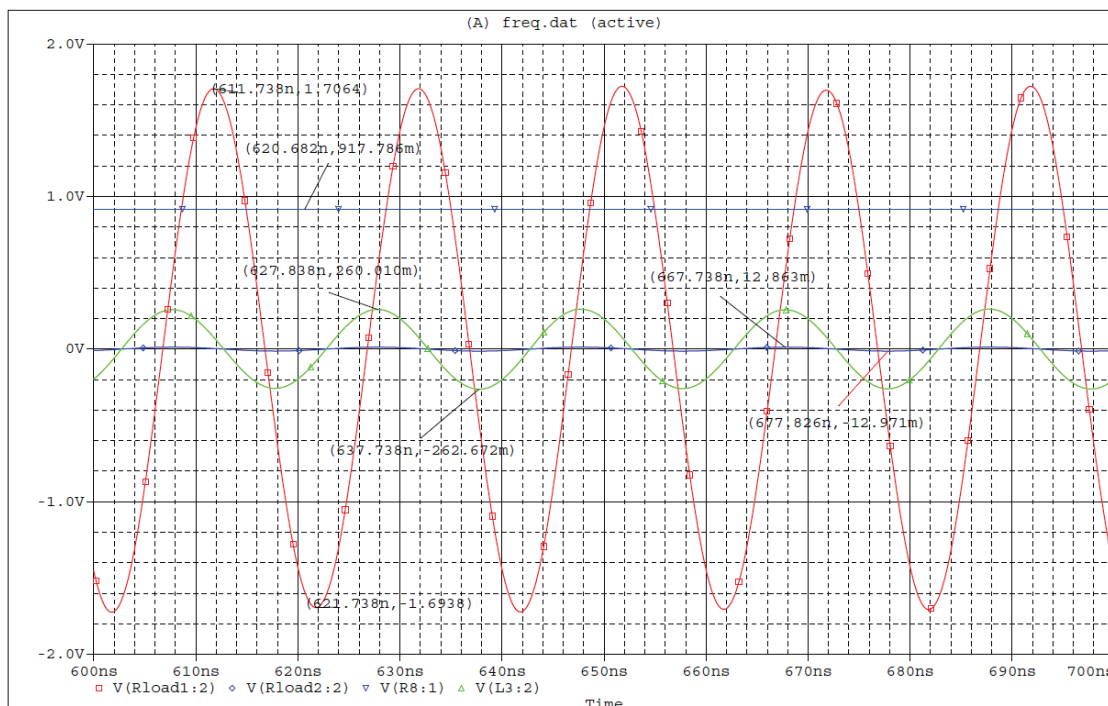


Figura 9.3– Simulação no domínio do tempo do amplificador da Figura 3.10 (inclui Rload1/Saída 1 e Rload2/Saída2, $f=50$ MHz, $V_{pos}=0,92$ V).

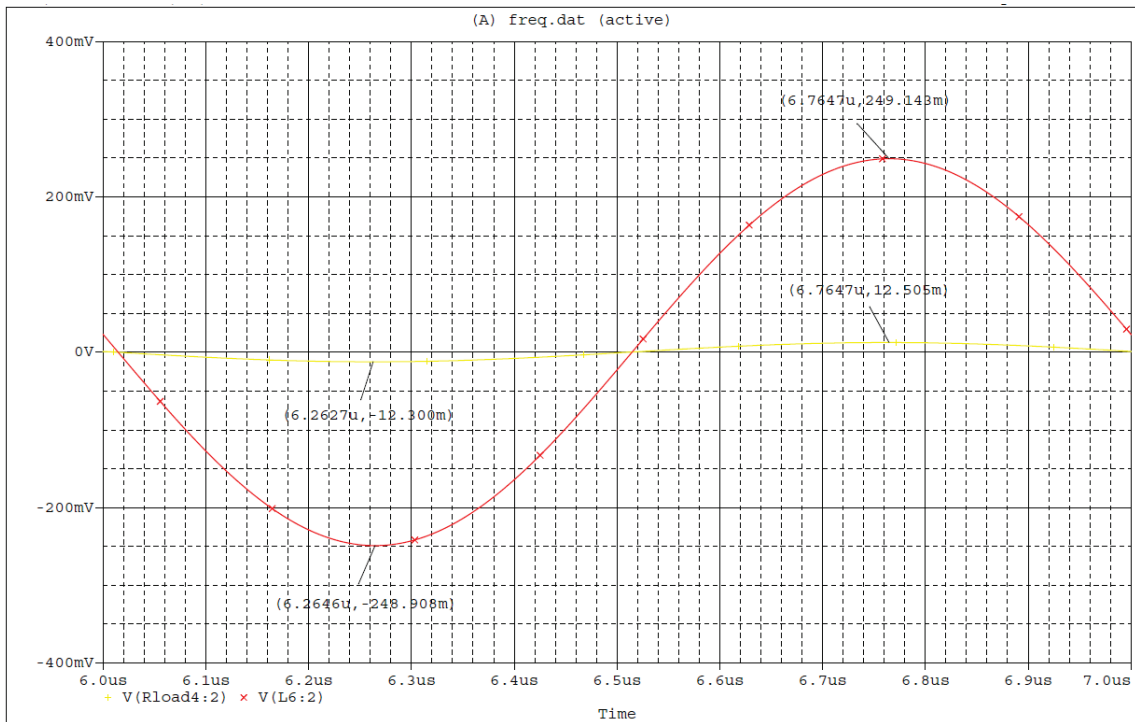


Figura 9.4– Simulação no domínio do tempo do amplificador da Figura 3.11 (na saída do filtro:- 2,04 dBm e na Saída4 (Rload4) - Referência: -28 dBm, f=1 MHz).

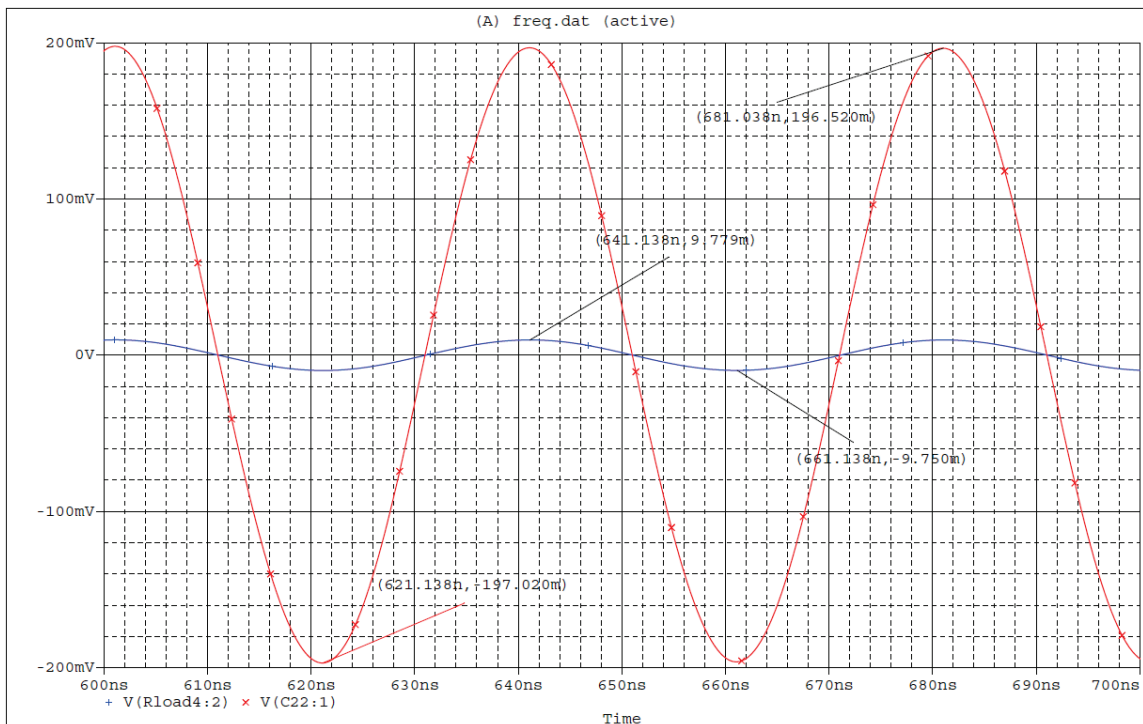


Figura 9.5– Simulação no domínio do tempo do amplificador da Figura 3.11 (na saída do filtro:- 4,11 dBm e na Saída4 (Rload4) - Referência: -30 dBm, f=25 MHz).

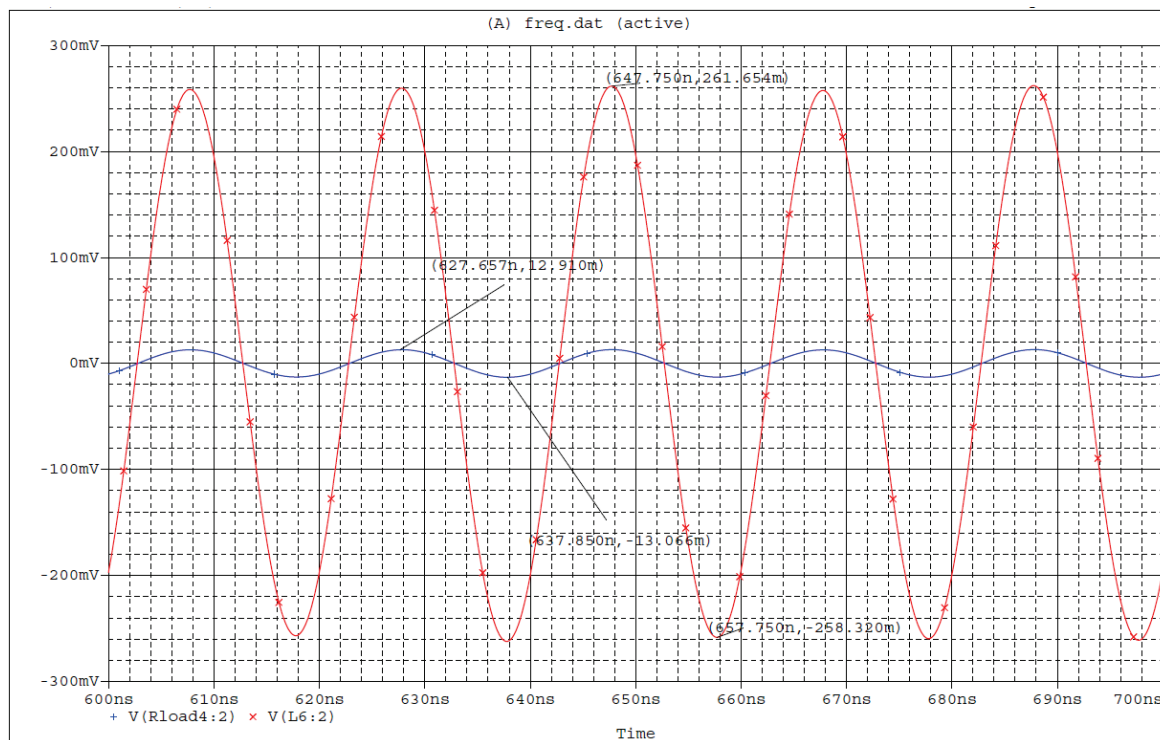


Figura 9.6– Simulação no domínio do tempo do amplificador da Figura 3.11 (na saída do filtro:- 1.65 dBm e na Saída4 (Rload4)- Referência: -27.7 dBm, $f=50$ MHz).

Anexo E

Consumo do protótipo.

Consumo do protótipo:

Consumo do protótipo			
Módulo	Fonte	corrente máx.[mA]	Potência [mW]
Módulo de controlo	+5 V (circ.digital)	15,1	75,5
Gerador	+5 V (circ.digital)	6,1	30,5
	+5 V (circ.analógico)	170,3	851,5
	-5 V (circ.analógico)	106,8	534
Módulo de medida	+5 V (circ.analógico)	40,7	203,5
	-5 V (circ.analógico)	16,1	80,5
Potência total consumida (máx.) [mW]			1775,5

Verifica-se que a potência consumida é inferior a 2W.

Anexo F

Listagem Matlab da simulação
do rolo de cabo RG-58 com
100m, terminado em vazio.

```

%% simulação da atenuação, reflexão e impedância de um troço de cabo (1 a 3 MHz)

%% tabela com valores de amplitudes de sinal na entrada e saída do cabo
f_at_med= [1000 2000 3000]
vi= [2.40 2.40 2.40 ]
vo= [2.05 1.85 1.75 ]
alpha= (1 - (vo./vi))/100 %percentagem de perdas em tensão por metro de cabo
n=1:1:201
%% outras constantes
c=3*10^8 %velocidade luz no vazio
vp=2/3*c %veloc. propagação no cabo
f1=10^6 %freq. inicial (1 MHz)
f2=3*10^6 %freq final (3 MHz)
step=10^4 %saltos de 10 kHz
freq= (f1:step:f2)
f=freq./10^6

%% obtenção dos valores de atenuação por interpolação
indice1=floor(freq/(10^6))
indice2=ceil(freq/(10^6))
if (indice2>3)
    indice2=3
end
posicao= (freq-indice1*10^6)/10^6
a = (posicao.*alpha(indice2)+(1-posicao).*alpha(indice1))

%% cálculo dos coef. de reflexão e da impedância
G2=1 %coeficiente de reflexão no extremo do cabo em vazio
l=106 %comprimento do cabo(RG58) + extensão de ligação(RG174) em metros
lambda=vp./freq %comprimento de onda
B=2*pi./lambda %factor de fase
G1=G2*(exp(-2*B*1*i)).*exp(-2*a*1) %coef. de reflexão junto do medidor
Z1= ((1+G1)/(1-G1)).*50; %impedância junto do medidor

%% coeficiente de reflexão na ligação ao medidor
figure(1)
plot(freq./10^6,real(G1),'b')
hold on
plot(freq./10^6,imag(G1),'r')
hold off
grid('on')
xlabel('frequencia [MHz]')
ylabel('Coef. de reflexão [ ]')
title('Coef. de Reflexão na ligação ao medidor')
legend('real(Gama simulado)', 'imag(Gama simulado)',-1)

%% Impedância na ligação ao medidor
figure(2)
plot(freq./10^6,real(Z1),'b')
hold on
plot(freq./10^6,imag(Z1),'r')
hold off
grid('on')
xlabel('frequencia [MHz]')
ylabel('Impedância [Ohm]')
title('Impedância')
legend('real(Zsimulado)', 'imag(Zsimulado)',-1)

```

Anexo G

Listagens dos algoritmos para o cálculo da fase de Γ .

G.1-Algoritmo Inicial (5 entradas, segmentos de recta).

G.2-Algoritmo de fase 2 (2entradas, segmentos de recta).

G.3-Algoritmo Final (5 entradas, polinómios de grau elevado).

G.1 -Algoritmo Inicial (5 entradas, segmentos de recta).

```

%Versão de 24 bit com 5 segmentos lineares teóricos para as curvas de Vphase (AD8302)

%% calculo da fase

Vref=1.842;
Vpslope=0.010;
%Nota:No ADC estão a ser utilizados 23/22 bits (o 24º é de sinal) e a referencia é
%(Vref*2)/2=Vref=1.8V.Valor máximo: 2^22=4194304
full=4194304;

Vfase_incidente_I=abs(valores(n,3)/full*Vref)
Vfase_incidente_Q=abs(valores(n,7)/full*Vref)
if ((Vfase_incidente_I>=0.75*Vref) && (Vfase_incidente_Q<=Vref/2))
    fase_incidente=((Vfase_incidente_Q-Vref/2)/(-Vpslope)) %falta +180 pois fwd coupled tem inversao de fase
elseif (Vfase_incidente_Q<0.25*Vref)
    fase_incidente=((Vfase_incidente_I-Vref/2)/(-Vpslope)+90) %falta +180 pois fwd coupled tem inversao de fase
elseif (Vfase_incidente_I<=0.25*Vref)
    fase_incidente=((Vfase_incidente_Q-Vref/2)/(Vpslope)+180) %falta +180 pois fwd coupled tem inversao de fase
elseif (Vfase_incidente_Q>0.75*Vref)
    fase_incidente=((Vfase_incidente_I-Vref/2)/(Vpslope)+270) %falta +180 pois fwd coupled tem inversao de fase
elseif ((Vfase_incidente_I>=0.75*Vref) && (Vfase_incidente_Q>=Vref/2))
    fase_incidente=((Vfase_incidente_Q-Vref/2)/(-Vpslope)+360) %falta +180 pois fwd coupled tem inversao de
    fase
end

%correção da inversao de fase devido ao acoplador para o FWD_CPL
fase_incidente=fase_incidente+180
if (fase_incidente>360)
    fase_incidente=fase_incidente-360
end

Vfase_rev_I=abs(valores(n,5)/full*Vref)
Vfase_rev_Q=abs(valores(n,9)/full*Vref)
if ((Vfase_rev_I>=0.75*Vref) && (Vfase_rev_Q<=Vref/2))
    fase_rev=((Vfase_rev_Q-Vref/2)/(-Vpslope))
elseif (Vfase_rev_Q<0.25*Vref)
    fase_rev=((Vfase_rev_I-Vref/2)/(-Vpslope)+90)
elseif (Vfase_rev_I<=0.25*Vref)
    fase_rev=((Vfase_rev_Q-Vref/2)/(Vpslope)+180)
elseif (Vfase_rev_Q>0.75*Vref)
    fase_rev=((Vfase_rev_I-Vref/2)/(Vpslope)+270)
elseif ((Vfase_rev_I>=0.75*Vref) && (Vfase_rev_Q>=Vref/2))
    fase_rev=((Vfase_rev_Q-Vref/2)/(-Vpslope)+360)
else
    fase_rev=fase_incidente
end

delta_fase(n)=fase_rev-fase_incidente

if delta_fase(n)>360
    delta_fase(n)=delta_fase(n)-360
end

```

G.2 -Algoritmo de fase 2 (2entradas, segmentos de recta).

```

%Versão de 24 bit com 2 segmentos lineares teóricos para as curvas de Vphase (AD8302)

%% calculo da fase

Vref=1.842;
Vpslope=0.010;
%Nota:No ADC estão a ser utilizados 23/22 bits (o 24º é de sinal) e a referencia é
%(Vref*2)/2=Vref=1.8V.Valor máximo: 2^22=4194304
full=4194304;

Vfase_incidente_I=abs(valores(n,3)/full*Vref)
Vfase_incidente_Q=abs(valores(n,7)/full*Vref)
choicefasein(n)=0;

%algoritmo de fase 2
if (Vfase_incidente_Q<=Vref/2)
    fase_incidente(n) = ((Vfase_incidente_I-Vref)/(-Vpslope)) %falta +180 pois fwd coupled tem inversao de fase
    choicefasein(n)=10;
else
    fase_incidente(n) = ((Vfase_incidente_I)/(Vpslope)+180) %falta +180 pois fwd coupled tem inversao de fase
    choicefasein(n)=20;
end

%correção da inversao de fase devido ao acoplador para o FWD_CPL
fase_incidente(n)=fase_incidente(n)+180
if (fase_incidente(n)>360)
    fase_incidente(n)=fase_incidente(n)-360
end

Vfase_rev_I=abs(valores(n,5)/full*Vref)
Vfase_rev_Q=abs(valores(n,9)/full*Vref)
choicefaserev(n)=0;

%algoritmo de fase 2
if (Vfase_rev_Q<=Vref/2)
    fase_rev(n) = ((Vfase_rev_I-Vref)/(-Vpslope))
    choicefaserev(n)=1;
else
    fase_rev(n) = ((Vfase_rev_I)/(Vpslope)+180)
    choicefaserev(n)=2;
end

if (abs(Vfase_rev_Q-0.9)<0.2) && (abs(Vfase_rev_I-0.9)<0.2)
    fase_rev(n)=fase_incidente(n)
end

delta_fase(n)=fase_rev(n)-fase_incidente(n)

if delta_fase(n)>360
    delta_fase(n)=delta_fase(n)-360
end

```

G.3 -Algoritmo Final (5 entradas, polinómios de grau elevado).

```

%Versão de 24 bit com 5 segmentos medidos para as curvas de Vphase (AD8302)

%% carrega tabela com curvas da tensão Vphase do AD8302 (grafico medido da fase AD8302)

load 'tabela_vphs.mat'
%função que calcula o valor da fase para I<=180°
dp_I1 = polyfit(I(1:501),dfase(1:501),20);
%função que calcula o valor da fase para I>180°
dp_I2 = polyfit(I(501:1001),dfase(501:1001),20);
%função que calcula o valor da fase para Q<=90°
dp_Q1 = polyfit(Q(1:251),dfase(1:251),20);
%função que calcula o valor da fase para 90°<Q<=270°
dp_Q2 = polyfit(Q(251:751),dfase(251:751),20);
%função que calcula o valor da fase para 270°<Q<=360°
dp_Q3 = polyfit(Q(751:1001),dfase(751:1001),20);

%% calculo da fase

Vref=1.8;
%Nota:No ADC estão a ser utilizados 23/22 bits (o 24° é de sinal) e a referencia é
%(Vref*2)/2=Vref=1.8V.Valor máximo: 2^22=4194304
full=4194304;

%algoritmo em fase 3
Vfase_incidente_I=abs(valores(n,3)/full*Vref)
Vfase_incidente_Q=abs(valores(n,7)/full*Vref)
choicefasein(n)=0;

if ((Vfase_incidente_I>=0.75*Vref) && (Vfase_incidente_Q<=Vref/2))
    fase_incidente(n)=polyval(dp_Q1,Vfase_incidente_Q); %falta +180 pois fwd coupled tem inversao de fase
    choicefasein(n)=1;
elseif (Vfase_incidente_Q<0.24*Vref)
    fase_incidente(n)=polyval(dp_I1,Vfase_incidente_I); %falta +180 pois fwd coupled tem inversao de fase
    choicefasein(n)=2;
elseif (Vfase_incidente_I<=0.24*Vref)
    fase_incidente(n)=polyval(dp_Q2,Vfase_incidente_Q); %falta +180 pois fwd coupled tem inversao de fase
    choicefasein(n)=3;
elseif (Vfase_incidente_Q>0.75*Vref)
    fase_incidente(n)=polyval(dp_I2,Vfase_incidente_I); %falta +180 pois fwd coupled tem inversao de fase
    choicefasein(n)=4;
elseif ((Vfase_incidente_I>=0.75*Vref) && (Vfase_incidente_Q>=Vref/2))
    fase_incidente(n)=polyval(dp_Q3,Vfase_incidente_Q); %falta +180 pois fwd coupled tem inversao de fase
    choicefasein(n)=5;
end

%correccão da inversao de fase devido ao acoplador para o FWD_CPL
fase_incidente(n)=fase_incidente(n)+180
if (fase_incidente(n)>360)
    fase_incidente(n)=fase_incidente(n)-360
end

%algoritmo em fase 3
Vfase_rev_I=abs(valores(n,5)/full*Vref)
Vfase_rev_Q=abs(valores(n,9)/full*Vref)

```

```
choicemaserev(n)=0;

if ((Vfase_rev_I>=0.75*Vref) && (Vfase_rev_Q<=Vref/2))
    fase_rev(n)=polyval(dp_Q1,Vfase_rev_Q);
    choicemaserev(n)=1;
elseif (Vfase_rev_Q<0.24*Vref)
    fase_rev(n)=polyval(dp_I1,Vfase_rev_I);
    choicemaserev(n)=2;
elseif (Vfase_rev_I<=0.24*Vref)
    fase_rev(n)=polyval(dp_Q2,Vfase_rev_Q);
    choicemaserev(n)=3;
elseif (Vfase_rev_Q>0.75*Vref)
    fase_rev(n)=polyval(dp_I2,Vfase_rev_I);
    choicemaserev(n)=4;
elseif ((Vfase_rev_I>=0.75*Vref) && (Vfase_rev_Q>=Vref/2))
    fase_rev(n)=polyval(dp_Q3,Vfase_rev_Q);
    choicemaserev(n)=5;
else
    fase_rev(n)=fase_incidente(n)
    choicemaserev(n)=6;
end

if (abs(Vfase_rev_Q-0.9)<0.2) && (abs(Vfase_rev_I-0.9)<0.2)
    fase_rev(n)=fase_incidente(n)
end

delta_fase(n)=fase_rev(n)-fase_incidente(n)

if delta_fase(n)>360
    delta_fase(n)=delta_fase(n)-360
end
```

Bibliografia

- [1] -, “Agilent Impedance Measurement Handbook ”, Fourth Edition, Agilent Technologies, 2009.
- [2] Alan S. Morris, ”Measurement & Instrumentation Principles”, Third Edition, 2001
- [3] Aurélio Campilho, “Instrumentação Electrónica. Métodos e Técnicas de Medição, FEUP Edições, 2000.
- [4] http://mrl.upesh.edu.pk/facilities/lcr_meter.html (em 11 de Outubro de 2011)
- [5] <http://www.seed-solutions.com/gregordy/Amateur%20Radio/Experimentation/RFBridges.htm>
(em 13 de Outubro de 2011)
- [6] Joseph J. Carr, ”Practical Radio Frequency Test & Measurement – A Technician’s Handbook”,
Newnes,2002.
- [7] --, ”TDR and VNA Measurement Primer”, TDA Systems,2004.
- [8] http://www.wetterlin.org/sam/Reflection/Bridge_BalunPlusBeads.pdf
- [9] <http://www.qsl.net/n9zia/rlb/texscan.png>
- [10] W. Hayward, R. Campbell, B. Larkin, “Experimental Methods in RF Design”, Revised First Edition,
ARRL, 2009

- [11] <http://www.wetterlin.org/sam/Reflection/ManualReturnLoss.pdf> , (em 12 de Novembro de 2011)
- [12] http://www.tek.com/products/oscilloscopes/sampling/interconnect_analysis/customer_papers/sparm_schoen.pdf,
(em 10 de Dezembro de 2012)
- [13] David M. Pozar, “Microwave Engineering”, Second Edition, John Wiley & Sons Inc., 1997.
- [14] Constantine A. Balanis, “Antenna Theory”, Third Edition, John Wiley & Sons Inc., 2005.
- [15] Fernando Fortes, Apontamentos de Microondas, Março 2011.
- [16] <http://www.microwaves101.com/encyclopedia>, (em 21 de Dezembro de 2011)
- [17] http://en.wikipedia.org/wiki/Reflection_coefficient, (em 21 de Dezembro de 2011)
- [18] http://www.odysseus.nildram.co.uk/RFMicrowave_Theory_Files/SmithChartPart1.pdf,
(em 21 de Dezembro de 2011)
- [19] <http://www.coilcraft.com>, (em 26 de Dezembro de 2011)
- [20] <http://www.coilcraft.com/apps/lqz/lqz.cfm>, (em 26 de Dezembro de 2011)

-
- [21] http://www2.uca.es/grup-invest/instrument_electro/ppjgdr/Electronics_Instrum/Electronics_Instrum_Files/temas/T4_med_imp_por.pdf, (em 27 de Dezembro de 2011)
- [22] <http://ecelab.com/schering-bridge.htm>, , (em 26 de Dezembro de 2011)
- [23] <http://ecelab.com/hay-bridge.htm>, (em 26 de Dezembro de 2011)
- [24] http://www.demar.eel.usp.br/eletronica/aulas/Circuitos_medicao_ca.pdf
- [25] http://www.ctb.com.pt/?page_id=1615
- [26] http://www.home.agilent.com/upload/cmc_upload/All/EUMW2011-CascadeMicrotech-ChoosingOptimalCalibration.pdf?cmpid=MD1583&cc=PT&lc=eng
- [27] Greg Amorese, LCR/Impedance Measurement Basics, 1997 Back to Basics Seminar, Hewlett-Packard, 1997.
- [28] W. Cullen Moore, Test & Alignment Procedures for 160A & 20A Q Meters, Boonton Division - Hewlett-Packard,-.
- [29] David Ballo, Network Analyzer Basics, 1998 Back to Basics Seminar, Hewlett-Packard, 1998.
- [30] --, CMOS 180 MHz DDS/DAC Synthesizer AD9851 (datasheet), Analog Devices, 2004.

- [31] David Brandon, AN-587 - Synchronizing Multiple AD9850/AD9851 DDS-Based Synthesizers, Analog Devices, 2002.
- [32] <http://tonnesoftware.com/elsie.html>, (em 14 de Março de 2012)
- [33] <http://www.ti.com/product/th3202>, (em 14 de Março de 2012)
- [34] <http://chemandy.com/calculators/matching-pi-attenuator-calculator.htm>, (em 14 de Março de 2012)
- [35] --, Low Noise, 90 MHz Variable Gain Amplifier AD603 (datasheet Rev. K), Analog Devices, 1993-2012.
- [36] --, Metastable Response in 5-V Logic Circuits, Texas Instruments, February 1997.
- [37] <http://pt.wikipedia.org/wiki/Flip-flop>, 1993-2012 (em 4 Julho de 2012).
- [38] James P. Lynch: Using Open Source Tools for AT91SAM7S Cross Development Rev. C, 15May2007.
- [39] <http://ez.analog.com/message/37369#37369>, Junho2012
- [40] <http://ez.analog.com/message/3286#3286>, Junho2012

- [41] Agilent PN 4291-1 New Technologies for Wide Impedance Range Measurements to 1.8 GHz. Product note, 2000.
- [42] --, LF-2.7 GHz RF/IF Gain and Phase Detector AD8302 (datasheet Rev. A), Analog Devices, Julho 2002.
- [43] --, <http://www.anacom.pt/download.jsp?contentId=1091654&fileId=1123714&channel=graphic>, em Julho de 2012
- [44] N.T. Carlson, A Winning Antenna, http://www.w5fc.org/files/howto/QRP%20Expressions_version_1.pdf, em Julho de 2012
- [45] --, <http://www.hamuniverse.com/k4iwlnewwindow.html>, em Julho de 2012
- [46] T1-1T RF transformer (datasheet), Mini-Circuits, <http://217.34.103.131/pdfs/T1-1T-KK81.pdf>, em Julho de 2012.
- [47] PDC-20-3BD Bi-directional coupler (datasheet), Mini-Circuits, <http://doc.chipfind.ru/mini/pdc203bd.htm>, em Julho de 2012.
- [48] Bobinas TDK série NLV25 (datasheet), TDK, http://www.tdk.co.jp/tefe02/e511_nl.pdf, em Julho de 2012.
- [49] 74AC74 (datasheet), Fairchild, <http://www.fairchildsemi.com/ds/74/74AC74.pdf>, em Julho de 2012.
- [50] BAV99 (datasheet), Fairchild, <http://www.fairchildsemi.com/ds/BA/BAV99.pdf>, em Julho de 2012.

- [51] LM6152 (datasheet), Texas Instruments, <http://www.ti.com/product/lm6152>, em Julho de 2012.
- [52] MAX4258 (datasheet), Maxim, <http://datasheets.maxim-ic.com/en/ds/MAX4158-MAX4259.pdf>, em Julho de 2012.
- [53] LM7805 (datasheet), Fairchild, <http://www.fairchildsemi.com/ds/LM/LM7805.pdf>, em Julho de 2012.
- [54] HD44780 (controlador do LCD) (datasheet), Hitachi, <http://www.adafruit.com/datasheets/HD44780.pdf>, em Julho de 2012.
- [55] CD74HCT541 (datasheet), Texas Instruments, <http://www.ti.com/lit/ds/symlink/cd74hc541.pdf>, em Julho de 2012.
- [56] LM1117-3V3 (datasheet), National Semiconductor, http://simplemachines.it/Datasheets_mizar/LM1117.pdf, em Julho de 2012.
- [57] THS3202 (datasheet), Texas Instruments, <http://www.ti.com/lit/ds/symlink/ths3202.pdf>, em Julho de 2012.
- [58] MAX3232 (datasheet), Maxim, <http://datasheets.maxim-ic.com/en/ds/MAX3222-MAX3241.pdf>, em Julho de 2012.
- [59] AT91SAM7S256 (datasheet), Atmel, <http://www.atmel.com/images/doc6175.pdf>, em Julho de 2012.
- [60] Software Elsie, Tonnesoftware, <http://tonnesoftware.com/elsiedownload.html>, em Julho de 2012.

- [61] OPA2846 (datasheet), Texas Instruments, <http://www.ti.com/lit/ds/symlink/opa2846.pdf>, em Julho de 2012.
- [62] Ceramic Chip Capacitors, AVX, <http://www.mouser.com/catalog/supplier/library/AVXSurfaceMountCeramic.pdf>, em Julho de 2012.
- [63] L. Shrimanth Sudheer, S.S. Patil, R. Laxmikant, Nagabhushana Katte e P. Bhashar, Microcontroller based phase meter, Jl. Of Instrumentation Soc. of India, Março de 2009.