

Misturador Monolítico a 2.4GHz em Tecnologia CMOS 0.35µm usando Célula de Gilbert

Ricardo Barreto, Vítor Fialho, Fernando Fortes
ISEL-DEETC
Rua Conselheiro Emídio Navarro, 1949-014 Lisboa
Telefone: +351 218 317 228
rjbarreto@alunos.isel.ipl.pt; {vfialho, ffortes}@deetc.isel.ipl.pt

Resumo

Esta comunicação visa apresentar um misturador duplamente equilibrado monolítico, para operar a 2.4 GHz, em tecnologia CMOS de 0.35µm usando como topologia básica a célula de Gilbert.

O misturador apresentado destina-se a funcionar como detector de fase numa Malha de Captura de Fase (PLL). O circuito utiliza transístores MOS e foi inicialmente projectado como misturador de dois sinais sinusoidais, analisando-se o ganho como misturador e a rejeição de espúrias na saída para verificar o funcionamento como circuito equilibrado. Seguidamente foi testado como detector de fase, apresentando na sua saída um sinal de erro proporcional à diferença de fase entre os dois sinais de entrada.

No desenho e simulação de desempenho do circuito utilizou-se o ambiente CADENCE, uma ferramenta de desenvolvimento de circuitos integrados bastante versátil, e o design-kit da Austria Micro Systems. A tecnologia utilizada é a CMOS standard de 0.35µm (C35B4) com 4 metais e 2 polys.

Introdução

No projecto e concepção de sistemas de Rádio Frequência (RF) para comunicações móveis, como telemóveis, sistemas de satélite, entre outros, há uma forte tendência para reduzir o mais possível os custos, as dimensões, a potência consumida e o número de componentes externos e obter melhores desempenhos desses sistemas. Estas exigências têm motivado o desenvolvimento e aperfeiçoamento das tecnologias de Circuitos Integrados (CI), com o objectivo de integrar o maior número possível de componentes e funções num espaço cada vez menor.

Os misturadores são dispositivos frequentemente utilizados em sistemas de RF e realizam uma translação na frequência através da multiplicação de dois sinais (e possivelmente das suas harmónicas). Os misturadores usados em recepção possuem duas entradas distintas, denominadas de entrada de RF e entrada de Oscilador Local (OL). Na entrada de RF é aplicado o sinal a ser convertido, enquanto que a entrada de OL se aplica a forma de onda periódica gerada pelo oscilador local [1]. Possuem também uma saída, designada por Frequência Intermédia (FI), na qual se pode obter a diferença entre as frequências de RF e OL, no caso de ser usado em recepção, ou a soma, caso seja usado em emissão.

Em PLLs analógicas são frequentemente usados circuitos misturadores como detectores de fase. Estes

circuitos misturam o sinal de entrada com o sinal do Oscilador Comandado por Tensão (VCO). Esta mistura corresponde na realidade a uma multiplicação analógica, sendo o sinal de saída do circuito função das amplitudes, frequências e fases do sinal de RF e do sinal do VCO [2].

O exemplo mais simples de um detector de fase do tipo misturador, que é frequentemente utilizado, é o multiplicador analógico da Figura 1, que corresponde basicamente a um misturador duplamente equilibrado (ou um multiplicador de quatro quadrantes).

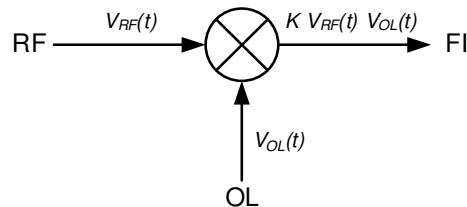


Figura 1 – Misturador Ideal

Célula de Gilbert

O misturador apresentado destina-se a funcionar como detector de fase numa PLL. É usada a célula de Gilbert composta somente por transístores MOS de canal n e carga resistiva por proporcionar ganho elevado, e uma estrutura duplamente equilibrada por permitir um melhor isolamento entre os portos de entrada e saída. O esquema do circuito é apresentado na Figura 2. A polarização do circuito é feita através de uma corrente externa que é aplicada num espelho de corrente. Na célula de Gilbert todos os transístores funcionam na região de saturação de corrente. Esta região de funcionamento oferece o maior ganho e além disso torna a corrente menos susceptível às variações na tensão através dos transístores.

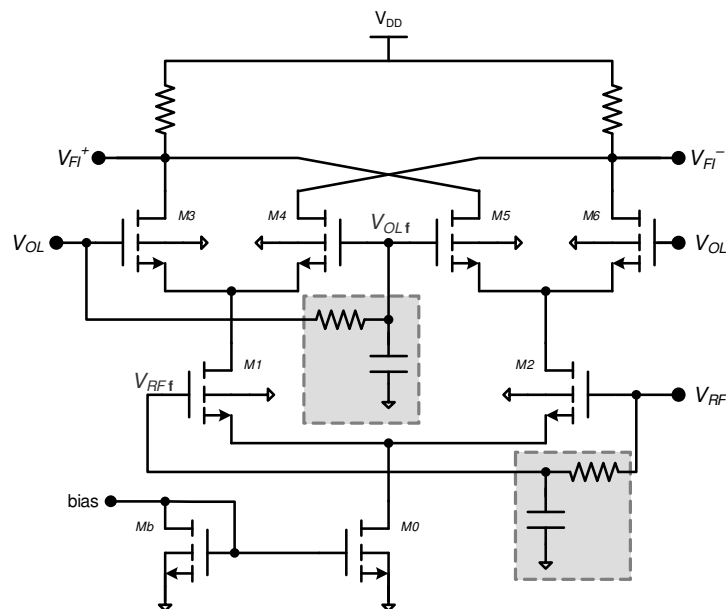


Figura 2 – Célula de Gilbert – Esquema do circuito implementado

As entradas de RF e OL da célula de Gilbert são diferenciais. No entanto, para efeitos de teste experimental, é necessário converter o sinal unipolar do equipamento de medida para sinal diferencial. Os filtros RC a sombreado foram introduzidos para efectuar essa conversão de forma simples. Na PLL, apenas foi

implementado, o filtro na entrada de RF, uma vez que para a entrada de OL existe um sinal diferencial fornecido pelo VCO.

Operação como Detector de Fase

O misturador apresentado, juntamente com o VCO apresentado em [3], formam uma PLL a operar a 2.4GHz. Não houve necessidade de implementar um filtro de malha, usado para remover os termos de ordem superior resultantes da conversão, uma vez que as resistências de carga da célula em conjunto com as capacidades parasitas dos dispositivos apresentam uma característica passa-baixo.

Com este misturador a funcionar como detector de fase, apenas interessa a componente DC do sinal de saída, que será usada como tensão de comando para o VCO. A tensão diferencial na saída FI depende da multiplicação das entradas OL e RF, da forma:

$$V_{FI} = -R\sqrt{K_{M1}K_{M3}}(V_{RF}V_{OL})$$

em que R é a resistência de carga e K o parâmetro de transcondutância dos transístores, este último dado por:

$$K_{Mx} = \mu_n C_{ox} \frac{W_x}{L_x}$$

onde $\mu_n C_{ox}$ é um parâmetro da tecnologia, W a largura de canal do MOS e L o seu comprimento. Para manter o factor de forma do *layout* do circuito, os transístores M3 M4 M5 e M6 tem metade da largura W dos transístores M1 e M2. Então, pode dizer-se que $K_{M1} = 2K_{M3}$ e assim, a tensão diferencial de saída do circuito é dada por:

$$V_{FI} = -2RK_{M3}(V_{RF}V_{OL})$$

Admitindo sinais sinusoidais para V_{RF} e V_{OL} ($v_{RF} = V_{RF} \cos(\omega_0 t)$ e $v_{OL} = V_{OL} \cos(\omega_0 t + \phi)$) com a mesma frequência e fases diferentes, vem:

$$V_{FI} = -2RK_{M3}(V_{RF} \cos(\omega_0 t)V_{OL} \cos(\omega_0 t + \phi))$$

desenvolvendo a expressão obtém-se um termo DC e outro em $2\omega_0$. O termo DC é dado por:

$$V_{FI} = -RK_{M3}V_{RF}V_{OL} \cos \phi$$

onde se observa a dependência da tensão V_{FI} com as amplitudes de RF e OL e também com a diferença de fase destas.

Layout do circuito

Na Tabela 1, encontram-se as dimensões de cada um dos transístores MOS que compõe o circuito da Figura 2. Esta relação de comprimento dos transístores com o número de *gate fingers*, permite que o *layout* do circuito possa ser feito numa única régua de transístores com 15 μ m. O *layout* da célula de Gilbert é apresentado na Figura 3 e do circuito completo para teste, incluindo *bond pads*, na Figura 4. A área total do circuito é de 485 μ m \times 395.5 μ m.

Transístores	L (μm)	Gate Fingers
M3; M4; M5; M6	60	4
M1; M2	120	8
Mb; M0	240	16

Tabela 1 – Dimensões dos MOSFETs

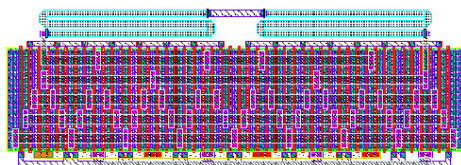


Figura 3 – Layout da Célula de Gilbert

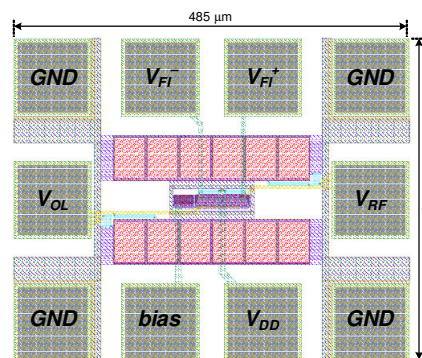


Figura 4 – Layout do Circuito misturador

Resultados de Simulação

As simulações do circuito foram efectuadas no simulador SPECTRE. Todas as simulações aqui apresentadas são ao nível do *layout*, ou seja, incluem as capacidades parasitas.

Apresentam-se três tipos de simulação: na Figura 5, com frequências RF e OL iguais, para verificar o funcionamento do circuito como comparador de fase, gerando uma componente DC na saída; na Figura 6, com as frequências diferentes, para averiguar o ganho de conversão da célula; nas Figura 7 e Figura 8 com frequências iguais e diferença de fase variável para caracterizar o comportamento da tensão de saída do circuito em função dessa diferença de fase.

Pelo facto de se usarem filtros para converter os sinais unipolares em diferenciais, não se obtém uma saída diferencial perfeita, por conseguinte, a rejeição da componente a 2.4GHz não é tão elevada como esperado, como se pode ver na Figura 5. Na Figura 6 pode ver-se o espectro do sinal de saída que se obtém injectando dois sinais espaçados de 200MHz. Aparece uma risca de grande amplitude nos 200MHz e outra bem pronunciada nos 4.8GHz.

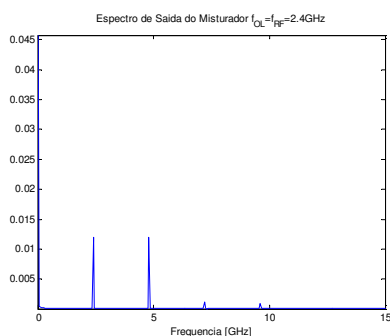


Figura 5 – Espectro de saída com $f_{OL} = f_{RF} = 2.4\text{GHz}$ e fase=180°

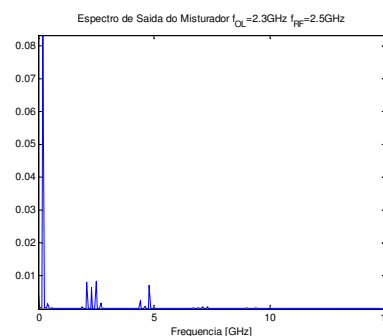


Figura 6 – Espectro de saída com $f_{OL} = 2.3\text{GHz}$ e $f_{RF} = 2.5\text{GHz}$

A Figura 7 mostra a resposta do circuito misturador com sinais RF e OL diferenciais e na Figura 8, pode ver-se a resposta do circuito com filtros passa baixo nas entradas para efeitos de teste. Em ambas as situações, verifica-se uma variação da tensão de saída entre 1.72V e 1.81V, para uma diferença de fase de -118° e 61° , ou seja uma variação de 89mV, quando as amplitudes de RF e OL são 100mV e 200 mV respectivamente.

Para além das simulações do misturador isolado, testou-se o seu funcionamento na PLL. Simulando a PLL, verifica-se que a gama de frequências dentro da qual é conseguida a captura do sinal de entrada vai de 2.25GHz até 2.39GHz, correspondendo estas frequências a tensões de saída do detector de fase (tensões de controlo) de 1.70V e 1.81V respectivamente. Esta maior variação de tensão foi conseguida porque a tensão do VCO é superior à tensão considerada no teste do detector de fase isolado.

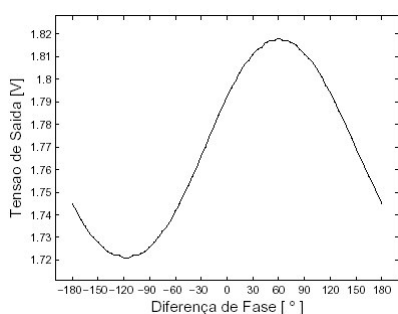


Figura 7 – Circuito a implementar na PLL

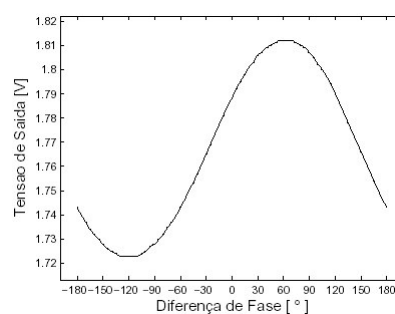


Figura 8 – Circuito para teste isolado

Conclusões

Os resultados apresentados das simulações permitem concluir que é possível implementar um circuito misturador duplamente equilibrado a 2.4GHz em tecnologia CMOS de $0.35\mu\text{m}$ e utiliza-lo como detector de fase numa PLL. As simulações indicam uma variação de 89mV na tensão de saída para uma variação na diferença de fase de aproximadamente 180° com tensões RF e OL de 100mV e 200 mV, respectivamente. O circuito detector de fase ocupa uma área de $485\mu\text{m} \times 395.5\mu\text{m}$.

Referências

- [1] B. Razavi. *RF Microelectronics*. Prentice Hall, 1998.
- [2] *An overview of the phase-locked-loop (PLL)*. Application Note AN177, Philips Semiconductors, Dec 1988.
- [3] V. Fialho. *Oscilador LC Monolítico Comandado por Tensão a 2,4GHz*. 2005 , ISEL 2005